

HỌC VIỆN KỸ THUẬT QUÂN SỰ
BỘ MÔN LÝ THUYẾT MẠCH -ĐO LƯỜNG KHOA VÔ TUYẾN ĐIỆN TỬ

NGUYỄN VĂN THUỐC

KỸ THUẬT ĐIỆN TỬ
(dùng cho chuyên ngành cơ)

HÀ NỘI 2004

MỤC LỤC

	Trang
Chương 1:TÍN HIỆU VÀ CÁC HỆ THỐNG ĐIỆN TỬ	5
1.1 Khái niệm chung về tín hiệu	5
1.2 .Một số thông số và đặc tính của tín hiệu	6
1.3 .Các hệ thống điện tử thông dụng	9
1.4 .Các dạng tín hiệu điều chế	13
1.5 Phân loại sóng vô tuyến điện theo tần số và đặc điểm của quá trình truyền sóng	16
1.6 Sơ lược về lọc tần số .	19
Chương 2:CÁC LINH KIỆN ĐIỆN TỬ THÔNG DỤNG	32
2.1.Cơ sở vật lý của các linh kiện điện tử	32
2.2.Các tham số của linh kiện điện tử	35
2.3.Điện trở	37
2.4.Tụ điện	40
2.5.Cuộn cảm	43
Chương 3:CÁC DỤNG CỤ BÁN DẪN	46
3.1.Cơ chế bán dẫn	46
3.2.Mặt ghép n-p	48
3.3.Diod bán dẫn	49
3.4.Tranzisto lưỡng cực	51
3.5. Tranzisto trường	59
3.6.Phân tử nhiều mặt ghép n-p	63
3.7.Các dụng cụ quang điện bán dẫn	65
3.8.Các dụng cụ hiển thị	67
3.9.Sơ lược về mạch tích hợp	68
Chương 4:KHUẾCH ĐẠI ĐIỆN TỬ	74
4.1.Phân loại, các tham số và đặc tính của khuếch đại	74
4.2.Sơ lược về hồi tiếp trong mạch khuếch đại	78
4.3.Các chế độ làm việc của mạch khuếch đại	83
4.4.Cấp nguồn và ổn định chế độ làm việc của tranzisto	84
4.5.Khuếch đại điện trở	89
4.6.Ví dụ tính toán mạch khuếch đại điện trở Emitơ chung	100
4.7.Một số cách mắc tranzisto đặc biệt trong khuếch đại	103
4.8.Khuếch đại dải rộng và khuếch đại xung	104
4.9.Khuếch đại điện trở có hồi tiếp âm	109
4.10 Khuếch đại điện trở nhiều tầng	110
4.11.Khuếch đại chọn lọc	112

4.12.Khuếch đại công suất	117
Chương 5:KHUẾCH ĐẠI THUẬT TOÁN VÀ ỨNG DỤNGCỦA CHÚNG	125
5.1.Khuếch đại vi sai	125
5.2.Khuếch đại thuật toán	132
5.3.Một số mạch tính toán và điều khiển tuyến tính trên khuếch đại thuật toán	139
5.4. Một số mạch tạo hàm phi tuyến trên khuếch đại thuật toán	152
Chương 6:TẠO DAO ĐỘNG HÌNH SIN	159
6.1.Khái niệm chung	159
6.2.Tạo dao động hình sin LC ghép hồ cảm.	160
6.3. Tạo dao động hình sin kiểu ba điểm	162
6.4. Tạo dao động thạch anh	166
6.5.Tạo dao động RC	169
Chương 7:NGUYÊN LÝ BIẾN ĐỔI PHI TUYẾN	172
7.1.Khái niệm chung về mạch phi tuyến	172
7.2.Điều biên	174
7.3.Điều tần và điều pha	179
7.4.Tách sóng biên độ	182
7.5.Tách sóng pha	183
7.6.Tách sóng tần số	185
7.8.Biến tần	189
7.9.Vòng giữ pha PLL	190
Chương 8: KỸ THUẬT XUNG -SỐ	193
8.1.Khái niệm chung về tín hiệu xung	193
8.2.Các phần tử tuyến tính dùng trong kỹ thuật xung	194
8.3.Mạch khoá	198
8.4.Mạch trigơ	201
8.5 Mạch đa hài đợi	205
8.6 Mạch đa hài tự dao động	207
8.7 Mạch dao động blocking	208
8.8.Mạch tạo điện áp răng cưa	210
8.9.Khai niệm về thuật toán logic,phần tử logic và đại số logic	213
8.10.Các phần tử logic	216

8.10.Các phân tử logic thông dụng	221
8.12.Trigơ số	224
8.13.Mạch đơn hài	229
8.14.Mạch đa hài tự dao động số	230
8.15.Bộ đếm	230
8.16.Bộ ghi-dịch	234
8.17.Bộ biến đổi mã và giải mã	235
8.18.Bộ dồn kênh và tách kênh	242
8.19.Các bộ nhớ bán dẫn.	244
Chương 9:NGUỒN NUÔI	248
9.1.Khái niệm chung	248
9.2.Các mạch chỉnh lưu một pha	250
9.3.Chỉnh lưu ba pha	254
9.4Ổn áp một chiều	257
Tài liệu tham khảo	268

TÀI LIỆU THAM KHẢO

- 1 .Lý thuyết mạch tín hiệu- T_1, T_2, T_3 -Đỗ Huy Giác-HVKTQS 2001,3003
- 2 . Lý thuyết mạch tín hiệu- T_1, T_2, T_3 -Phương Xuân Nhân,Hồ Anh Tuý - NXB KHKT 1998
- 3 .Kỹ thuật mạch điện tử-Phạm Minh Hà - NXB KHKT 1997
- 4 . Kỹ thuật điện tử-Nguyễn Xuân Thụ - NXB GIÁO DỤC 1997
- 5 .ОСНОВЫ ТЕОРИИ ТРАНЗСТРОВ И ТРАНЗСТОРНЫХ СХЕМ ИЗД.ЭНЕРГИИ 1977
- 6 .The art electronics ,Paul Horowít,Winfield Hill-Cmbrige -London-Newyork-1980-1983
- 7 .Điện tử công nghiệp-Nguyễn Xuân Quỳnh-NXB ĐH và G D 1988
- 8 Dụng cụ bán dẫn và vi điện tử -Đỗ Xuân ThụNXB ĐH và G D 1985
- 9 .иёиузд Приёмные УСТРОИСТВО-ТРИХИМЕНКО ИЗД.ТЕХНИКА 1972
- 10 .Electronics circuits-Ghausi-1972

LỜI NÓI ĐẦU

Loài người đã bước vào một thiên niên kỷ mới, một thiên niên kỷ của khoa học kỹ thuật và công nghệ cao. Ngày nay mọi lúc, mọi nơi trong đời sống hàng ngày cũng như trong kỹ thuật quân sự-quân dụng ta đều thấy sự có mặt của các thiết bị điện tử. Trong Học viện kỹ thuật quân sự kiến thức trong lĩnh vực điện tử không chỉ cần trang bị cho các kỹ sư thuộc các chuyên ngành điện tử như kỹ sư thông tin, kỹ sư tên lửa, kỹ sư rada, kỹ sư y sinh, kỹ sư tác chiến điện tử mà còn cần trang bị cho các kỹ sư chuyên ngành cơ khí, xe, công trình, vũ khí.. Các kỹ sư thuộc các chuyên ngành "không điện" này cũng buộc phải làm việc với các trang thiết bị -khí tài là các hệ thống cơ-điện -điện tử phức tạp. Vì vậy, môn học *kỹ thuật điện tử* cùng với một số môn học khác thuộc khoa vô tuyến điện tử cố gắng trang bị một lượng kiến thức tạm đủ cho loại hình kỹ sư này. Giáo trình "Kỹ thuật điện tử" là tài liệu tham khảo chính cho học viên nghiên cứu môn học *Kỹ thuật điện tử*.

Giáo trình trình bày kiến thức đại cương về điện tử -vô tuyến điện tử trong 9 chương:

Chương 1: *Tín hiệu và các hệ thống điện tử*. Trình bày những khái niệm, định nghĩa kinh điển của tín hiệu, các hệ thống truyền tin, các dạng tín hiệu vô tuyến điện, các mạch cộng hưởng chọn lọc tín hiệu theo tần số.

Chương 2: *Các linh kiện điện tử thông dụng*. Trình bày về cấu tạo vật lý, các đặc tính kỹ thuật, các tham số của các linh kiện điện tử thụ động thông dụng là điện trở, tụ điện và cuộn cảm sản xuất trong công nghiệp.

Chương 3: *Các dụng cụ bán dẫn*. Trình bày cấu trúc vật lý của bán dẫn, các dụng cụ bán dẫn như diot, tranzisto, các dụng cụ nhiều mặt ghép n-p và một số dụng cụ bán dẫn quang điện.

Chương 4: *Khuếch đại điện tử*: Phân tích nguyên lý làm việc, các đặc tính-chỉ tiêu kỹ thuật của các mạch khuếch đại điện tử trên tranzisto lưỡng cực và trên tranzisto trường.

Chương 5: *Khuếch đại thuật toán và ứng dụng*. Trình bày khuếch đại vi sai, trên cơ sở đó trình bày về một loại vi mạch thông dụng là khuếch đại thuật toán và một số mạch chức năng analog xây dựng trên khuếch đại thuật toán.

Chương 6: *Tạo dao động hình sin*. Trình bày nguyên lý của các mạch tạo ra sóng hình sin trong kỹ thuật điện tử.

Chương 7: *Nguyên lý biến đổi phi tuyến*. Trình bày nguyên lý biến đổi phổ của tín hiệu trong các mạch điều chế, tách sóng, biến tần...

Chương 8: *Kỹ thuật xung-số*. Trình bày kiến thức cơ bản về kỹ thuật xung và kỹ thuật số, các mạch số cơ bản.

Chương 9: *Nguồn nuôi*. Trình bày về các mạch nguồn thông dụng sử dụng trong kỹ thuật điện tử là chỉnh lưu và ổn áp.

Tác giả xin chân thành cảm ơn các đồng nghiệp trong bộ môn *Lý thuyết mạch - đo lường* khoa vô tuyến điện tử : Các PGS-TS Đỗ Huy Giác, Vũ Như Giao, Bùi Văn Sáng đã có những góp ý quý giá cho tác giả hoàn thành giáo trình này. Giáo trình không tránh khỏi những sai sót, mong được sự góp ý của bạn đọc, xin cảm ơn nhiều.

Hà nội 2003

Tác giả

Chương 1

TÍN HIỆU VÀ CÁC HỆ THỐNG ĐIỆN TỬ

1.1. KHÁI NIỆM CHUNG VỀ TÍN HIỆU .

Tín hiệu là biểu hiện vật lý của tin tức. Trong kỹ thuật điện tử, tin tức được biến đổi thành các dao động điện từ, hay nói cách khác tín hiệu là các dao động điện từ có chứa tin tức ở trong đó. Ví dụ microphone biến đổi tiếng nói thành một dòng điện gần như liên tục theo thời gian. Tín hiệu điện từ sơ khai vừa nói trên ta gọi chung là tín hiệu sơ cấp.

Khi nghiên cứu tín hiệu người ta thường biểu diễn nó là một hàm của biến thời gian hoặc của biến tần số. Tuy nhiên biểu diễn tín hiệu (điện áp hoặc dòng điện) là một hàm của biến thời gian là thuận lợi và thông dụng hơn cả.

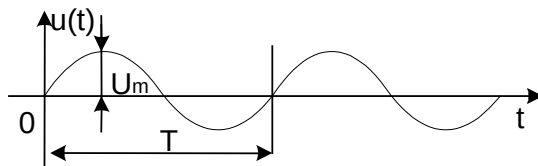
Nếu ta biểu diễn tín hiệu là hàm $s(t)$, trong đó t là biến thời gian thì tín hiệu có thể là tuần hoàn hoặc không tuần hoàn.

$$s(t) = s(t + nT); n=0, \pm 1, \pm 2 \dots \quad (1.1.)$$

Khi $s(t)$ thỏa mãn điều kiện (1.1) ở mọi thời điểm t thì $s(t)$ là một tín hiệu tuần hoàn với chu kỳ T (ở đây T nhận giá trị nhỏ nhất).

Nếu không tìm được một giá trị hữu hạn của T thỏa mãn (1.1) tức là T tiến tới vô cùng ($T \rightarrow \infty$) thì $s(t)$ sẽ là tín hiệu không tuần hoàn.

Trong các tín hiệu tuần hoàn thông dụng nhất là tín hiệu có dạng hình sin (dao động điều hòa) như ở hình 1.1. Dao động này được biểu diễn bằng hàm điều hòa:



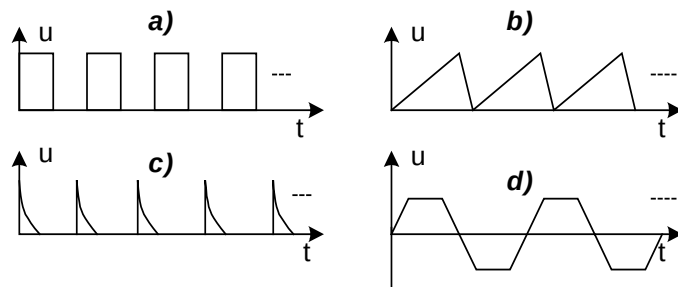
Hình 1.1 Điện áp hình

$$u(t) = U_m \sin(\omega t + \varphi) \quad (1.2)$$

Ở đây U_m , ω và φ tương ứng là biên độ, tần số góc và pha ban đầu của tín hiệu. Với cách biểu diễn tín hiệu là một hàm của thời gian, tín hiệu được chia thành 2 dạng cơ bản là dạng liên tục (hay tương tự - analog) và dạng rời rạc (hay tín hiệu xung - digital).

Trong thực tế thường sử dụng các dạng xung như ở hình 1.2:

a) xung vuông, b) xung răng cưa, c) xung nhọn đầu, d) xung hình thang



Hình 1.2. Các dạng xung thông dụng

1.2 MỘT SỐ THÔNG SỐ VÀ ĐẶC TÍNH CỦA TÍN HIỆU.

1.2.1 Phổ của tín hiệu .

Một tín hiệu liên tục cũng như rời rạc thường gồm nhiều thành phần tần số. Ví dụ như tiếng nói của con người là dao động phức tạp, gồm các tần số âm cơ bản và các thành phần hài có biên độ và các pha khác nhau. Tần số cơ bản của tiếng nói nằm trong khoảng $80 \div 1200$ Hz và do giọng nói quyết định.

Để tìm hiểu tín hiệu, người ta thường biểu diễn sự phụ thuộc biên độ và pha của tín hiệu vào tần số bằng đồ thị. Đồ thị đó gọi tương ứng là phổ biên độ và phổ pha của tín hiệu

a) Phổ của tín hiệu tuần hoàn.

Nếu tín hiệu $s(t)$ là tuần hoàn với chu kỳ T thoả mãn điều kiện:

$$\int_{-\infty}^{+\infty} s(t) dt < \infty \quad (1.1)$$

thì có thể phân tích thành tổng của vô số các dao động điều hoà bằng (công cụ toán) chuỗi Fourier dạng:

$$s(t) = A_0 + \sum_{k=1}^{\infty} (a_k \cos k\omega_1 t + b_k \sin k\omega_1 t) = \quad (1.2)$$

$$A_0 + \sum_{k=1}^{\infty} A_k \cos(k\omega_1 t + \varphi_k)$$

$$\text{hay } s(t) = \sum_{k=-\infty}^{+\infty} \dot{C}_k e^{jk\omega_1 t} \quad (1.2)'$$

Trong đó:

$$\left. \begin{aligned} A_0 &= \frac{1}{T} \int_0^T s(t) dt; & a_k &= \frac{2}{T} \int_0^T s(t) \cos k\omega_1 t dt \\ b_k &= \frac{2}{T} \int_0^T s(t) \sin k\omega_1 t dt \\ A_k &= \sqrt{a_k^2 + b_k^2}; & \varphi_k &= -\arctg \frac{b_k}{a_k} \end{aligned} \right\} \quad (1.13)$$

$$\omega_1 = \frac{2\pi}{T} \text{ - Tần số góc của sóng cơ bản. } k = 1, 2, 3, 4, \dots$$

A_k, φ_k - tương ứng là biên độ và pha của sóng hài bậc k .

Chuỗi (1.2) gọi là chuỗi Fourier. Nó còn có thể biểu diễn dưới dạng phức như (1.2)'. Chú ý là, theo (1.13) thì: nếu $s(t)$ là hàm chẵn các b_k sẽ bằng 0, nếu $s(t)$ là hàm lẻ thì a_k sẽ bằng 0.

Trong đó $\dot{C} = C_k e^k$ gọi là biên độ phức (Chữ C_k có dấu chấm phía trên) của sóng hài bậc k , được xác định theo biểu thức (1.3) hoặc (1.3)':

$$C_k = \frac{1}{T} \int_{-\frac{T}{2}}^{\frac{T}{2}} s(t) e^{-jk\omega_1 t} dt \quad (1.3)'$$

Như vậy một dao động tuần hoàn có thể phân tích thành tổng của vô số các dao động điều hoà với các tần số là ω_1 và các bội $k\omega_1$ của nó, gọi là các sóng hài bậc k với biên độ là A_k và góc pha đầu φ_k .

Đồ thị $A_k(\omega_k)$ cho ta phổ biên độ; đồ thị Argument của A_k - tức là $\varphi_k(\omega_k)$ cho ta phổ pha của tín hiệu. Trong kỹ thuật người ta thường quan tâm đến phổ biên độ.

Ví dụ xét phổ của dãy xung vuông tuần hoàn trên

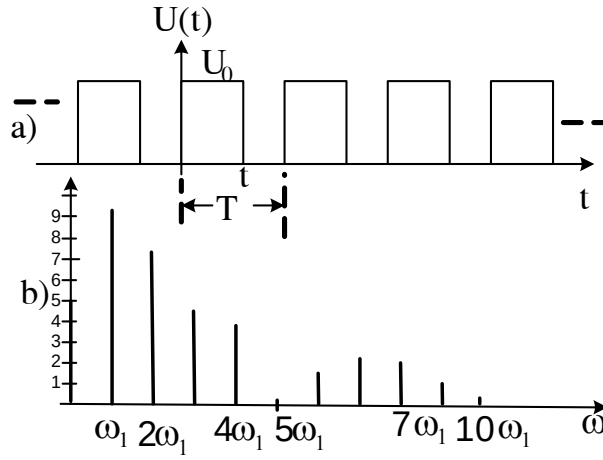
hình 1.3.a. Dãy xung điện áp $u(t)$ này có chu kỳ lặp $T=5 \mu S$, độ rộng của xung là $t_x=1 \mu S$, độ cao của xung là 25 Von. Ta có thể tìm phổ của tín hiệu theo công thức (1.13). hoặc (1.13)'. ở tín hiệu này hàm có dạng không chẵn không lẻ nên tiện hơn là dùng công thức (1.13)'.

Tần số cơ bản :

$$\omega_1 = \frac{2\pi}{T} = \frac{2\pi}{5 \cdot 10^{-6}} = 1,25664 \cdot 10^6 \text{ rad/s} = 1256 \ 640 \text{ rad/s}; f_1 = \frac{\omega_1}{2\pi} = 200 \ 000 \text{ Hz}$$

$$\begin{aligned} \dot{C}_k &= \frac{1}{T} \int_0^T u(t) e^{-jk\omega_1 t} dt = \frac{1}{T} \int_0^{t_x} U_0 e^{-jk\omega_1 t} dt = \frac{U_0}{T} \frac{e^{-jk\omega_1 t}}{-jk\omega_1} \Big|_0^{t_x} = \frac{U_0}{T} \frac{e^{-jk\omega_1 t_x} - 1}{-jk\omega_1} \\ &= \frac{U_0}{T} \frac{1 - e^{-jk\omega_1 t_x}}{jk\omega_1} = \frac{U_0}{T} \frac{e^{j\frac{k\omega_1 t_x}{2}} (1 - e^{-jk\omega_1 t_x}) e^{-j\frac{k\omega_1 t_x}{2}}}{jk\omega_1} = \frac{U_0}{T} \frac{(e^{j\frac{k\omega_1 t_x}{2}} - e^{-j\frac{k\omega_1 t_x}{2}}) e^{-j\frac{k\omega_1 t_x}{2}}}{jk\omega_1} = \\ &= \frac{2U_0}{Tk\omega_1} \frac{(e^{j\frac{k\omega_1 t_x}{2}} - e^{-j\frac{k\omega_1 t_x}{2}})}{2j} e^{-j\frac{k\omega_1 t_x}{2}} = \frac{2U_0}{Tk\omega_1} \sin\left(\frac{k\omega_1 t_x}{2}\right) e^{-j\frac{k\omega_1 t_x}{2}} \end{aligned}$$

Ta nhận được công thức chung cho phổ được viết ở dạng tổng (1.12)'.



Hình 1.3

Theo công thức vừa nhận được ta có phổ biên độ là $C_k = \frac{2U_0 \sin(k\omega_1 \frac{t_x}{2})}{Tk\omega_1}$; phổ

pha là $\varphi_k = -k\omega_1 \frac{t_x}{2}$. Ta quan tâm đến phổ biên độ :

Theo công thức (1.13)' thì :

$$s(t) = \sum_{k=-\infty}^{\infty} \dot{C}_k e^{jk\omega_1 t} = \sum_{k=-\infty}^{\infty} C_k e^{j\varphi_k} e^{jk\omega_1 t} = \sum_{k=-\infty}^{\infty} C_k e^{j(k\omega_1 t + \varphi_k)}.$$

Biểu thức này triển khai theo công thức Ôle với $k=0, \pm 1, \pm 2, \pm 3, \dots$ ta thấy phần hàm sin bị triệt tiêu, chỉ còn phần hàm cosin gấp 2 lần nên biên độ:

$$A_0 = C_0, A_1 = 2C_1, A_2 = 2C_2, \dots, A_k = 2C_k.$$

Thành phần C_0 phải được tính khi đưa về dạng hàm $\lim_{x \rightarrow 0} \frac{\sin x}{x}$:

$$C_0 = \frac{2U_0 \sin k\omega_1 \frac{t_x}{2}}{Tk\omega_1} = \frac{2U_0 t_x}{T} \frac{\sin k\omega_1 \frac{t_x}{2}}{k\omega_1 \frac{t_x}{2}} = \frac{2U_0 t_x}{T} \left|_{k=0} = \frac{U_0 t_x}{T}$$

Khi $k \neq 0$ biểu thức trên được tính :

$$C_k = \frac{2U_0}{Tk\omega_1} \sin(k\omega_1 \frac{t_x}{2}) = \frac{2U_0}{Tk \frac{2\pi}{T}} \sin(k \frac{2\pi t_x}{T} \frac{1}{2}) = \frac{U_0}{k\pi} \sin(k\pi \frac{t_x}{T})$$

Theo số liệu cho trên $t_x/T = 1/5 = 0,2$ nên

$$C_0 = 25 \cdot 0,2 = 5; C_k = \frac{7,958}{k} \sin(0,2k\pi)$$

Kết quả phổ biên độ trong bảng 1.1.

Bảng 1.1

k	0	1	2	3	4	5	6	7	8	9	10
C_k	5	4,677	3,784	2,223	1,169	0	-0,779	-1,081	-	-	0
A_k	5	9,354	7,568	4,443	2,238	0	-1,558	-2,162	-	-	0
$ A_k $	5	9,354	7,568	4,443	2,238	0	1,558	2,162	1,892	1,038	0

Hình 1.3 là ví dụ phổ của một tín hiệu tuần hoàn. Chúng gồm những vạch nên người ta gọi là phổ vạch hoặc phổ tuyến tính. Từ đó ta cũng thấy là với những sóng hài bậc càng cao thì biên độ càng giảm.

b) Phổ của tín hiệu không tuần hoàn. Khi tín hiệu $s(t)$ là không tuần hoàn thì người ta biểu diễn nó bằng tích phân Fourier như sau:

$$s(t) = \frac{1}{2\pi} \int_{-\infty}^{+\infty} \dot{S}(j\omega) e^{j\omega t} d\omega \quad (1.4)$$

Trong đó hàm $\dot{S}(j\omega)$ được xác định:

$$\dot{S}(j\omega) = \int_{-\infty}^{\infty} s(t) e^{-j\omega t} dt \quad (1.5)$$

Ta xét ý nghĩa của hàm $\dot{S}(j\omega)$:

Biểu thức (1.4) cho ta thấy tín hiệu $s(t)$ là tổng của vô số các dao động điều hoà với biên độ phức vô cùng bé là :

$$dA = \frac{1}{2\pi} \dot{S}(j\omega) d\omega \quad (1.6)$$

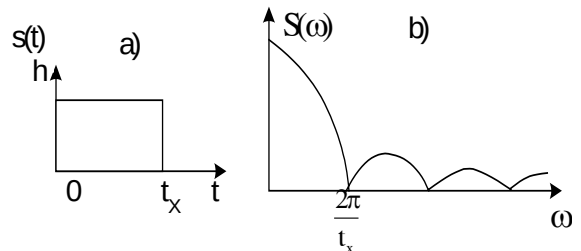
Từ (1.6) ta được:

$$\dot{S}(j\omega) = \frac{1}{2\pi} \frac{dA}{d\omega} \quad (1.7)$$

Quan hệ (1.7) cho thấy $\dot{S}(j\omega)$ là mật độ của biên độ phức.

Đồ thị modul và Argument của $\dot{S}(j\omega)$ cho ta phổ biên độ và phổ pha của tín hiệu. Ví dụ, tìm phổ của xung vuông hình 1.4a biểu diễn phổ của một xung vuông có thời gian tồn tại từ 0 đến t_x với độ cao h .

$$\begin{aligned} \dot{S} &= \int_0^{t_x} h e^{-j\omega t} dt = h \frac{e^{-j\omega t_x} - 1}{-j\omega} \\ &= h 2 \frac{e^{j\frac{\omega t_x}{2}} - e^{-j\frac{\omega t_x}{2}}}{2j\omega} e^{-j\frac{\omega t_x}{2}} \end{aligned}$$



Hình 1.4 a) xung vuông và b) dạng phổ của nó

$$= 2h \frac{t_x}{2} \frac{\sin \frac{\omega t_x}{2}}{\frac{\omega t_x}{2}} e^{-j\frac{\omega t_x}{2}} = S \frac{\sin \frac{\omega t_x}{2}}{\frac{\omega t_x}{2}} e^{-j\frac{\omega t_x}{2}}$$

Trong đó $S = h \cdot t_x$ là diện tích của xung.

Phổ biên độ là hàm $|S(j\omega)| = S \frac{\sin \omega \frac{t_x}{2}}{\omega \frac{t_x}{2}}$ có dạng hình 1.4.b.

Như vậy phổ biên độ cho ta hình ảnh phân bố của biên độ theo tần số.

1.2.2 Trị số trung bình của tín hiệu

Khi truyền tín hiệu trên đường truyền thì thời gian tồn tại của tín hiệu là thời gian kênh thông tin bị chiếm dụng. Nếu tín hiệu $s(t)$ tồn tại trong khoảng thời gian từ t_1 đến t_2 thì trị số trung bình của tín hiệu được tính theo công thức:

$$s(t)_{Tb} = \frac{1}{t_2 - t_1} \int_{t_1}^{t_2} s(t) \cdot dt \quad (1.8)$$

1.2.3. Năng lượng, công suất và trị hiệu dụng của tín hiệu.

+ Năng lượng W_s của tín hiệu $s(t)$ tồn tại trong khoảng thời gian từ t_1 đến t_2 được xác định như sau :

$$W_s = \int_{t_1}^{t_2} s(t)^2 \cdot dt \quad (1.9)$$

+ Công suất trung bình P_{tb} tính theo công thức :

$$P_{tb} = \frac{1}{t_2 - t_1} \int_{t_1}^{t_2} s(t)^2 \cdot dt = \frac{W_s}{t_2 - t_1} \quad (1.10)$$

+ Trị số hiệu dụng S_{hd} của tín hiệu xác định theo biểu thức (1.11):

$$S_{hd} = \sqrt{\frac{1}{t_2 - t_1} \int_{t_1}^{t_2} s^2(t) \cdot dt} \quad (1.11)$$

1.2.4. Dải động của tín hiệu.

Dải động của tín hiệu đặc trưng cho mức của cường độ tín hiệu tác động lên thiết bị. Nó là tỷ số giữa trị số cực đại và cực tiểu của công suất tín hiệu tính bằng dexibel (dê-xi-ben - db):

$$D_{db} = 10 \lg \frac{S^2(t)_{\max}}{S^2(t)_{\min}} = 20 \lg \frac{S(t)_{\max}}{S(t)_{\min}} \quad (1.12)$$

1.3. CÁC HỆ THỐNG ĐIỆN TỬ THÔNG DỤNG

Ngày nay khó có thể tìm thấy một lĩnh vực hoạt động của con người mà ở đó không có sự tham gia trực tiếp hoặc gián tiếp của các thiết bị điện tử. Một hệ thống điện tử như vậy được thiết kế để giải quyết một hoặc nhiều chức năng như truyền tin tức, âm nhạc, hình ảnh, thực hiện tính toán, đo đạc, điều khiển tự động vv... Có thể dựa vào những đặc điểm chung nhất để phân chia các hệ thống điện tử thành hai dạng :

- Hệ thống hở, trong đó thông tin chỉ truyền đi theo một chiều nhất định .
- Hệ thống kín thì ngược lại, thông tin truyền theo cả hai chiều và chúng liên hệ chặt chẽ với nhau, đặc biệt ở đây là thông tin truyền theo chiều ngược có vai trò quyết định đưa hệ thống kín đến một trạng thái làm việc tối ưu.

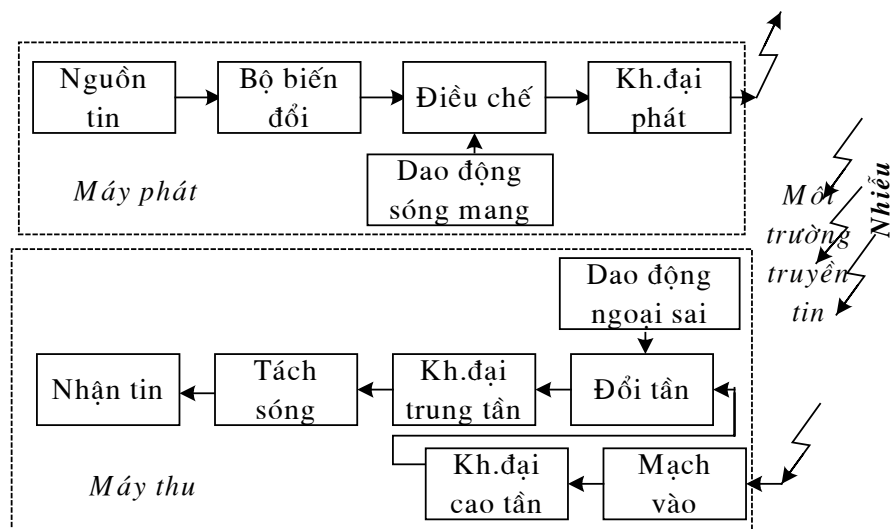
Theo chức năng xử lý tín hiệu ta có thể chia các hệ thống điện tử thành ba loại như sau :

1.3.1. Hệ thống thông tin quảng bá.

Đây là hệ thống kinh điển, kể từ thừa sơ khai của kỹ thuật điện tử cho đến nay nó vẫn tiếp tục phát triển để phục vụ con người trao đổi tin tức, số liệu, hình

ảnh.... Ngày nay ta thấy có thể nối mạng thông tin viễn thông, mạng internet trên toàn cầu để phục vụ trao đổi một lượng thông tin khổng lồ trong mọi lĩnh vực chính trị, đời sống văn hoá, kinh tế, nghiên cứu khoa học, quân sự...

Hình 1.5 là sơ đồ khối tổng quát của một hệ thống thông tin quảng bá. Nguồn tin tức (mệnh lệnh, bài ca, hình ảnh....) qua thiết bị biến đổi được biến đổi thành tín hiệu điện tần số thấp. Ta gọi tín hiệu này là tín hiệu sơ cấp. Muốn truyền được tín hiệu sơ cấp đi cần phải có đối tượng truyền. Trong kỹ thuật vô tuyến điện đối tượng này là một dao động điều hoà có tần số cao làm nhiệm vụ tải tin nên gọi là dao động tải tin hoặc sóng mang f_0 . Muốn sóng mang tải được tín hiệu sơ cấp đi cần phải “trộn” tín hiệu sơ cấp vào tải tin. Quá trình “trộn”, tức là quá trình cho tín hiệu sơ cấp tác động vào một tham số nào đó của tải tin, bắt tham số đó phải biến thiên theo quy luật



Hình 1.5.Sơ đồ khối của hệ thống thông tin quảng bá

của tín hiệu sơ cấp, gọi là quá trình điều chế(modulation). Sản phẩm của quá trình điều chế là dao động cao tần biến điệu theo dạng tín hiệu sơ cấp, gọi là tín hiệu đã được điều chế hoặc tín hiệu vô tuyến điện(tín hiệu VTĐ). Tín hiệu này được khuếch đại cho đủ lớn để phát vào môi trường truyền tin. Môi trường là không gian thì thông tin là vô tuyến điện, môi trường là đường dây - thông tin hữu tuyến điện. Ở môi trường truyền tin ngoài tín hiệu còn có các dao động điện từ khác ta gọi chung là nhiễu. Tại máy thu tín hiệu cần thu có tần số f_{th} từ ăng ten hoặc đường dây đưa đến mạch vào để loại bớt nhiễu rồi vào khuếch đại cao tần. Khuếch đại cao tần chỉ khuếch đại khoảng chục lần rồi đưa vào bộ trộn để trộn với dao động nội bộ tần số f_{ng} (còn gọi là dao động ngoại sai) để lấy ra tần số trung tần f_{tt} (thường $f_{tt} = f_{ng} - f_{th}$). Tần số trung tần là tần số cố định nên khi tần số cần thu f_{th} thay đổi thì tần số ngoại sai f_{ng} cũng phải thay đổi theo. Vì dải tần số trung tần cố định nên khuếch đại trung tần dễ dàng thực hiện với hệ số khuếch đại lớn, và độ chọn lọc (lọc nhiễu) cao. . Sau khuếch đại trung tần tín hiệu được tách sóng (giải điều chế -demodulation) tức quá trình ngược lại với

quá trình điều chế để nhận được tín hiệu sơ cấp. Tín hiệu này được khuếch đại để đưa đến bộ nhận tin.

Toàn bộ các thiết bị nằm trên đường truyền từ nguồn tin đến nơi nhận tin lập thành một kênh thông tin. Kênh thông tin có thể là một chiều hoặc hai chiều, có thể là hữu tuyến hoặc vô tuyến hoặc kết hợp.

Hệ thống thông tin quảng bá xây dựng theo sơ đồ khối hình 1.5 có những đặc điểm sau:

- Đặc điểm thứ nhất : đó là hệ thống hở, tín hiệu từ nơi nhận tin không thể tác động trở lại nơi phát tin. Chất lượng truyền tin có trung thực, chính xác hay không thì nơi phát không thể nhận biết được. Để nâng cao chất lượng truyền tin cần nâng cao chất lượng của thiết bị thu và thiết bị phát độc lập nhau.

- Đặc điểm thứ hai là: Quá trình điều chế diễn ra ở máy phát còn quá trình tách sóng ở máy thu là hai quá trình ngược nhau nhằm tạo ra tín hiệu vô tuyến và tách tín hiệu từ tín hiệu vô tuyến.

- Đặc điểm thứ ba là: trong môi trường truyền tin có nhiều loại nhiễu tác động (nhiều công nghiệp, nhiều thiên nhiên, nhiễu do các đài phát khác tạo nên...) nên việc khắc phục nhiễu bằng các giải pháp kỹ thuật khác nhau để tăng chất lượng thông tin là vấn đề rất quan trọng.

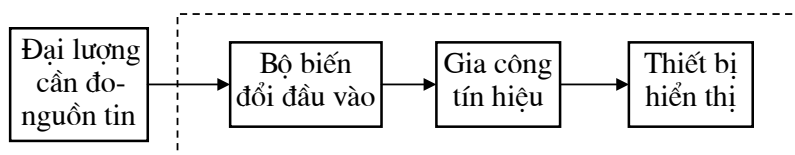
- Đặc điểm thứ tư là: phải giải quyết các vấn đề kỹ thuật cho phù hợp với từng loại kênh thông tin. Đó là các vấn đề cần được lựa chọn tối ưu :vấn đề dạng điều chế, công suất phát, tần số phát, khoảng cách và môi trường truyền tin, chất lượng máy thu ,giá thành sản phẩm...

1.3.2. Hệ thống đo lường điện tử:

Đại đa số các đại lượng vật lý cần đo trong mọi ngành kỹ thuật (đo nhiệt độ, độ ẩm, tốc độ chuyển động vật thể, tốc độ vòng quay, nồng độ hạt, nồng độ dung dịch, theo dõi nhịp tim ...) ngày nay thường là thiết bị đo điện tử.

Sơ đồ khối rút gọn của thiết bị đo điện tử có dạng như ở hình 1.6

Bộ biến đổi đầu vào (các bộ cảm nhận-còn gọi là senser hay datchic) có nhiệm vụ biến đổi tham số của đại lượng vật lý cần đo về dạng tín hiệu điện. Tín hiệu mang thông tin về đại lượng vật lý này được gia công xử lý để kích thích cho thiết bị chỉ thị.



Hình 1.6. Sơ đồ khối hệ thống đo lường điện tử

Trong các thiết bị đo ngày nay ta thấy nổi lên mấy đặc điểm sau :

Thứ nhất: Sự can thiệp bất kỳ

của một thiết bị đo nào vào đối tượng cần đo đều làm cho đối tượng cần đo không còn đứng cô lập với thông số thực cần biết nữa, nghĩa là đã có sự sai lệch thông tin tự nhiên do thiết bị đo làm biến đổi thông số của đối tượng.

Thứ hai: Mọi cố gắng tăng độ chính xác của phép đo thường làm tăng tính phức tạp, giá thành của thiết bị; đồng thời sẽ có những nguyên nhân sai số mới cần được quan tâm. Bộ biến đổi đầu vào (gọi là các cảm biến-sensor hay datchic) là khâu quyết định độ nhạy, độ chính xác của phép đo.

Thứ ba: Thiết bị đo có thể xây dựng theo nguyên tắc tương tự (analog) hoặc số (digital) tùy theo yêu cầu về mức chính xác. Các thiết bị đo lường số có độ chính xác cao và cho phép nối ghép trực tiếp thiết bị đo với hệ thống xử lý số liệu và lưu giữ thông tin đó. Với mỗi loại nguyên tắc nêu trên đều có thể áp dụng một trong hai phương pháp: đo trực tiếp (trực tiếp biến đổi đại lượng cần đo để khôi phục giá trị đo từ thông số đầu vào) hoặc gián tiếp bằng cách so sánh với một mẫu chuẩn trong máy đo.

Thứ tư: Trong thực tế thường phải đo cùng một lúc nhiều thông số của một quá trình, khi đó cần có nhiều bộ cảm biến đầu vào tương ứng làm việc chung với cùng một kênh xử lý, gia công thông tin thu được từ một khối chỉ thị nhờ một bộ điều khiển để phân chia kênh và điều chỉnh tốc độ đo.

Ngày nay trong nhiều máy đo người ta sử dụng bộ vi xử lý trung tâm với những chương trình đã được cài đặt sẵn để tự động thực hiện các phép đo.

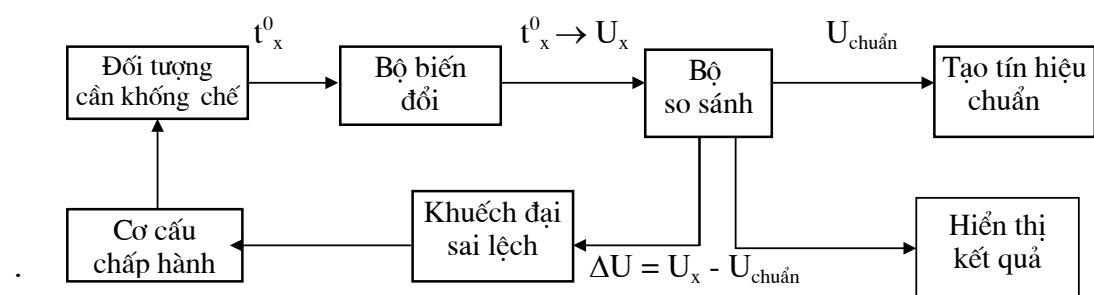
1.3.3. Hệ thống tự động điều chỉnh và tự động ổn định.

Đây là một hệ thống kín được sử dụng rất rộng rãi trong các hệ tự động điều chỉnh

một hoặc vài thông số trong một quá trình. Ở đây có đường tín hiệu ngược phục vụ cho mục đích tự động hiệu chỉnh. Ví dụ xét sơ đồ khối của một hệ tự động khống chế nhiệt độ như trên hình 1.7

Nhiệt độ của đối tượng cần theo dõi (ví dụ như lò nung hoặc lò ấp trứng gà chẳng hạn) được biến đổi thành tín hiệu điện U_x thông qua bộ biến đổi rồi được so sánh với giá trị chuẩn U_{ch} ứng với một mức nhiệt độ nhất định. Tại bộ so sánh hai tín hiệu U_x và U_{ch} được so sánh với nhau để cho ra kết quả:

Nếu độ sai lệch bằng “0” thì đối tượng đang ở trạng thái “chuẩn” nên không cần



Hình 1.7 Sơ đồ khối của một hệ tự động khống chế đối tượng đo điều chỉnh, nghĩa là nhánh phản hồi không hoạt động (nhiệt độ đo bằng nhiệt độ chuẩn) .

-Nếu độ sai lệch khác “0” và có giá trị dương tức là $\Delta U = U_x - U_{ch} > 0$ (tức là $t_x^0 > t_{ch}^0$, nhiệt độ đo lớn hơn nhiệt độ chuẩn) thì sai lệch ΔU được khuếch đại và tác động vào cơ cấu chấp hành điều chỉnh t_x^0 theo hướng giảm để đạt được $\Delta U = 0$.

- Nếu độ sai lệch có giá trị âm, tức là $\Delta U = U_x - U_{ch} < 0$ thì quá trình diễn ra sẽ ngược lại

Qua ví dụ trên ta thấy một hệ thống điện tử tự động điều chỉnh có các đặc điểm sau:

1. Luôn xảy ra quá trình thông tin hai chiều với sự tham gia của một hoặc nhiều vòng phản hồi để liên tục theo dõi đối tượng nhằm ổn định một hoặc vài thông số của nó trong một vùng hạn định.
2. Mức độ chính xác của quá trình phụ thuộc vào bộ biến đổi, bộ so sánh, độ chính xác của nguồn tín hiệu chuẩn cũng như cơ cấu chấp hành. Như vậy hệ thống phản hồi cùng quyết định chất lượng của cả hệ thống.
3. Việc điều chỉnh có thể diễn ra liên tục (analog) hoặc gián đoạn theo thời gian (digital) để đạt được giá trị trung bình mong muốn. Phương pháp digital tỏ ra có nhiều ưu điểm hơn phương pháp analog.

1.4.CÁC DẠNG TÍN HIỆU ĐIỀU CHẾ

Như phân trên đã nêu, trong hệ thống thông tin quảng bá cần có quá trình điều chế. Không những chỉ trong hệ thống tin vô tuyến điện cần có điều chế mà đôi khi ngay trong các hệ máy đo lường, hệ tự động điều chỉnh cũng cần điều chế tín hiệu. Ở đây ta xét sơ lược về các dạng tín hiệu điều chế. Dùng tín hiệu sơ cấp ký (hiệu là $s_{\Omega}(t)$) điều chế sóng mang $u_0(t)$ là dao động điều hoà tần số cao, ta có ba cách: điều chế biên độ, điều chế tần số và điều chế pha, cho tương ứng ba tín hiệu là tín hiệu điều biên, tín hiệu điều tần và tín hiệu điều pha.

1.4.1 Tín hiệu điều biên AM(Amplitude Modulation)

Để có được tín hiệu điều biên ta cho tín hiệu sơ cấp $u_{\Omega}(t)$ tác động lên biên độ của sóng mang $u_0(t)$, bắt biên độ của sóng mang biến thiên theo quy luật của hàm sơ cấp $u_{\Omega}(t)$.

Để đơn giản ta coi $u_{\Omega}(t)$ là một dao động hình sin đơn âm (là một tần số âm thanh) đồ thị hình 1.8a.

$$u_{\Omega}(t) = U_{\Omega m} \cos(\Omega t + \varphi_{\Omega}) \quad (1.13)$$

Dao động sóng mang là:

$$u_0(t) = U_{0m} \cos(\omega_0 t + \varphi_0) = U_{0m} \cos(2\pi f_0 t + \varphi_0) \quad (1.14)$$

Trong đó U_{0m} , ω_0 , f_0 và φ_0 tương ứng là biên độ, tần số góc, tần số và pha ban đầu của dao động sóng mang $u_0(t)$ (hình 1.8b).

Tín hiệu điều biên sẽ có biểu thức:

$$u_{db}(t) = [U_{0m} + h s_{\Omega}(t)] \cos(\omega_0 t + \varphi_0) \\ = U_{0m} \left[1 + \frac{h u_{\Omega}(t)}{U_{0m}} \right] \cos(\omega_0 t + \varphi_0)$$

Thay $u_{\Omega}(t) = U_{\Omega m} \cos(\Omega t + \varphi_{\Omega})$ vào biểu thức trên ta có :

$$u_{db}(t) = U_{0m} \left[1 + \frac{hU_{\Omega m}}{U_{0m}} \cos(\Omega t + \varphi_{\Omega}) \right] \cos(\omega_0 t + \varphi_0) \\ = U_{0m} [1 + m_{db} \cos(\Omega t + \varphi_{\Omega})] \cos(\omega_0 t + \varphi_0) \quad (1.15)$$

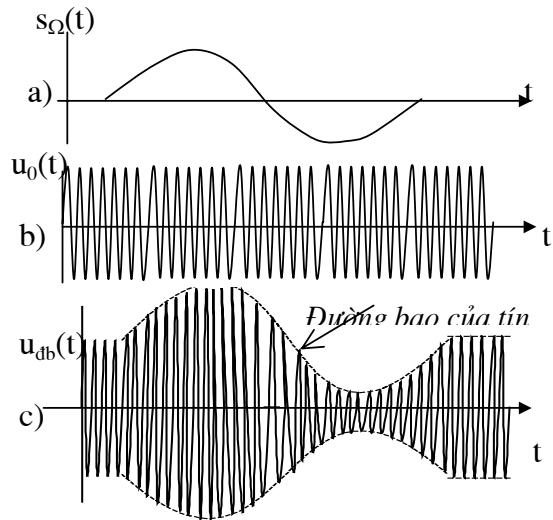
Trong biểu thức trên h là một hằng số, biểu hiện mức độ thâm nhập của tín hiệu sơ cấp vào sóng mang (phụ thuộc vào mạch điều biên); $m_{db} = \frac{h \cdot U_{\Omega m}}{U_{0m}}$ gọi là độ sâu hoặc chỉ số điều biên.

Để tách sóng không bị méo thì $0 \leq m_{db} \leq 1$. Biểu thức (1.15) cho phép ta biểu diễn tín hiệu điều biên như đồ thị hình 1.8c. Từ đồ thị ta thấy biên độ của tín hiệu điều biên biến đổi theo quy luật của tín hiệu sơ cấp và tín hiệu chứa trong đường bao của tín hiệu điều biên.

Biểu thức (1.15) có thể biến đổi về dạng:

$$u_{db}(t) = u_{0m} \cos(\omega_0 t + \varphi_0) + \frac{m_{db} U_{0m}}{2} \cos[(\omega_0 + \Omega)t + \varphi_0 + \varphi_{\Omega}] \\ + \frac{m_{db} U_{0m}}{2} \cos[(\omega_0 - \Omega)t + \varphi_0 + \varphi_{\Omega}] \quad (1.16)$$

Biểu thức (1.16) cho ta thấy trong tín hiệu điều biên có ba thành phần: thành phần thứ nhất là sóng mang tần số góc ω_0 , biên độ U_{0m} , thành phần thứ hai có tần số góc $(\omega_0 + \Omega)$ biên độ $\frac{m_{db} U_{0m}}{2}$ gọi là biên trên, thành phần thứ ba - biên dưới có tần số góc $(\omega_0 - \Omega)$ và biên độ cũng là $\frac{m_{db} U_{0m}}{2}$. Hai biên trên và dưới có mang tin (chứa tần số Ω) nhưng có biên độ nhỏ hơn một nửa tải tin U_{0m} (vì $m_{db} \leq 1$). Phổ của tín hiệu điều biên đơn âm có dạng như ở hình 1.9a.



Hình 1.8 Đồ thị mô tả nguyên lý điều biên

Trường hợp tín hiệu sơ cấp không phải chỉ là một tần số Ω mà là một dải tần số từ $\Omega_{\min}$ đến $\Omega_{\max}$ (tức từ $F_{\min}$ đến $F_{\max}$) thì phổ của nó sẽ gồm sóng mang, một dải biên trên $[\omega_0 + (\Omega_{\min} \div \Omega_{\max})]$ và một dải biên dưới $[\omega_0 - (\Omega_{\min} \div \Omega_{\max})]$ như ở hình 1.9b. Lúc đó bề rộng của phổ tín hiệu điều biên là :

$$\Delta\omega_{db} = [\omega_0 + \Omega_{\max}] - [\omega_0 - \Omega_{\max}] =$$

$$2\Omega_{\max} \quad \text{hay}$$

$$\Delta f_{db} = 2F_{\max} \quad (1.17)$$

Trong tín hiệu điều biên (1.16) nếu loại bỏ đi thành phần sóng mang thì sẽ được tín hiệu *điều biên cân bằng*; còn nếu loại bỏ thêm một biên, chỉ còn lại một biên thì được tín hiệu *đơn biên*.

1.4.2 Tín hiệu điều tần FM và điều pha.

Tín hiệu điều tần có tần số biến thiên theo quy luật của tín hiệu sơ cấp, tức là nếu ω_0 là tần số của sóng mang thì tần số của tín hiệu điều tần sẽ là

$$\omega = \omega_0 + h \cdot u_{\Omega}(t).$$

Pha tức thời $\varphi(t)$ của tín hiệu điều tần là $\varphi(t) = \int \omega \cdot dt$

Biểu thức của tín hiệu điều tần sẽ có dạng:

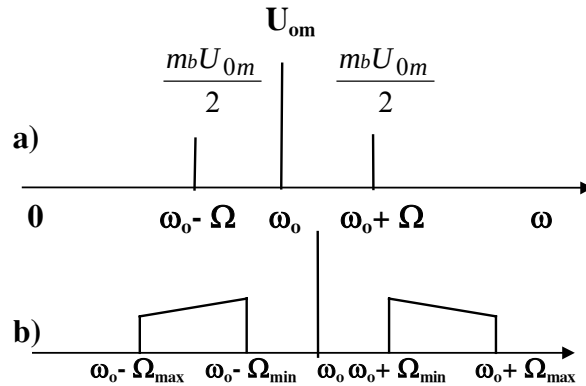
$$u_{dt}(t) = U_{0m} \cos \varphi(t) = U_{0m} \cos [\omega_0 t + h \int u_{\Omega}(t) dt + \varphi_0].$$

Trong trường hợp $u_{\Omega}(t)$ là đơn âm như (1.13) thì ta có :

$$\begin{aligned} u_{dt} &= U_{0m} \cos(\omega_0 t + h \int U_{0m} \cos \Omega t dt + \varphi_0) \\ &= U_{0m} \cos \left[\omega_0 t + \frac{h U_{0m}}{\Omega} \sin \Omega t + \varphi_0 \right] \\ &= U_{0m} \cos [\omega_0 t + m_{dt} \sin \Omega t + \varphi_0] \end{aligned} \quad (1.18)$$

Trong đó m_{dt} là độ sâu hoặc chỉ số điều tần.

Hình 1.10b biểu diễn đồ thị của một dao động điều tần khi tín hiệu điều chế là đơn âm (h1.10a). Tín hiệu điều tần hình 1.10.b có tần số biến thiên theo giá trị tức thời của tín hiệu hình 1.10.a



Hình 1.9 Phổ của tín hiệu điều biên

Biểu thức của tín hiệu *điều pha* có dạng

$$u_{df} = U_{om} \cos[\omega_0 t + h \cdot u_{\Omega}(t) + \varphi_0] \quad (1.19)$$

Nếu $u_{\Omega}(t)$ là đơn âm như (1.13) thì

$$u_{df}(t) = U_{om} \cos[\omega_0 t + h u_{\Omega}(t) + \varphi_0] =$$

$$U_{om} \cos[\omega_0 t + m_{df} \cos \Omega t + \varphi_0] \quad (1.20)$$

Trong đó $m_{df} = hU_{\Omega m}$ gọi là độ sâu hoặc chỉ số điều pha. Ta biết rằng tần số và pha có quan hệ chặt chẽ với nhau nên điều pha sẽ làm cho tần số biến thiên và ngược lại điều tần làm cho pha biến thiên.

Như vậy, ở tín hiệu điều tần và điều pha thì tín tức nằm trong sự biến thiên của tần số và pha của tín hiệu đã được điều chế.

Cuối cùng cần nhấn mạnh thêm một đặc điểm quan trọng của các tín hiệu điều chế là :

Ở tín hiệu điều biên công suất của nó phụ thuộc vào độ sâu điều chế, còn ở tín hiệu điều tần thì độ sâu điều chế không quyết định công suất. Nghĩa là ở tín hiệu điều tần khi có điều chế cực đại hoặc không có điều chế công suất vẫn như nhau. Tuy

nhiên có sự phân bố lại năng lượng giữa các thành phần tần số trong quá trình điều chế.

1.5. PHÂN LOẠI SÓNG VÔ TUYẾN ĐIỆN THEO TẦN SỐ VÀ ĐẶC ĐIỂM CỦA QUÁ TRÌNH TRUYỀN SÓNG

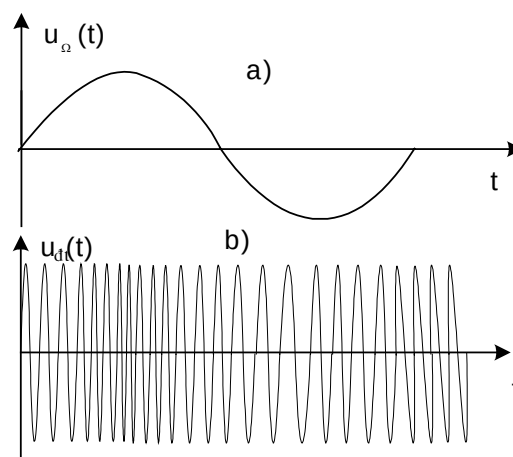
1.5.1. Phân loại sóng vô tuyến điện.

Sóng vô tuyến điện là dao động điện từ được truyền đi trong không gian với tốc độ của ánh sáng ($C = 3 \cdot 10^8 \text{ m/s}$). Sóng vô tuyến được bức xạ từ các đài phát sóng cao tần. Người ta thường phân loại sóng vô tuyến theo bước sóng (hoặc tần số) của sóng mang. Bước sóng λ là khoảng cách mà sóng đi được trong một khoảng thời gian bằng một chu kỳ của dao động. Bước sóng λ thường tính bằng mét, centimet, milimet.

Bảng 1.1

Bảng phân loại sóng vô tuyến điện

Số	Dải Sóng		Bước sóng	Tần số	Lĩnh vực
TT	Tên chung	Tên riêng	λ	f	ứng dụng



Hình 1.10.a) Tín hiệu đơn âm

b) Tín hiệu điều tần đơn âm

1	Sóng dài (LW)	Sóng siêu dài Sóng dài	100÷10Km 10 ÷ 1km	3 ÷ 30 Khz 30÷ 300Khz	Thông tin phát thanh ,vô tuyến định vị
2	Sóng trung (MW)	Sóng trung	1km÷100m	300khz÷3 Mhz	Thông tin liên lạc phát thanh, VT định vị
3	Sóng ngắn (SW)	Sóng ngắn	100m ÷ 10m	3 ÷ 30 Mhz	Thông tin liên lạc,phát thanh
4	Sóng cực ngắn (SCN)	Sóng met Sóng đêximet Sóng centimet Sóng milimet	10 ÷ 1m 1m ÷ 1dm 10 ÷ 1cm 10 ÷ 1mm	30 ÷ 300Mhz 300Mhz÷3Ghz 3 ÷ 30 Ghz 30÷300Ghz	Phát thanh FM, thông tin liên lạc , Ra đa, truyền hình ,VT định vị....

Tần số của sóng được tính bằng Hz, Khz = 10^3 Hz, Mhz = 10^6 Hz, Ghz = 10^9 Hz , Thz = 10^{12} Hz. Độ dài bước sóng λ và tần số liên hệ với nhau theo công thức:

$$\lambda[m] = \frac{300000000}{f[hz]} = \frac{300}{f[Mhz]} \quad (1.21)$$

Sóng vô tuyến nằm trong các dải tần số khác nhau có những đặc điểm khác nhau và cũng được ứng dụng với các mục đích khác nhau.

Có thể phân chia một cách tương đối các sóng vô tuyến theo bảng sau 1.1.

1.5.2.Cấu tạo của môi trường truyền sóng.

Môi trường truyền sóng là không gian bao quanh trái đất, tức là bầu khí quyển của trái đất. Lớp khí quyển có độ cao tính từ mặt đất khoảng 2000 ÷ 3000km, trong đó chứa các hỗn hợp khí chủ yếu là Nitơ, hydro, ôxy và hơi nước. Khí quyển được chia thành nhiều tầng, trong đó mỗi tầng ảnh hưởng đến quá trình truyền sóng khác nhau.

+ Tầng đối lưu: Là tầng khí quyển thấp nhất có chứa đủ các thành phần khí nêu trên. Tầng này có độ cao từ 10 ÷ 18km

+ Tầng bình lưu: Tầng bình lưu nằm trên tầng đối lưu, thành phần chủ yếu của nó là hơi nước và hầu như nó không ảnh hưởng đến quá trình truyền sóng vô tuyến điện

+ Tầng điện ly: Tầng điện ly nằm trên tầng bình lưu nó đóng vai trò quyết định trong việc truyền sóng vô tuyến điện, đặc biệt với sóng trung và sóng ngắn.

Do tác dụng của các tia mặt trời, tia vũ trụ các chất khí bị ion hoá làm xuất hiện các hạt điện tích dương và âm. Tùy theo mật độ của các hạt mang điện mà người ta chia tầng điện ly ra làm nhiều lớp:

- Lớp D là lớp thấp nhất có độ cao khoảng 90km, là lớp chỉ xuất hiện ban ngày khi cường độ tia mặt trời mạnh.
- Lớp E ở độ cao 130km
- Lớp F ở độ cao trên 130km.

Vào ban ngày của mùa hè cường độ tia mặt trời rất mạnh nên lớp F lại chia thành hai lớp con là F1 và F2. Lớp con F1 ở độ cao khoảng 200 km, F2 - 400 km.

Từ lớp D đến lớp F mật độ của các hạt mang điện tăng dần.

Các tầng khí quyển nằm trên tầng điện ly có mật độ rất loãng nên hầu như không ảnh hưởng đến quá trình truyền sóng vô tuyến điện.

1.5.3. Các phương pháp truyền sóng.

Hình 1.11 mô tả sơ lược các phương pháp truyền sóng cơ bản.

-Đường 1 là sóng đất, sóng này lan truyền sát bề mặt trái đất.

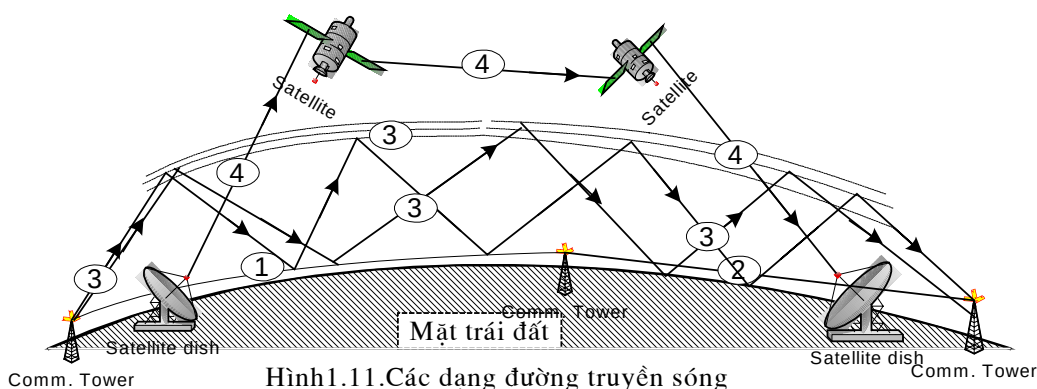
-Đường 2 là truyền trực tiếp, sóng này truyền thẳng theo đường “chim bay” từ trạm phát đến trạm thu.

-Đường 3 là truyền qua tầng điện ly, sóng này truyền nhờ hiện tượng phản xạ nhiều lần và theo các đường khác nhau giữa các tầng điện ly và mặt đất.

-Đường 4 là đường truyền qua vệ tinh viễn thông.

+Sóng dài ít bị mặt đất hấp thụ và có khả năng uốn cong theo hình dáng bề mặt của trái đất, vì vậy người ta thường dùng sóng đất để truyền sóng dài. Đặc biệt ở những vùng hàn đới, ôn đới việc truyền sóng đất rất ổn định nên có thể dùng cho mục đích thông tin, phát thanh. Sóng có thể truyền xa tới 3000km. Tuy nhiên nhược điểm của cách truyền sóng này là công suất phải lớn, ăng ten thu- phát phải cao.

+ Sóng trung có thể truyền theo hai cách: Hoặc sóng đất hoặc sóng điện ly (còn gọi là sóng trời). Ban ngày sóng trung được truyền bằng sóng đất, bước sóng càng dài thì khoảng cách truyền càng xa (có thể truyền đạt tới 3000km). Ban ngày không truyền theo sóng điện ly vì tồn tại lớp D có khả năng hấp thụ sóng



Hình 1.11. Các dạng đường truyền sóng

trung rất mạnh, bước sóng càng dài thì sự hấp thụ sóng càng tăng. Ban đêm

không có lớp D nên sóng trung có thể truyền bằng cả sóng đất và sóng trời. Sóng điện ly có cự ly truyền rất lớn nên về đêm sóng trung có khả năng truyền đi rất xa.

+ Sóng ngắn được truyền chủ yếu bằng sóng điện ly. Nếu chọn bước sóng thích hợp thì sóng sẽ phản xạ từ tầng điện ly, phân bị tầng điện ly hấp thụ là không đáng kể nên sóng sẽ phản xạ nhiều lần giữa tầng điện ly và bề mặt trái đất. Do vậy, ta có thể thực hiện được thông tin giữa hai điểm bất kỳ của trái đất nếu ta chọn bước sóng thích hợp.

Bước sóng thích hợp là bước sóng nhỏ hơn bước sóng giới hạn λ_{gh} ($\lambda < \lambda_{gh}$). Nếu chọn bước sóng lớn hơn bước sóng giới hạn thì sẽ phản xạ kém từ tầng điện ly, còn nếu chọn lớn hơn quá nhiều thì sóng sẽ không phản xạ từ tầng điện ly. Bước sóng giới hạn λ_{gh} phụ thuộc vào mật độ của các hạt mang điện của tầng điện ly, do đó bước sóng giới hạn sẽ biến đổi theo mùa, ngày và đêm.

Thường ban ngày truyền sóng có bước sóng nằm trong khoảng $10 \div 25$ m, ban đêm $35 \div 50$ m là tốt nhất.

Do sóng điện ly từ điểm phát đến điểm thu phản xạ theo nhiều đường khác nhau nên pha của sóng đến điểm thu sẽ khác nhau. Nếu các sóng đó ngược pha nhau thì chúng sẽ triệt tiêu nhau làm cho biên độ giảm, nếu chúng đồng pha thì biên độ tăng. Do vậy biên độ của tín hiệu thu được lúc tăng lúc giảm một cách ngẫu nhiên. Hiện tượng đó người ta gọi là hiện tượng pha đỉnh. Hiện tượng pha đỉnh là nhược điểm chính của sóng điện ly.

+ Sóng cực ngắn không phản xạ từ tầng điện ly mà cũng không uốn cong theo bề mặt của trái đất nên chỉ có thể truyền thẳng. Nghĩa là điểm thu và điểm phát (đỉnh ăng ten) phải “nhìn” thấy nhau. Vì mặt của trái đất cong nên thực tế thông tin chỉ thực hiện được ở cự ly $50 \div 60$ Km. Muốn truyền được xa hơn phải chuyển tiếp trung gian qua các trạm ở mặt đất hoặc vệ tinh địa tĩnh.

1.6 .SƠ LƯỢC VỀ LỌC TẦN SỐ :

Khi phân tích các loại tín hiệu ta thấy có loại phổ của nó gồm hữu hạn các thành phần tần số (ví dụ tín hiệu điều biên AM) hoặc có các loại phổ là vô số các thành phần tần số nhưng năng lượng chủ yếu vẫn tập trung trong một dải tần số hạn hẹp (ví dụ tín hiệu điều tần FM).

Một trong những công việc quan trọng trong quá trình xử lý tín hiệu trong các máy điện tử là lọc lấy tần số hữu ích, loại bỏ các tần số có hại. Chức năng đó được thực hiện bởi các mạch lọc điện hay đơn giản gọi là các mạch lọc.

1.6.1. Khung cộng hưởng đơn .

Một mạch lọc đơn giản nhất là một khung cộng hưởng đơn gồm một điện cảm L, một điện dung C và một điện trở R như hình 1.12a.

Vì các mạch lọc phức tạp hơn thường được xây dựng từ mạch đơn giản này nên ta xét quá trình vật lý diễn ra ở đó.

Trong hầu hết các trường hợp một điện trở R thường không mắc vào mạch mà là điện trở tổn hao trong mạch bao gồm điện trở tổn hao của cuộn cảm L, của chất điện môi trong tụ C và của các dây nối.

Đầu tiên ta xét khung cộng hưởng LC lý tưởng không tổn hao ($R=0$) hình 1.12b. Giả sử trước khi đóng khoá K năng lượng được nạp cho tụ C (ở dạng điện trường) bởi điện áp U_{Cmax} , tức là năng lượng điện trường tích trong tụ C là

$$W_E = C \frac{U_{max}^2}{2}$$

Khi khoá K bật về vị trí 1 thì tụ C bắt đầu phóng điện sang điện cảm L, điện cảm L nạp điện năng dưới dạng từ trường bằng dòng điện i_L tăng dần. Dòng đạt giá trị cực đại I_{lmax} đúng vào lúc tụ C vừa phóng hết, nghĩa là toàn bộ năng lượng tụ C được chuyển sang điện cảm L. Năng lượng từ trường của điện cảm lúc này là cực đại có giá trị :

$$W_L = L \frac{I_{max}^2}{2}$$

Tiếp tới là điện cảm phóng điện bằng dòng i_L giảm dần cho đến khi tụ C có điện áp U_{cmax} nhưng có dấu ngược với dấu khởi đầu. Quá trình phóng nạp qua lại giữa tụ điện và điện cảm diễn ra theo một quy trình xác định, đặc trưng bởi phương trình vi phân sau :

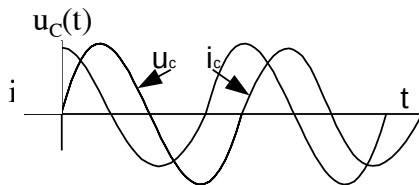
$$\frac{d^2 u_c}{dt^2} + \frac{u_c}{LC} = 0 \quad \text{hay} \quad \frac{d^2 u_c}{dt^2} + \omega_r^2 u_c = 0 \quad (1.22)$$

(1.22) là phương trình của dao động điều hoà. Nghiệm của nó có dạng :

$$u_c(t) = U_{cm} \cos 2\pi f_r t \quad (1.23)$$

Tương tự ta tìm được quy luật biến thiên của dòng điện:

$$i_L(t) = I_{lm} \sin 2\pi f_r t \quad (1.24)$$



Hình 1.13. Điện áp và dòng điện hình sin

U_{Cm} , I_{Lm} là biên độ của điện áp $u_c(t)$ và dòng điện $i_c(t)=i_L(t)$. Đồ thị biểu diễn độ biến thiên của điện áp (1.23) và dòng điện (1.24) trên hình 1.13

Tần số f_r trong (1.23) và (1.24) là tần số cộng hưởng của khung dao động LC. Nghịch đảo

của f_r là chu kỳ T của dao động, đó là thời gian từ lúc bắt đầu phóng cho đến lúc nạp lại giá trị ban đầu của điện dung hoặc điện cảm. Như vậy chu kỳ T hoặc tần số f_r ($\omega_r=2\pi f_r$) có quan hệ đơn trị với L và C. Trị số của nó có thể được xác định từ trị số bằng nhau của modun trở kháng của điện dung và điện cảm, tức là :

$$\omega_r L = \frac{1}{\omega_r C} \quad \text{nên} \quad \omega_r = \frac{1}{\sqrt{LC}} \quad [\text{rad/s}] ; \quad f_r = \frac{1}{2\pi\sqrt{LC}} \quad [1/\text{s}=\text{hz}] \quad (1.25)$$

Sự biến thiên của các trở kháng $X_L = \omega L$ và $X_C = \frac{1}{\omega C}$ có dạng như ở hình 1.14 .

$X_{pk} = X_L - \frac{1}{X_C}$ là thành phần phản kháng của khung cộng hưởng. Khi tần số nhỏ

hơn tần số cộng hưởng ω_r mạch mang tính dung kháng, khi lớn hơn tần số cộng hưởng mạch

mang tính cảm kháng. Với khung cộng hưởng ngoài các thông số ω_r , f_r , T còn đặc trưng bởi các thông số quan trọng sau đây:

- Trở kháng sóng ρ bằng tỷ số của điện áp trên C và dòng điện qua L , tìm từ trị số bằng nhau của năng lượng cực đại được nạp trên L và C :

$$W_M = L \frac{I_m^2}{2} = W_E = C \frac{U_m^2}{2}$$

$$\rho = \sqrt{\frac{L}{C}} \quad (1.26)$$

Trường hợp vừa xét trên là trường hợp mạch điện không có tổn hao ($r = 0$), các dao động kéo dài vô tận. Trong mạch thực có điện trở tổn hao r , các dao động sẽ tắt dần và tắt càng nhanh khi trị số của r càng lớn.

Đối với các khung cộng hưởng có điện trở tổn hao $r \neq 0$, người ta đưa ra khái niệm hệ số phẩm chất Q :

$$Q = \frac{\rho}{r} \quad (1.27)$$

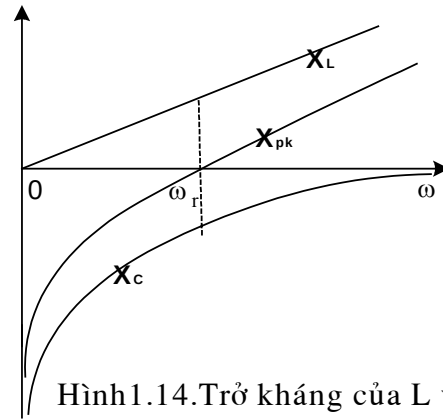
Có thể chứng minh rằng lúc này dòng điện trong mạch sẽ biến thiên theo quy luật hình sin tắt dần :

$$i_L(t) = I_{Lm} \cdot e^{-\frac{\pi}{QT} t} \sin 2\pi f_r t \quad (1.28)$$

Quan hệ (1.28) có đồ thị thời gian trên hình 1.15 .

Tỷ số $\frac{QT}{\pi} = \tau_k$ trong (1.28) gọi là hằng số thời gian của khung cộng hưởng. τ_k

được xác định bằng khoảng thời gian mà biên độ của dòng điện giảm đi e lần so với giá trị cực đại (dòng giảm đến trị số $0,37 I_{Lm}$). Thực tế khi r khác 0 thì tần số của dao động là ω_r' khác với ω_r :



Hình 1.14. Trở kháng của L và C

$$\omega_r' = \sqrt{\omega_r^2 - \left(\frac{r}{2L}\right)^2} = \omega_r \sqrt{1 - \left(\frac{r}{2L}\right)^2 LC} = \omega_r \sqrt{1 - \frac{r^2}{4 \frac{L}{C}}} = \omega_r \sqrt{1 - \left(\frac{r}{2\rho}\right)^2}$$

Tuy nhiên có thể lấy gần đúng $\omega_r' \approx \omega_r$.

Nếu trị số của r khá lớn thì trong khung sẽ không phát sinh dao động tắt dần mà dao động sẽ tắt ngấm ngay lập tức. Trường hợp này ứng với $\omega_r \leq \frac{r}{2L}$, tức là $Q \leq 0,5$.

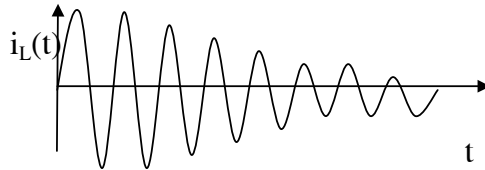
Thường sử dụng khung dao động có hệ số phẩm chất Q nằm trong khoảng:

$$10 \div 20 < Q < 200 \div 300$$

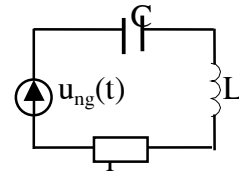
Đôi khi người ta sử dụng khái niệm hệ số tổn hao $d=1/Q$ để đánh giá chất lượng của khung cộng hưởng.

Chế độ xét trên là chế độ dao động tự do trong mạch RLC nối tiếp. Trong thực tế thường sử dụng chế độ dao động cưỡng bức: khung dao động được nuôi bởi nguồn suất điện động hình sin, có tần số xấp xỉ tần số cộng hưởng ω_r của khung dao động

(hình 1.16). Nếu nguồn mắc nối tiếp với L và C thì khung cộng hưởng gọi là nối tiếp. Lúc này biên độ của dòng điện sẽ là:



Hình 1.15 dòng điện $i_L(t)$ tắt dần



Hình 1.16 Khung cộng hưởng nối tiếp

$$I_m(\omega) = \frac{U_{ngm}}{|Z(\omega)|} = \frac{U_{ngm}}{\sqrt{r^2 + \left(\omega L - \frac{1}{\omega C}\right)^2}} \quad (1.29).$$

Khi $\omega = \omega_r$ thì $I_m(\omega_r) = \frac{U_{ngm}}{r}$; biên độ điện áp trên điện cảm và điện dung là:

$$U_{mL}(\omega_r) = I_m(\omega_r) \cdot \omega_r L = U_{ngm} \cdot Q; \quad U_{mC}(\omega_r) = I_m \cdot \frac{1}{\omega_r C} = U_{ngm} \cdot Q$$

Như vậy khi $\omega = \omega_r$, biên độ điện áp trên L và C bằng nhau và gấp Q lần biên độ điện áp đặt vào mạch, ta nói rằng mạch ở trạng thái cộng hưởng.

Dòng điện trong mạch tần số ω có biên độ phụ thuộc vào tần số như sau:

$$\begin{aligned} \frac{I_m(\omega)}{I_m(\omega_r)} &= \frac{r}{\sqrt{r^2 + \left(\omega L - \frac{1}{\omega C}\right)^2}} = \frac{1}{\sqrt{1 + Q^2 \left(1 - \frac{\omega_r^2}{\omega^2}\right)^2}} \\ &= \frac{1}{\sqrt{1 + Q^2 \left[\frac{(\omega - \omega_r)(\omega + \omega_r)}{\omega^2}\right]^2}} \end{aligned} \quad (1.30)$$

Khi sử dụng khung cộng hưởng để lọc tín hiệu ta thường xét tần số lân cận tần số cộng hưởng nghĩa là $\omega + \omega_L \approx 2\omega_r$; $\omega - \omega_r = \Delta\omega$ - độ lệch tần số tuyệt đối. Lúc đó (1.30) có dạng :

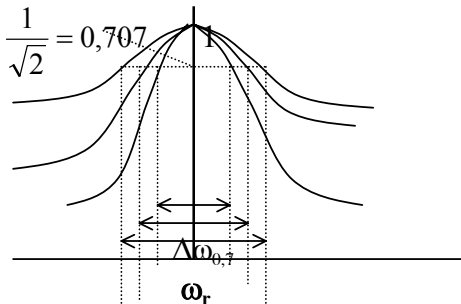
$$\frac{I_m(\omega)}{I_m(\omega_R)} = \frac{1}{\sqrt{1 + Q^2 \left(\frac{2\Delta\omega}{\omega_r}\right)^2}} \quad (1.30)'$$

Quan hệ (1.30)' cho ta đặc tính biên độ tần số hay đặc tính chọn lọc của khung cộng hưởng. (hình 1.17) .

Tính chất chọn lọc, tức là khả năng làm yếu tín hiệu có tần số lệch khỏi tần số cộng hưởng, được đặc trưng bởi dải thông và hệ số chữ nhật.

Dải thông $2\Delta\omega_d$ là dải tần số ứng với mức giảm $\sqrt{2}$ lần của đặc tính chọn lọc so với giá trị cực đại. (Hình 1.17) : $2\Delta\omega_d = \Delta\omega_{0,7} = \omega_1 - \omega_{-1}$.

Theo định nghĩa thì từ (1.30) ta có:



Hình 1.17 Đặc tính chọn lọc của khung cộng hưởng

$$\frac{1}{\sqrt{1 + Q^2 \left(\frac{2\Delta\omega_{0,7}}{\omega_R}\right)^2}} = \frac{1}{\sqrt{2}} = 0,7$$

Từ đó ta có:

$$2\Delta\omega_d = \Delta\omega_{0,7} = \frac{\omega_r}{Q} \quad (1.31)$$

Khi hệ số phẩm chất Q thay đổi thì dải thông thay đổi tỷ lệ nghịch với Q .

Tương tự người ta xác định dải 0,1 tức là dải tần số ứng với mức giảm 10 lần, ký hiệu là $\Delta\omega_{0,1}$. Hệ số chữ nhật $K_{CN} = \frac{\Delta\omega_{0,1}}{\Delta\omega_{0,7}}$ đánh giá mức độ giống hình chữ nhật của đặc tính chọn lọc. Lý tưởng $K_{CN} = 1$, còn đối với các khung cộng hưởng thì $K_{CN} > 1$. K_{CN} càng tiến tới 1 thì độ chọn lọc càng cao.

Ngoài đặc tính biên độ tần số đã xét ta còn quan tâm đến đặc tính pha tần số; Đó là góc lệch pha của dòng điện so với điện áp nguồn tại tần số đang xét:

$$\varphi_L(\omega) = \arctg \frac{\omega L - \frac{1}{\omega C}}{r} = \arctg Q \left(\frac{\omega}{\omega_r} - \frac{\omega_r}{\omega} \right) \quad (1.32)$$

Khi tần số đang xét ở lân cận tần số cộng hưởng thì

$$\varphi_L(\omega) \approx \arctg \left(2Q \cdot \frac{\Delta\omega}{\omega_r} \right) \quad (1.33)$$

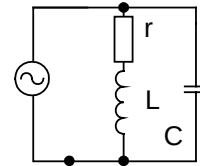
Khung cộng hưởng song song. Khi nguồn, điện cảm, điện dung mắc song song ta có khung cộng hưởng song song. Xét mạch thông dụng hình 1.18. Ở chế độ dao động cưỡng bức với nguồn dòng $i(t)$ có thể chỉ ra rằng điện áp trên khung cộng hưởng được đặc trưng bởi tổng trở $Z(j\omega)$ của mạch với:

$$|Z| = \frac{\rho^2}{r} \frac{1}{\sqrt{1 + Q^2 \left(\frac{\Delta\omega}{\omega_r} \right)^2}} \quad (1.34)$$

Khi $\omega = \omega_r$, $\Delta\omega = 0$ mạch ở trạng thái cộng hưởng $|Z| = Q \cdot \rho$, tức là cũng giống như khung cộng hưởng nối tiếp khi cộng hưởng tổng trở là thuần trở. Nhưng khác với khung cộng hưởng nối tiếp, ở đó khi cộng hưởng tổng trở có trị số bằng r nhỏ, ở khung cộng hưởng song song, trở kháng cộng hưởng rất lớn, nếu $r = 0$ thì nó bằng ∞ .

Điện áp trên khung cộng hưởng: $I_{ngm} |Z|$; điện áp khi cộng hưởng là $I_{ngm}(\omega_r) \cdot |Z(\omega_r)|$. Tương tự như ở khung cộng hưởng nối tiếp, ở đây đặc tính biên độ tần số là:

$$\frac{I_{ngm}(\omega) |Z|}{I_{ngm}(\omega_r) |Z(\omega_r)|} = \frac{1}{\sqrt{1 + Q^2 \left(\frac{2\Delta\omega}{\omega_r} \right)^2}} \quad (1.35)$$



Hình 1.18 Khung cộng hưởng song song

Như vậy đặc tính của mạch cộng hưởng song song cũng tương tự như mạch cộng hưởng nối tiếp ta đã xét. Dải thông $2\Delta\omega_d$ là dải tần số ứng với mức

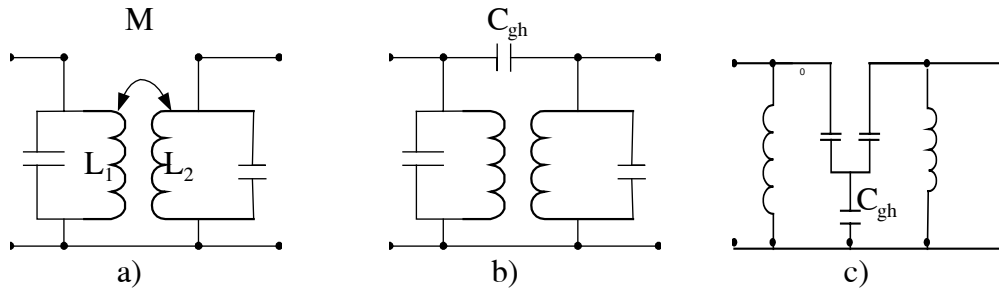
giảm $\sqrt{2}$ lần của đặc tính chọn lọc so với giá trị cực đại. (Hình 1.17) $2\Delta\omega_d = \Delta\omega_{0,7} = \omega_1 - \omega_{-1}$.

1.6.2. Khung cộng hưởng ghép

Để cải thiện đặc tính chọn lọc của khung cộng hưởng-đạt được hệ số phẩm chất tốt hơn, khi lọc tín hiệu người ta ghép hai khung cộng hưởng đơn với nhau qua hồ cảm hoặc điện dung. Thường sử dụng mạch ghép qua hồ cảm (biến áp), ghép điện dung ngoài hoặc điện dung trong tương ứng như hình 1.19a,b,c.

Trong các mạch ghép đặc tính tần số của mạch không phụ thuộc vào dạng ghép mà chỉ phụ thuộc vào đại lượng ghép (hệ số ghép). Vì vậy ta xét hai khung cộng hưởng nối tiếp ghép qua hồ cảm (biến áp) như ở hình 1.20

Dưới tác động của nguồn suất điện động $E(\omega)$ ở khung dao động thứ nhất sẽ có dòng I_1 , dòng này gây nên từ thông móc vòng sang cuộn L_2 , tạo nên suất điện



Hình 1.19 Các khung dao động song song ghép a)qua hồ cảm b,c)qua điện dung

động hồ cảm:

$$E_{12} = -j\omega M I_1 = -X_{gh} I_1.$$

Ở đây $X_{gh} = j\omega M$ - trở kháng hồ cảm .

$M = k \sqrt{L_1 L_2}$, k là hằng số biểu hiện mức độ ghép giữa hai cuộn cảm.

Suất điện động E_{12} gây nên dòng I_2 ;dòng này lại tạo nên từ thông móc vòng sang cuộn L_1 , ở L_1 lại suất hiện suất điện động hồ cảm E_{21} . Như vậy ở mỗi cuộn cảm suất hiện một thành phần tổng trở tương hồ Z_{TH} :

$$Z_{TH 21} = - \frac{\dot{E}_{21}}{\dot{I}_1} = - \frac{X_{gh} \dot{I}_2}{\dot{I}_1} = - \frac{X_{gh}}{\dot{I}_1} \frac{\dot{E}_{12}}{Z_2} = \frac{X_{gh}^2}{Z_2} \quad (1.36)$$

Tương tự

$$Z_{TH 12} = \frac{X_{gh}^2}{Z_1}$$

(1.37)

$Z_{TH 21}$ và $Z_{TH 12}$ có thành phần thuần trở và thành phần ảo:

$$Z_{TH 21} = r_{TH 21} + jX_{TH 21} = \frac{X_{gh}^2 \cdot r_2}{r_2^2 + X_2^2} - j \frac{X_{gh}^2 \cdot X_2}{r_2^2 + X_2^2}$$

Thường $C_1 = C_2 = C$; $L_1 = L_2 = L$; $r_1 = r_2 = r$; lúc đó $M = k.L \rightarrow k = \frac{M}{L}$;

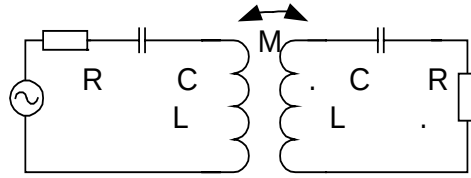
$$X_1 = X_2 = X ; r \ll |X| ; \quad X = \pm X_{gh}$$

Đẳng thức cuối cùng có dạng : $\omega L - \frac{1}{\omega C} = \pm M\omega$

Từ đây ta có :

$$\left(\frac{\omega_r}{\omega_{1,2}} \right)^2 = 1 \pm k \quad (1.38)$$

Ở đây $k = \frac{M}{L}$; $\omega_r = \frac{1}{\sqrt{LC}}$; Hình 1.20 Hai khung cộng hưởng ghép hồ cảm



$$\omega_{1,2} = \frac{\omega_r}{\sqrt{1 \pm k}}$$

Ta cũng chuẩn hóa dòng $I_{2m}(\omega)$ theo $I_{2m}(\omega_r)$ ta có :

$$\frac{I_{2m}(\omega)}{I_{2m}(\omega_r)} = \frac{1 + \eta_{gh}}{\sqrt{(1 + \eta_{gh}^2 - \xi^2)^2 + 4\xi^2}} \quad (1.39)$$

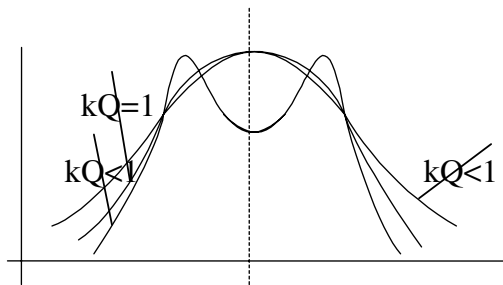
Ở đây : $\eta_{gh} = kQ$ – gọi là nhân tố ghép.

$$\xi - \text{độ lệch tần số tổng quát : } \xi = \frac{2 \Delta f \cdot Q}{f_r}$$

Δf - độ lệch tần số tuyệt đối.

Nếu coi Q là không đổi và khảo sát hàm đặc tính biên độ tần số (1.39) ta sẽ dựng được hệ đặc tính hình 1.21. Với η_{gh} thay đổi thì đặc tính biên độ tần số từ chỗ giống như của khung cộng hưởng đơn ($\eta_{gh} < 1$) đến chỗ có dạng ba cực trị ($\eta_{gh} > 1$ - một cực tiểu, hai cực đại).

Khi $\eta_{gh} = 1$ (gọi là ghép tới hạn) thì tính của đường cong là bằng phẳng hơn cả. Thường hiệu chỉnh ghép để đạt η_{gh} lớn hơn 1 một chút hoặc bằng 1.



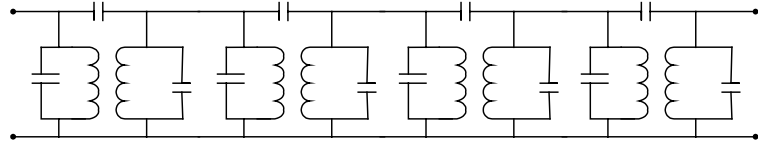
Hình 1.21 Đặc tính tần số của mạch giao động ghép

Khi so sánh với khung cộng hưởng đơn có cùng dải thông người ta thấy rằng hệ số chữ nhật của khung cộng hưởng đơn là 9,95 thì khung cộng hưởng ghép là 3,15. Rõ ràng khung cộng hưởng ghép có tính chọn lọc tốt hơn.

3. Mạch lọc tập trung;

Để tăng độ chọn lọc hơn nữa của mạch người ta thường ghép nhiều khung cộng hưởng qua điện dung như hình (1.22) để tạo thành mạch lọc gọi là mạch lọc tập trung. Mạch lọc như vậy có đặc tính biên độ tần số gần giống như một hình chữ nhật.

Các mạch lọc loại này có khung cộng hưởng được chế tạo từ vật liệu áp điện (vật liệu có hiệu ứng áp điện). Có thể sử dụng đến 10 ÷ 15 khung cộng hưởng đơn để tạo mạch lọc tập chung. Chúng được chế tạo sẵn thành một loại linh kiện dễ dàng phối hợp với các mạch khác.



Hình 1.22 Mạch lọc tập chung

Các vật liệu áp điện gồm hai loại: loại gốm áp điện và thạch anh (tinh thể áp điện) Ta xét một thanh thạch anh được cắt như ở hình 1.23a. Thạch anh là một loại vật liệu có nhiều đặc tính vật lý quý giá như độ ổn định nhiệt cao, ít chịu ảnh hưởng của độ ẩm, tác động hoá học, đặc biệt nó có hiệu ứng áp điện: dưới tác dụng của điện trường thạch anh sẽ dao động cơ học, ngược lại khi dao động cơ học nó sinh ra các điện tích biến thiên. Trong kỹ thuật điện tử thạch anh được sử dụng như một khung cộng hưởng với tần số cộng hưởng phụ thuộc vào kích thước và cách cắt tinh thể thạch anh. Hình 1.23c là ký hiệu của thạch anh trong sơ đồ mạch điện, hình 1.23b - sơ đồ tương đương, trong đó r_q , L_q , C_q - các thông số điện, phụ thuộc vào kích cỡ và cách cắt khối thạch anh, C_p - điện dung giá đỡ.

Theo sơ đồ tương đương hình 1.23b thì thạch anh có hai tần số cộng hưởng được xác định từ biểu thức tổng trở phức:

$$Z = Z_p // Z_q = \frac{Z_p Z_q}{Z_p + Z_q} \quad (1.40)$$

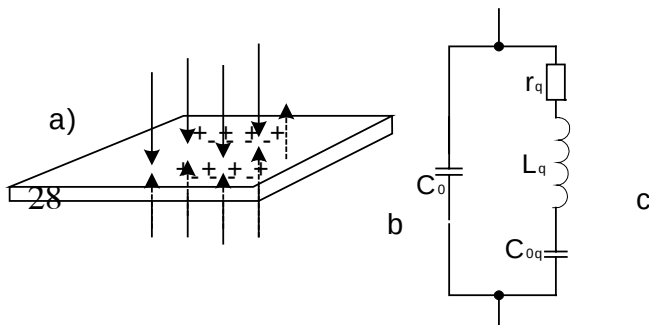
$$\left. \begin{aligned} Z_p &= \frac{1}{j\omega C_p} \\ Z_q &= r_q + j\omega L_q + \frac{1}{j\omega C_q} \end{aligned} \right\} \quad (1.41)$$

Thay vào biểu thức (1.37), bỏ qua r_q nhỏ trong Z_q sẽ được

$$Z \approx j \frac{\omega^2 L_q C_q - 1}{\omega (C_p + C_q - \omega^2 L_q C_p C_q)} \quad (1.42)$$

Từ (6.36) xác định hai tần số cộng hưởng nối tiếp f_q và song song f_p :

$$\left. \begin{aligned} f_q &= \frac{1}{2\pi \sqrt{L_q C_q}} \\ f_p &= \frac{1}{2\pi \sqrt{L_q \frac{C_p C_q}{C_p + C_q}}} = f_q \sqrt{1 + \frac{C_q}{C_p}} \end{aligned} \right\} \quad (1.43)$$



Hình 1.23

- a) Hiệu ứng áp điện của thạch anh
- b) Sơ đồ tương đương của thạch anh
- c) Ký hiệu của thạch anh

$$Q = \frac{2 \pi f_q L_q}{r_q} \quad (1.44)$$

Ví dụ ta xét thạch anh 4Mhz với các tham số $L_q = 0,22H$, $C_q = 0,0072 \text{ pF}$; $r_q = 23\Omega$, $C_p = 10,3 \text{ pF}$. Xác định các tần số theo (6.37) sẽ được $f_q = 3998918\text{Hz} = 3,998918\text{MHz}$, $f_p = 4000315\text{Hz} = 4,000315\text{MHz}$. Khoảng cách giữa hai tần số là

$$\Delta f = f_p - f_q = 1397\text{Hz}$$

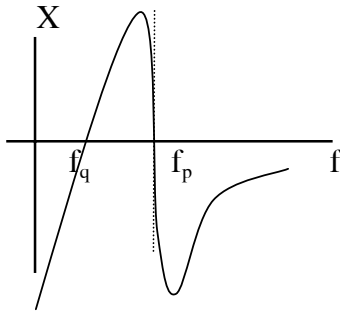
Như vậy trong khoảng tần số rất hẹp thạch anh tương đương với một điện cảm.

$$\text{Hệ số phẩm chất } Q = \frac{2\pi \cdot 4 \cdot 10^6 \cdot 0,22}{23} = 240400 \quad \text{Cực lớn!}$$

Sự phụ thuộc của thành phần phản kháng của trở kháng vào tần số trình bày trên hình 1.24

Các loại gốm áp điện có hệ số phẩm chất nhỏ hơn thạch anh.

Cũng giống như các mạch lọc tập trung, người ta ghép các khung cộng hưởng chế tạo từ thạch anh hoặc gốm áp điện thành các mạch cộng hưởng ghép. Ghép ở đây có thể thực hiện qua tụ (gọi là ghép điện) hoặc qua một bản cực điện môi (gọi là ghép cơ). Khi ghép điện thì năng lượng điện được truyền từ khung cộng hưởng này sang khung cộng hưởng kia dưới dạng các dao động điện, còn khi ghép cơ - dưới dạng các dao động cơ.



Hình 1.24. Đặc tính phản kháng của thạch anh

Ngày nay người ta còn sử dụng các mạch lọc SAW - mạch lọc sử dụng hiệu ứng sóng âm bề mặt. Nguyên lý làm việc của nó dựa trên hiện tượng truyền sóng âm theo bề mặt của vật liệu áp điện và hiện tượng lan

truyền của sự biến dạng đàn hồi.

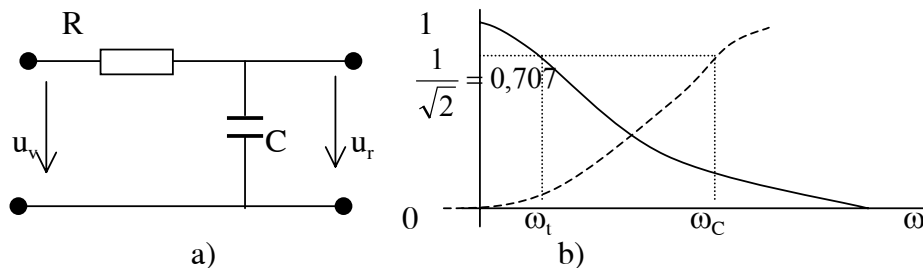
Để kích thích các dao động biến dạng đàn hồi, trên bề mặt của vật liệu áp điện người ta tạo ra các điện cực dạng đặc biệt để kích vào chúng những dao động điện. Khi đã đi được một đoạn nào đó, năng lượng của sóng âm bề mặt được biến đổi thành các dao động điện nhờ các cực điện đặc biệt. Ở đây quá trình biến đổi sóng âm thành dao động điện và ngược lại phụ thuộc vào đặc tính của vật liệu áp điện, vào cấu tạo và vị trí tương đối của các điện cực. Ưu điểm của các mạch lọc SAW là độ dẫn cao, các tham số ổn định và kích thước gọn nhẹ. Mạch lọc loại này có thể làm việc ở dải tần số $10 \div 100 \text{ Mhz}$ hoặc cao hơn với tỷ số của dải thông trên tần số trung tâm từ 0,01 đến 100%

Khi sử dụng các mạch lọc tập trung cần đảm bảo phối hợp trở kháng cả đầu vào lẫn đầu ra. Nếu không đảm bảo phối hợp trở kháng thì đặc tính biên độ tần số sẽ bị méo (méo biên độ), đặc biệt là ở ngoài dải thông .

1.6.3 Mạch lọc RC.

Nếu sử dụng các mạch lọc LC ở tần số thấp thì trị số các điện cảm sẽ lớn, kích thước các cuộn cảm lớn, mạch sẽ cồng kềnh. Ở tần số thấp nên sử dụng các mạch lọc RC. Xét một khâu thông thấp RC như ở hình 1.25a. Hàm truyền đạt phức của mạch lọc thông thấp này là:

$$K_T(j\omega) = \frac{\dot{U}_{ra_m}}{\dot{U}_{vao_m}} = \frac{1}{R + \frac{1}{j\omega C}} = \frac{1}{1 + j\omega RC} = \frac{1}{1 + j\omega \tau} \quad (1.45)$$



Hình 1.25 a) khâu lọc thông thấp RC; b) Đặc tính biên độ tần số của mạch

Trong đó $\tau = RC$ - hằng số thời gian của mạch, U_{vm} và U_{rm} biên độ phức của điện áp vào và ra của mạch.

$$|K_T(j\omega)| = K_T(\omega) = \frac{1}{\sqrt{1 + \omega^2 \tau^2}} \quad (1.46)$$

Đồ thị (1.46) là đặc tính biên độ tần số của mạch, biểu diễn bằng đường liên nét trên hình (1.25b). Tại tần số $\omega = 0$, thì $K(\omega) = 1$, tại tần số cắt ω_t , trị số của $K(\omega) = \frac{1}{\sqrt{2}}$ hay $\omega_t \cdot \tau = 1$. Như vậy tần số cắt ω_t xác định theo trị số của τ :

$$\omega_t = \frac{1}{RC}; f_t = \frac{1}{2\pi RC} \quad (1.47)$$

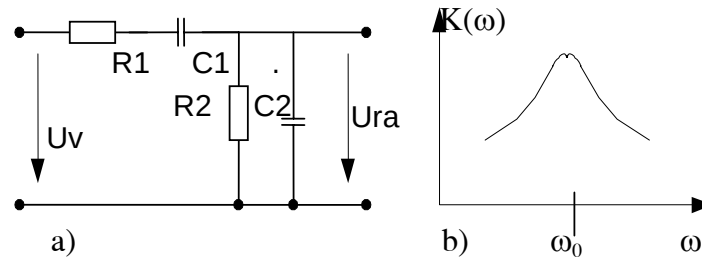
Dải tần số từ $0 \div f_t$ gọi là dải thông của mạch lọc thông thấp. Dải tần số $f_t \div \infty$ gọi là dải chắn. Nếu ta đổi chỗ RC trên hình 1.25a ta được mạch lọc thông cao. Lúc đó:

$$K_C(j\omega) = \frac{1}{1 + \frac{1}{j\omega RC}} \quad (1.48)$$

$$\left| \dot{K}_C(j\omega) \right| = K_C(\omega) = \frac{1}{\sqrt{1 + \frac{1}{\omega^2 R^2 C^2}}} \quad (1.49)$$

Đặc tính biên độ tần số của mạch lọc thông cao theo (1.49) được trình bày bằng đường nét đứt trên hình (1.25b). Khi tần số cực lớn : $\omega \rightarrow \infty$ thì $K_C(\omega) = 1$, khi $\omega = 0$ thì $K_C(\omega) = 0$. Tần số cắt được xác định khi $K_C(\omega_c) = \frac{1}{\sqrt{2}}$ hay $\frac{1}{\omega_c RC} = 1$ hay

$$\left. \begin{aligned} \omega_c &= \frac{1}{RC} \\ f_c &= \frac{1}{2\pi RC} \end{aligned} \right\} \quad (1.50)$$



**Hình 1.26 Mạch lọc dải thông a) sơ đồ nguyên lý
b) đặc tính biên độ tần số**

Dải thông là dải tần $f_c \div \infty$, dải chặn là dải $0 \div f_c$.

Tính chọn lọc của các mạch lọc vừa xét trên phụ thuộc vào độ dốc của đặc tính biên độ tần số. Để tăng độ dốc ta mắc liên tiếp nhiều đốt lọc cùng loại, tuy nhiên khi đó tổn hao trong dải thông cũng sẽ tăng. Ta cũng có thể thành lập các mạch RC có khả năng chọn lọc tín hiệu theo tần số như một khung cộng hưởng LC.

Xét mạch trên hình 1.26a.

Đặc tính biên độ tần số của mạch có dạng:

$$\left| K(j\omega) \right| = K(\omega) = \frac{1}{\sqrt{9 + \left(\omega RC - \frac{1}{\omega RC} \right)^2}} \quad (1.51)$$

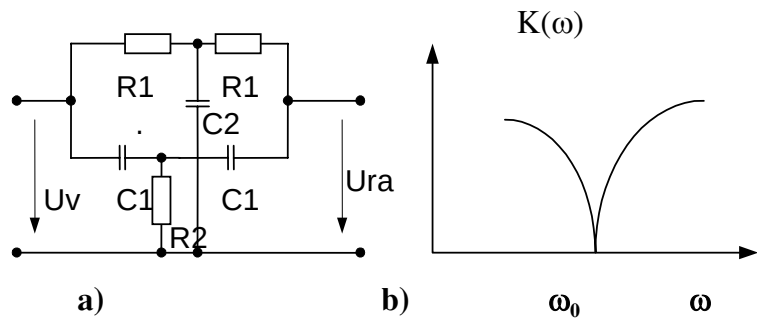
Tại tần số ω_0 khi $\omega_0 RC - \frac{1}{\omega_0 RC} = 0$ tức là $\omega_0 = \frac{1}{RC}$ thì $K(\omega_0) = \frac{1}{3}$ và đó là giá trị cực đại.

Đặc tính biên độ tần số (1.51) trình bày trên hình 1.26b - tương tự như đặc tính biên độ tần số của một khung cộng hưởng LC.

Trong nhiều trường hợp cần chặn một dải tần số hẹp nào đó người ta dùng mạch lọc dải chặn RC như trên hình 1.27a. Đó là một cầu T kép. Cầu này có đặc tính biên độ tần số biểu diễn trên hình 1.27b. Tại

tần số $\omega_0 = \frac{1}{\sqrt{2nR_1C_1}}$ thì tín hiệu bị suy giảm lớn nhất. ở đây $n = \frac{R_2}{R_1} = \frac{C_1}{C_2}$.

$$K(\omega_0) = \frac{2n-1}{2n+1+\frac{1}{n}} \quad (1.52)$$



Hình 1.27 Mạch lọc dải chặn: a) sơ đồ nguyên lý b) đặc tính biên độ tần số

Chương 2

CÁC LINH KIỆN ĐIỆN TỬ THỤ ĐỘNG

Nhìn vào phần mạch điện thực của một thiết bị điện tử ta thấy có những mạch đơn giản chỉ gồm mười linh kiện, nhưng có những mạch điện cực kỳ phức tạp làm ta có cảm giác như lạc vào một rừng điện tử. Các linh kiện trong một mạch điện tử phần lớn là các điện trở, tụ điện, cuộn cảm, bóng bán dẫn, diot bán dẫn, các vi mạch (IC) và các linh kiện khác. Các linh kiện vừa nêu trên là những linh kiện thông dụng, chiếm đa số các linh kiện trong máy. Chương này giới thiệu các loại linh kiện điện tử thụ động trong các mạch điện tử là điện trở, tụ điện và cuộn cảm.

2.1 CƠ SỞ VẬT LÝ CỦA CÁC LINH KIỆN ĐIỆN TỬ.

Các vật liệu được sử dụng để chế tạo các linh kiện điện tử bao gồm các chất dẫn điện, cách điện, bán dẫn, vật liệu từ ... Khi sử dụng các vật liệu để chế tạo các linh kiện điện tử ta không chỉ quan tâm đến các tính chất điện từ của chúng mà còn phải quan tâm đến các đặc tính cơ - lý - hoá của vật liệu dưới tác động của các thông số môi trường như nhiệt độ, độ ẩm áp suất, mức phóng xạ, chịu lực nén, lực uốn, chịu va đập, độ mài mòn, mức biến dạng.... Điều đó đặc biệt quan trọng đối với các máy điện tử sử dụng trong điều kiện nhiệt độ nóng ẩm như ở nước ta. Để thấy rõ được các quá trình vật lý diễn ra trong các linh kiện cần sơ lược điểm lại cơ sở vật lý của chúng. Ta sẽ nghiên cứu tóm tắt trạng thái vĩ mô của vật chất và đặc điểm cấu trúc của chất rắn.

2.1.1. Trạng thái vĩ mô của vật chất.

Vật lý kinh điển chia vật chất trong ba trạng thái : khí, lỏng và rắn. Còn trạng thái Plasma có thể coi là trạng thái thứ 4 của vật chất.

Ở thể khí trong điều kiện áp suất bình thường của khí quyển trong 1m^3 có $2,3.10^{25}$ phân tử khí lý tưởng. Khoảng cách giữa các phân tử khí lớn hơn mười lần kích thước phân tử. Các phân tử khí chuyển động tự do và không động chạm đến phân tử bên cạnh. Các chất khí chưa bị ion hoá đều là các chất điện môi (cách điện).

Ở thể lỏng các phân tử xích lại gần nhau hơn nhiều so với thể khí. Chúng luôn kết hợp lại với nhau rồi lại tách ra tạo thành trạng thái không bền vững của chất lỏng. Các phân tử của chất lỏng có thể ở trạng thái trung tính hoặc phân cực thành những ion. Các chất lỏng hoặc dung dịch có liên kết ion đều dẫn điện, còn khi chúng ở trạng thái trung tính hoặc phân cực yếu thì chúng là chất điện môi.

Ở thể rắn các phân tử vật chất liên kết chặt chẽ với nhau. Cần nhấn mạnh rằng phần lớn các linh kiện điện tử được chế tạo từ các vật liệu ở thể rắn.

Trạng thái Plasma có thể coi là trạng thái thứ tư của vật chất. Nó được tạo thành trong điều kiện của các điện trường cực mạnh hoặc đốt các chất khí ở nhiệt độ cao. Ở trạng thái này vật chất bao gồm các ion dương, các ion âm và các điện tử tự do. Các điện tử này được giữ trong điện trường của các điện tích khối dương của các nguyên tử đã mất trung hoà về điện.

2.1.2. Đặc điểm cấu trúc và sự phân bố của điện tử trong chất rắn.

Sự phân bố của điện tử trong chất rắn quyết định tính chất điện của chất rắn đó. Chất rắn có thể có cấu trúc tinh thể, vô định hình, dạng thủy tinh hoặc cấu trúc phức hợp. Phần lớn các chất rắn sử dụng các linh kiện có cấu trúc tinh thể, ở đó các nguyên tử hoặc các ion được sắp xếp một cách đều đặn theo một quy luật tuần hoàn nhất định.

Sự phân bố của điện tử trong vật rắn tuân theo thuyết cấu tạo nguyên tử, ở đó điện tử chuyển động xung quanh hạt nhân mang cả tính chất sóng lẫn hạt. Quỹ đạo của các điện tử là quỹ đạo elíp. Mỗi quỹ đạo đặc trưng cho một mức năng lượng của điện tử trong nguyên tử. Khi chuyển động xung quanh hạt nhân điện tử đặc trưng bởi Mômen lượng tử. Người ta dùng 4 số lượng tử đặc trưng như sau :

+ Số lượng tử chính n ($n = 1, 2, 3, \dots$) Xác định mức năng lượng của một quỹ đạo quay của điện tử

$$W = \frac{m_e q_e^2}{8(\epsilon \epsilon_0)^2 h^2 n^2} \quad (2.1)$$

Trong đó: m_e - Khối lượng của điện tử
 q_e - điện tích của điện tử
 h - Hằng số Plăng

Theo các mức năng lượng ứng với $n = 1, 2, 3, \dots$ người ta đặt tên tương ứng là các mức năng lượng K, L, M

+ Số lượng tử phụ (số lượng tử mô men quỹ đạo) : Đối với một hệ gồm nhiều điện tử thì mức năng lượng cho phép của mỗi điện tử theo lý thuyết Pauli lại phân thành nhiều mức nhỏ đặc trưng bằng số lượng tử phụ, ký hiệu là λ .

$\lambda = 0, 1, 2, 3, \dots$; lớp có $\lambda = 0$ là lớp S; lớp có $\lambda = 1$ là lớp p lớp có $\lambda = 2$ là lớp d.

Điện tử quay quanh hạt nhân có mô men động lượng M tính theo công thức:

$$M = \frac{h}{2\pi} \sqrt{\lambda(\lambda + 1)} \quad (2.2)$$

+ Số lượng tử từ (ký hiệu M_z), nó là hình chiếu của mô men quỹ đạo lên một phương z nào đó:

$$M_z = m_z \frac{h}{2\pi} \quad (2.3)$$

$$m_z = 0, \pm 1, \pm 2, \pm 3, \dots, \pm \lambda$$

+ Số lượng tử Spin : đặc trưng cho mô men quay của điện tử xung quanh trục của nó, ký hiệu là M_{e_z} :

$$M_{e_z} = m_s \frac{h}{2\pi} \quad (2.4)$$

$$m_s \text{ có giá trị } +\frac{1}{2} \text{ hoặc } -\frac{1}{2} .$$

Theo ý nghĩa của số các lượng tử trên thì 3 số lượng tử đầu n, λ, m_z xác định vị trí của điện tử trong nguyên tử : còn số m_s chỉ rõ chiều quay của điện tử

xung quanh trục của nó. Theo lý thuyết Pauli thì trong một nguyên tử không bao giờ tồn tại hai điện tử có cùng 4 số lượng tử như nhau. Như vậy với giá trị n (lớp vỏ điện tử) tổng số mức năng lượng, hay tổng số điện tử có thể chiếm chỗ là :

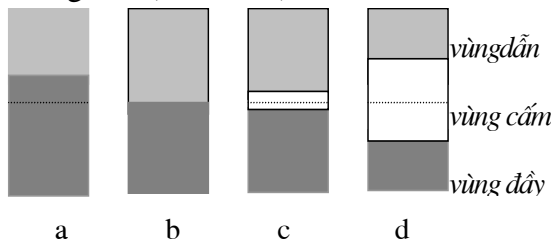
$$\sum_{\lambda=1}^{N-1} 2(2\lambda+1) = 2n^2 \quad (2.5)$$

Theo thuyết năng lượng có những vùng mà mọi mức năng lượng đều đã bị điện tử chiếm chỗ gọi là vùng đầy. Thông thường vùng đầy là vùng có mức năng lượng nhỏ nhất trong nguyên tử, đó là các quỹ đạo gần hạt nhân nhất. Vùng không có năng lượng nào gọi là vùng cấm (tức là vùng không có điện tử). Ngoài hai vùng trên còn có vùng mà nhiều mức năng lượng có thể chiếm chỗ nhưng chưa có điện tử hoặc có rất ít điện tử chiếm chỗ gọi là vùng dẫn. Vùng này đặc trưng cho các quỹ đạo xa hạt nhân của nguyên tử.

Người ta dùng giản đồ năng lượng để chia vật liệu làm ba nhóm : dẫn điện, bán dẫn và cách điện.

+ Vật liệu dẫn điện (hình 2.1a,b), điển hình là kim loại, không có vùng cấm; vùng đầy và vùng dẫn có thể chùng phủ lên nhau hoặc xít nhau. Có điện tử ở bên bờ có thể dễ dàng nhảy lên vùng dẫn để trở thành điện tử tự do dẫn điện.

Vật liệu bán dẫn : Có vùng cấm nhưng vùng này hẹp nên các điện tử ở bờ của vùng đầy khi được kích thích năng lượng có thể vượt qua vùng cấm để nhảy lên vùng dẫn (hình 2.2c)



Hình 2.1 Mô hình cấu trúc các miền năng lượng

Vật liệu cách điện : (hình 2.2d) Giữa vùng đầy và vùng dẫn có vùng cấm rất rộng nên các điện tử ở vùng đầy khó có thể vượt lên vùng dẫn.

Theo Fecmi - Dirac sự phân bố của điện tử có thể xác định theo sự phân bố của năng

lượng trong vật rắn như sau:

$$\frac{dn}{dw} = \frac{4\pi}{h^3} (2m_e) \frac{\sqrt[3]{w}}{1 + e^{\left(\frac{w - w_F}{kT}\right)}} \quad (2.6)$$

Trong đó : m_e - khối lượng của điện tử

h - Hằng số Plăng

k - Hằng số Bosman

T - Nhiệt độ Kenvin

n - Số điện tử

w - Mức năng lượng tính theo (2.1)

w_F - Mức năng lượng Fecmi (là mức năng lượng khi $w > w_F$

thì xác suất tìm thấy điện tử bằng 0)

Biểu thức (2.6) cho ta thấy số nguyên tử trong một đơn vị thể tích nằm trong khoảng mức năng lượng từ w đến $w + dw$.

W_{F_0} là mức năng lượng Fermi lớn nhất ở nhiệt độ 0 độ Kelvin (0°K)

$$W_{F_0} = \frac{h^2}{2m_c} \left(\frac{3n}{8\pi} \right)^2 \quad (2.7)$$

2.1.3. Đặc tính cơ - lý - hoá của vật chất

Các thiết bị điện tử làm việc có bền hay không phụ thuộc vào độ bền của từng linh kiện trong máy. Độ tin cậy của mỗi linh kiện điện tử lại được quyết định bởi các đặc tính cơ - lý - hoá của vật liệu chế tạo chúng. Ta xét một số đặc tính cơ bản sau:

Đặc tính vật lý:

Trước hết người ta quan tâm tới tính chất dẫn điện và cách điện của vật chất. Chúng được đặc trưng bởi điện trở suất ρ , góc tổn hao $\tan \delta$.

Tiếp theo người ta quan tâm đến khả năng chịu nhiệt của vật chất: Khi nhiệt độ thay đổi đột ngột hoặc chịu nhiệt độ cao hơn hoặc thấp hơn trong một thời gian dài mà linh kiện vẫn không bị hư hỏng. Hệ số nhiệt cũng là đặc tính quan trọng của vật liệu: hệ số giãn nở nhiệt theo chiều dài, hệ số nhiệt của điện trở suất, hệ số nhiệt của hằng số điện môi, hệ số nhiệt của độ từ thẩm. Ngoài ra cần quan tâm đến khả năng cách nhiệt, dẫn nhiệt của vật liệu.

Nước ta là nước nhiệt đới nóng ẩm nên cần quan tâm đến khả năng hút ẩm của vật chất. Nói chung các vật liệu đều hút ẩm, nhất là các vật liệu điện môi (cách điện). Các vật liệu cách điện khi hút ẩm, các thông số của chúng sẽ xấu đi rất nhiều, vì vậy các linh kiện cần được nhiệt đới hoá.

Ngoài các lý tính nêu trên, khi chọn vật liệu chế tạo các linh kiện cần quan tâm đến các tính chất cơ học như *sức chịu lực căng, lực nén, độ rắn, độ uốn, độ ròn và các hoá tính như tính ổn định hoá học, tính hoà tan và độ hoà tan...*

2.2 .CÁC THAM SỐ CỦA LINH KIỆN ĐIỆN TỬ

Các linh kiện điện tử có các tham số sau:

- Giá trị danh định.
- Cấp chính xác và sự tản mạn của các tham số.
- Độ tin cậy.
- Tính chịu ẩm, chịu nhiệt, chịu dung sóc, va đập.

Sau đây ta xét một số tham số đặc trưng.

2.2.1. Giá trị danh định và cấp chính xác.

Giá trị danh định của linh kiện là trị số của tham số linh kiện được xác định trong điều kiện tiêu chuẩn. Giá trị đó thường được ghi ngay trên mặt linh kiện.

Cấp chính xác: Các tham số của linh kiện khi chế tạo thường sai lệch so với trị số danh định. Độ sai lệch đó phụ thuộc vào kỹ thuật - công nghệ chế tạo. Người ta phân cấp chính xác theo bảng (2.1). Các linh kiện có độ sai lệch càng nhỏ thì giá thành càng cao vì vậy sử dụng loại linh kiện nào là tùy thuộc vào độ chính xác cần thiết với giá thành hợp lý, chức năng của mạch ở trong từng loại thiết bị điện tử.

2.2.2. Độ tin cậy.

Độ tin cậy là khả năng làm việc không hỏng của linh kiện trong thời gian nhất định. Nó được đặc trưng bởi thời gian nhất định mà tham số của nó vẫn được giữ nguyên giá trị.

Sự hư hỏng của linh kiện xuất hiện một cách ngẫu nhiên; người ta dùng lý thuyết xác suất để đánh giá hư hỏng.

Giả sử trong một mớ linh kiện đã sản xuất ta lấy ra N_0 chiếc cho việc thử (thử nghiệm). Nếu T_i là thời gian làm việc không hỏng của linh kiện thứ i thì kỳ vọng toán học của thời gian làm việc không hỏng của các linh kiện (cùng loại) gọi là thời gian không hỏng trung bình T_{Tb} của loại linh kiện đó :

$$T_{Tb} = \frac{\sum_{i=0}^{N_0} T}{N_0} \quad [\text{giờ}] \quad (2.8).$$

T_{Tb} tính bằng giờ.

Đại lượng nghịch đảo của T_{Tb} đặc trưng cho khả năng xuất hiện hư hỏng của linh kiện, ta gọi là hiểm hỏng $\lambda(t)$.

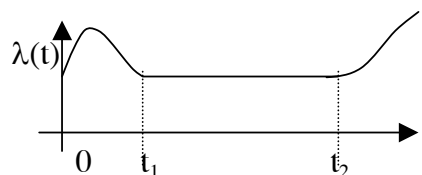
$$\lambda(t) = \frac{1}{T_{Tb}} \quad (1/\text{giờ}) \quad (2.9)$$

$\lambda(t)$ cho ta biết trong một giờ có thể có bao nhiêu linh kiện bị hư hỏng trong số linh kiện cùng loại.

Ví dụ $\lambda = 10^{-5}$ thì trong một giờ làm việc sẽ có 1/100.000 linh kiện bị hư hỏng, nghĩa là nếu có 1000 linh kiện làm việc trong 100 giờ thì trung bình sẽ có một linh kiện bị hỏng. Trên thực

Bảng 2.1
Phân cấp chính xác của linh kiện

Cấp chính xác	Độ sai lệch
cấp 00	$\pm 1\%$
cấp 0	$\pm 2\%$
cấp I	$\pm 5\%$
cấp II	$\pm 10\%$
cấp III	$\pm 20\%$



Hình 2.2 Hiểm hỏng của các linh kiện điện tử

Bảng 2.2

Hiểm hỏng của một số loại linh kiện điện tử

Loại linh kiện	λ_0 (1/giờ)	Loại linh kiện	λ_0 (1/giờ)
Điốt bán dẫn Ge	$0,006.10^{-3}$	Tụ giấy	$0,0015.10^{-3}$
Điốt bán dẫn Si	$0,007.10^{-3}$	Tụ mica	$0,003.10^{-3}$
Tranzisto tần số thấp	$0,006.10^{-3}$	Tụ gốm	$0,015.10^{-3}$
Tranzisto tần số cao	$0,007.10^{-3}$	Tụ hoá	$0,002.10^{-3}$
Tranzisto công suất	$0,01.10^{-3}$	Tụ xoay	$0,0006.10^{-3}$
Điện trở than 0,5W	$0,001.10^{-3}$	Cuộn cảm	$0,0063.10^{-3}$
Điện trở than 1W	$0,002.10^{-3}$	Cuộn chặn	$0,00025.10^{-3}$
Điện trở	$0,006.10^{-3}$	Biến áp xung	$0,0008.10^{-3}$
Điện trở dây cuốn 10W	$0,002.10^{-3}$	Rơ le	$0,001.10^{-3}$
Điện trở dây cuốn 50W	$0,014.10^{-3}$	Mô tơ điện	$0,03.10^{-3}$
Biến trở dây cuốn	$0,016.10^{-3}$	Đầu đồng hồ	$0,06.10^{-3}$

nghiệm

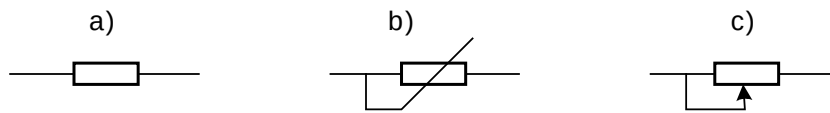
thì hiểm hỏng có dạng như ở hình 2.2.

Theo đồ thị hình 2.2 thì khoảng thời gian từ t_1 đến t_2 là thời gian làm việc bình thường (tuổi thọ) của linh kiện. Khoảng thời gian trước t_1 khả năng hỏng tăng do linh kiện được hiệu chỉnh, sửa chữa và các tham số ổn định dần. Sau thời gian t_2 các linh kiện bị lão hoá và hiểm hỏng tăng lên.

Hiếm hỏng của một số loại linh kiện điện tử cho ở bảng 2.2 (ở điều kiện tiêu chuẩn):

2.3 ĐIỆN TRỞ

Điện trở là loại linh kiện được sử dụng rất rộng rãi trong các mạch điện tử. Tính chất của nó là cản trở dòng điện đi qua và trực tiếp biến đổi năng lượng thành nhiệt năng. Nó có chức năng điều chỉnh hoặc phân phối năng lượng điện ở trong mạch điện.



Hình 2.3 Ký hiệu điện trở a) Điện trở không đổi b) điện trở phi tuyến c) triết áp

Điện trở có nhiều loại : Tuyến tính (ký hiệu hình 2.3a), phi tuyến - hình 2.3b- tùy theo đặc tuyến V-A là tuyến tính hay phi tuyến; điện trở không đổi, điện trở biến đổi tức triết áp (ký hiệu hình 1.3c). Điện trở có thể chế tạo từ bột than ép, dây cuốn hoặc kim loại.

2.3.1. Các tham số điện trở.

a. Trị số danh định:

Mỗi điện trở không đổi được sản xuất với một trị số danh định. Ví dụ như 1,5K Ω ; 2,2 K Ω ; 100 Ω ...

Các nước trên thế giới sản xuất các điện trở với các trị số danh định cho ở bảng 2.3 (hai số đầu):

Trị số điện trở từ 10 Ω ÷ 10M Ω ; là hai chữ số trong bảng 2.3 nhân với 1, 10, 10², 10³, 10⁴...

Trị số danh định của điện trở có thể ghi ngay trên điện trở hoặc ký hiệu bằng các vạch màu hoặc chấm màu như ở hình 2.4

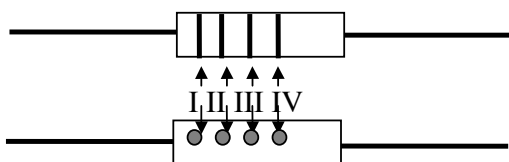
Bảng 2.3

Trị số danh định của điện trở

Cấp chính xác		11	12	13		16	18	20		24		30
I												
II	10				15				22		27	
III												
I		36		43		51		62		75		91
II	33		39		47		56		68			

Khi ký hiệu bằng các vạch màu hoặc các chấm màu thì hai vạch đầu chỉ 2 số ứng với bảng 2.3, vạch thứ III chỉ số số 0 đứng sau hai số trên, vạch thứ IV chỉ cấp chính xác.

Ba vạch màu đầu có trị số ứng với các màu như sau :



Hình 2.4 Các vạch màu ghi trị số của điện trở

Đen -	Black	0
Nâu -	Brown	1
Đỏ -	Red	2
Cam -	orange	3
Vàng -	Yellow	4
Lục -	Green	5
Lam -	Blue	6
Tím -	Violet	7
Xám -	Gray	8
Trắng -	White	9

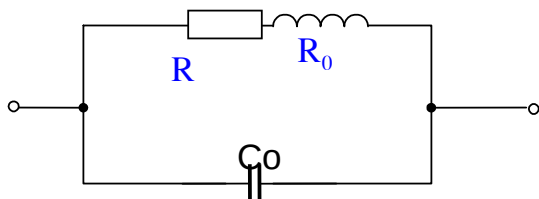
Vạch thứ IV chỉ cấp chính xác : màu vàng $\pm 5\%$, màu nhũ bạc $\pm 10\%$, không màu $\pm 20\%$ Ví dụ xét 2 điện trở như sau:

Đỏ - đỏ - cam - nhũ bạc: $22000 \Omega = 22k\Omega \pm 10\%$

Vàng - đỏ - nâu - vàng $420\Omega \pm 5\%$

b - Công suất danh định : Tính chịu nhiệt và diện tích tỏa nhiệt của điện trở quyết định công suất danh định của điện trở. Khi làm việc công suất làm việc của nó $P = R.I^2$ phải nhỏ hơn công suất danh định của nó. Người ta chế tạo các điện trở với các công suất 0,05w; 0,12w ; 0,25w; 0,5w ; 1w; 2w; 5w; 10w; 15w; 20w; 30w; 50w; 100w....

c - Tính chất tần số của điện trở



Hình 2.5 Sơ đồ tương đương của điện trở ở vùng tần số cao

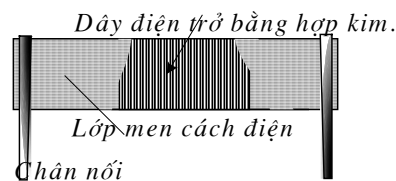
Khi làm việc ở tần số cao cần chú ý đến điện dung ký sinh và điện cảm ký sinh của điện trở. Lúc đó sơ đồ tương đương của một điện trở có dạng như hình 2.5

Trị số L_0 phụ thuộc vào cấu trúc của điện trở , còn điện dung C_0 phụ thuộc vào hằng số điện môi của vật liệu làm đế (lõi) , hình dáng vị trí

dây dẫn, cấu trúc và lớp sơn phủ ngoài của điện trở. Như vậy ở tần số cao hàng trăm Mhz điện trở tương đương với một khung cộng hưởng song song với $C_0 < 1$ pF và $L_0 < 1\mu H$. Ngoài ra khi cần còn phải tính đến độ ổn định nhiệt và tạp âm của điện trở.

2.3.2. Điện trở không đổi.

a. *Điện trở dây cuốn không đổi:* Được cuốn bằng dây hợp kim crom - niken trên lõi sứ, lõi nhựa hoặc lõi thủy tinh. Lớp dây cuốn có phủ sơn bảo vệ. Cấu tạo của điện trở dây cuốn trình bày trên hình 2.6

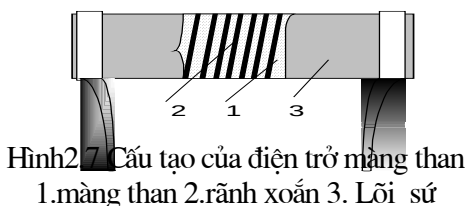


Hình 2.6 Cấu tạo của điện trở dây cuốn

Điện trở dây cuốn có trị số không lớn lắm ($\leq 50k\Omega$) nhưng có công suất tỏa nhiệt lớn (có thể tới vài trăm w), cấp chính xác khá cao ($\pm 0,1\%$, $\pm 1\%$), độ ổn định cao, chịu nhiệt tốt. Điện trở dây cuốn thường dùng ở các mạch gần có công suất danh định lớn, độ chính xác cao nhưng tần số làm việc không lớn lắm.

b. *Điện trở màng than:* được chế tạo bằng cách cho khí than ngưng đọng thành màng dày $0,04 \div 10mm$ theo rãnh xoắn trên lõi sứ trong môi trường chân không (Hình 2.7). Muốn có trị số lớn lớp màng than phải mỏng, dài và tiết diện ngưng phải nhỏ. Điện trở màng than có thể chế tạo với trị số danh định từ 10Ω đến $10M\Omega$, công suất danh định từ $0,05w$ đến $5w$, cá biệt có thể chế tạo đến $25w, 50w$ hoặc $100w$, trị số L_o và C_o nhỏ, độ ổn định nhiệt khá tốt nên có thể sử dụng ở vùng tần số cao.

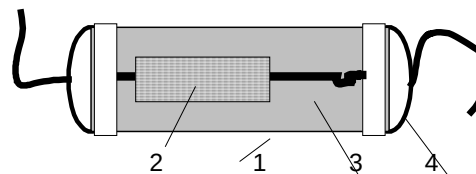
c. *Điện trở màng kim loại:* Điện trở màng kim loại có cấu trúc gần giống như điện trở màng than. Nó được chế tạo bằng cách cho hợp kim hoặc oxyt kim loại bốc hơi ngưng đọng trong môi trường chân không hoặc bằng phương pháp phân huỷ catôt để tạo một lớp màng mỏng bao quanh lõi (sứ, thủy tinh hoặc chất dẻo) hình trụ (hình 2.8)



Hình 2.7 Cấu tạo của điện trở màng than
1. màng than 2. rãnh xoắn 3. Lõi sứ

danh định của điện trở từ 20Ω đến 1000Ω . Muốn có trị số điện trở lớn hơn phải dùng màng rãnh xoắn như ở điện trở màng than. Lúc đó có thể tạo điện trở cỡ $M\Omega$. Điện trở màng kim loại thường chế tạo với công suất $0,125w \div 2w$.

Người ta thay đổi thành phần hợp kim và độ dày của màng kim loại để thay đổi trị số



Hình 2.8 Điện trở màng kim loại
1. ống sứ 2. điện trở 3. sơn cách điện
4. thủy tinh cách điện

Điện trở màng kim loại có hình dáng bề ngoài giống như điện trở màng than nhưng thường phủ lớp sơn màu đỏ, có loại được bọc kín bằng ống thủy tinh hoặc ống sứ.

d. Điện trở hỗn hợp:

Vật liệu chế tạo điện trở hỗn hợp gồm ba thành phần ở dạng bột và keo :

- Thành phần dẫn điện là mỗ hống hoặc than trì (graphit) ở dạng bột.
- Chất độn là bột mica, bột sứ hoặc bột thạch anh dùng để tạo cho điện

trở có thể tích nhất định, tăng khả năng dẫn nhiệt, nâng cao điện trở suất của vật liệu hỗn hợp và tăng độ bền cơ học.

- Chất keo để liên kết các thành phần vật liệu thành một khối .

Vật liệu hỗn hợp được nén trong ống sứ, ống thủy tinh tạo nên điện trở . Bên ngoài điện trở bọc một lớp vật liệu có độ bền cơ học cao. Điện trở hỗn hợp thường được chế tạo dưới dạng hình trụ và dùng vạch màu để chỉ trị số danh định của nó. Hiện nay điện trở hỗn hợp đang được sử dụng rộng rãi vì giá thành rẻ, quy trình sản xuất đơn giản.

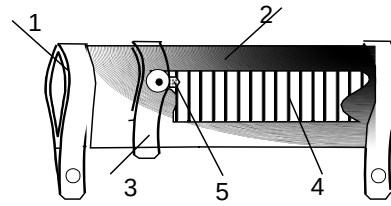
2.3.3. Điện trở biến đổi và triết áp.

a. Điện trở biến đổi: Chế tạo như điện trở dây cuốn không đổi nhưng có thêm con trượt để thay đổi trị số của điện trở - Hình 2.9

Điện tử biến đổi có trị số đến mười k Ω , kích thước lớn, chủ yếu dùng trong các phòng thí nghiệm .

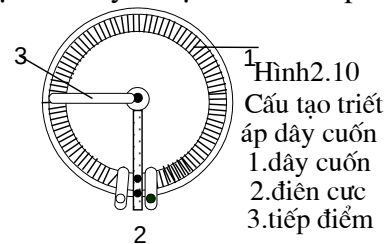
b. Triết áp: Vật liệu, phương pháp chế tạo, đặc tính kỹ thuật của triết áp cũng giống như điện trở tương ứng Nhưng ở triết áp con trượt luôn chạy trên bộ phận dẫn điện nên độ bền thấp và tạp âm lớn .

Triết áp dây cuốn, cấu tạo triết áp dây cuốn trình bày trên hình 2.10. Ở đây con chạy kim loại trượt trên dây cuốn để thay đổi điện trở ra. Triết áp dây cuốn chế tạo có điện trở không quá 20k Ω , công suất danh định 3÷5w.

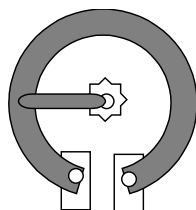


Hình 2.9. Cấu tạo của điện trở dây cuốn trị số biến đổi

1.ống sứ 2.sơn cách điện 3.con trượt 4.dây cuốn 5.tiếp điểm



Hình 2.10
Cấu tạo triết áp dây cuốn
1.dây cuốn
2.điện cực
3.tiếp điểm



Hình 2.11 Cấu tạo triết áp bột than

Triết áp hỗn hợp: Trên bề mặt của đế cách điện người ta phủ một lớp vật liệu chế tạo phân dẫn của điện trở từ hỗn hợp bột than - hình 2.11

Tùy theo dạng của vùng dẫn điện mà sự biến thiên của điện trở sẽ tuân theo quy luật hàm mũ hoặc hàm lôgarit. Triết áp than hỗn hợp có điện trở danh định $R_{\max} = 10\Omega \div 10M\Omega$ với công suất danh định 0,1w ÷ 2w, được sử dụng

rất rộng rãi trong các mạch điện tử. Triết áp dùng lâu thì trên mặt dẫn thường có bụi than làm chất lượng giảm. Trong thực tế có thể lau sạch vết bụi than để khôi phục lại chất liệu trên.

2.4 TỤ ĐIỆN

Tụ điện là loại linh kiện tích lũy năng lượng dưới dạng điện trường. Trị số điện dung của tụ điện là lượng điện tích mà tụ điện tích trữ được khi đặt vào hai má của tụ điện một hiệu điện thế 1 v. Một tụ điện gồm có hai điện cực (hai má tụ) và lớp điện môi đặt giữa hai cực. Trị số điện dung của tụ điện tỷ lệ với diện tích S của điện cực và hằng số điện môi ϵ , tỷ lệ nghịch với khoảng cách giữa hai cực.

2.4.1. Phân loại của tụ điện.

Tụ điện có thể phân loại theo cấu trúc:

- Tụ không đổi : Có trị số điện dung C không đổi.
- Tụ bán chuẩn (Primor) : Trị số C biến thiên được trong một khoảng hẹp.
- Tụ xoay : Trị số C biến thiên trong một khoảng tương đối rộng.
- Tụ phi tuyến : Trị số C phụ thuộc vào điện áp đặt trên hai má tụ.

Tụ điện có thể phân loại theo chất điện môi :

- Tụ không khí : Giữa hai má tụ là không khí hoặc chân không.
- Tụ dầu : Chất điện môi là một loại dầu tổng hợp cách điện.
- Tụ vô cơ : Chất điện môi là các chất rắn vô cơ như mica, sứ (gốm), thủy tinh.
- Tụ hữu cơ : Chất điện môi là giấy, chất dẻo tổng hợp.
- Tụ hoá : Chất điện môi là oxit kim loại được hình thành trong quá trình điện phân. Loại tụ này có trị số điện dung lớn nhưng nó có phân cực dương và âm nên chỉ dùng trong các mạch một chiều (lọc nguồn) hoặc truyền các tín hiệu âm tần.

Tụ có cấu trúc dạng phẳng, dạng ống hoặc cuốn tròn như ở hình 2.13.

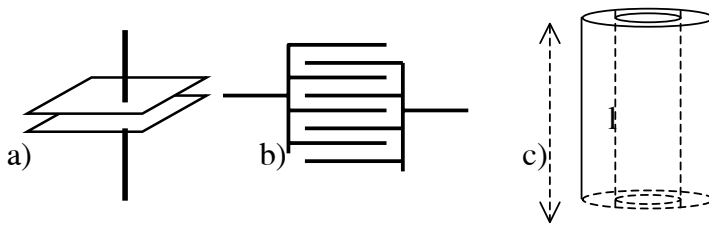
Đối với tụ phẳng hình 2.13a thì trị số điện dung xác định theo công thức:

$$C = \frac{\epsilon \cdot S}{3,6 \pi d} \quad (\text{pF}) \quad (2.10)$$

ϵ - hằng số điện môi.

S- Diện tích hiệu dụng của một má tụ (cm^2).

d - Khoảng cách giữa hai má tụ (cm).



Hình 2.12 a) tụ phẳng b) tụ phẳng nhiều tấm
c) tụ hình ống.

Nếu tụ được nhiều má như hình 2.12b thì:

$$C = \frac{\epsilon S(n-1)}{2,6 \pi d} \quad (\text{pF}) \quad (2.11).$$

n - Tổng số má tụ của hai nhóm.

Nếu tụ hình ống như hình 1.12c thì :

$$C = \frac{2,41\epsilon l}{\ln \frac{D_2}{D_1}} \quad (\text{pF}) \quad (2.12).$$

D_1, D_2 - Đường kính ống trong và ống ngoài(cm).

l - Độ dài ống kim loại (cm).

2.4.2. Các tham số cơ bản của tụ.

a. *Trị số danh định:* Trị số điện dung danh định được ghi rõ trên tụ với cả sai số. Trong thực tế thường dùng đơn vị μF (microphara); nF (nanophara) và pF (picrophara).

$$1\text{pF} = 10^{-12}\text{F} = 10^{-6}\mu\text{F} = 10^{-3}\text{nF}.$$

$$1\text{F} = 10^{12}\text{pF} = 10^9\text{nF} = 10^6\mu\text{F}.$$

Người ta sản xuất tụ điện với các cấp chính xác:

Cấp 00	sai số	$\pm 1\%$
Cấp 0	sai số	$\pm 2\%$
Cấp I	sai số	$\pm 5\%$
Cấp II	sai số	$\pm 10\%$
Cấp III	sai số	$\pm 20\%$
Cấp IV	sai số	$+20\% \div -10\%$
Cấp V	sai số	$+30\% \div -20\%$
Cấp VI	sai số	$+50\% \div -20\%$

Cấp IV, V, và VI là cấp chính xác của tụ hoá. Ngoài ra còn có các tụ với cấp chính xác rất cao dùng trong các thiết bị đặc biệt:

Cấp 001	sai số	$\pm 0,1\%$
Cấp 002	sai số	$\pm 0,2\%$
Cấp 005	sai số	$\pm 0,5\%$

Các tụ có kích thước nhỏ phải dùng vạch màu để ghi trị số . Cách đọc vạch màu cũng tương tự như ở điện trở .

b. *Độ bền điện :* Khi đặt lên tụ điện áp lớn tụ sẽ bị đánh thủng . Điện áp đánh thủng phụ thuộc vào phẩm chất và bề dày lớp điện môi. Trên tụ điện có ghi trị số điện áp danh định một chiều. Khi sử dụng tụ trong mạch xoay chiều hoặc mạch xung phải đảm bảo thành phần một chiều cộng với biên độ xoay chiều hoặc biên độ xung không được vượt quá trị số điện áp danh định.

c. *Tổn hao trong tụ điện :* Trong tụ điện có tổn hao năng lượng trong chất điện môi, do điện trở dây dẫn, tổn hao do vỏ bọc, tổn hao do chất tản phủ...Năng lượng tổn hao làm tụ nóng lên ảnh hưởng đến các tham số của tụ. Tổn hao được đánh giá bằng $\text{tg}\delta$ (δ - góc tổn hao) hoặc hệ số phẩm chất Q :

$$Q = \frac{1}{\text{tg}\delta} \quad (2.13)$$

Tụ mica, tụ thuỷ tinh có chất lượng cao, tổn hao nhỏ: $\text{tg}\delta \leq 0,001$. Tụ có phẩm chất trung bình thì $\text{tg}\delta$ cỡ khoảng 0,01 ; Tụ hoá có tổn hao lớn $\text{tg}\delta \geq 0,1$.

d. *Tính chất tần số của tụ điện*

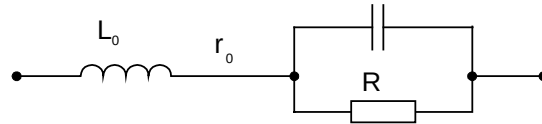
Ở tần số cao sơ đồ tương đương của một tụ có dạng đầy đủ như ở hình 2.13

L_0 - điện cảm riêng của tụ bao gồm điện cảm tập tán của các má tụ và hai dây dẫn nối với má tụ.

r_0 - điện trở tổn hao trong kim loại má tụ

R - điện trở tổn hao (điện trở rò) chất điện môi .

Như vậy tụ có tần số cộng hưởng nối tiếp riêng.



Hình 2.13.Sơ đồ tương đương của tụ điện ở tần số cao

2.4.3.Cấu trúc của tụ điện.

a.Tụ giấy

Hình 2.14 cho thấy cấu tạo của tụ giấy :

- 1- Điện cực bằng giấy kim loại
- 2- Điện cực bằng giấy cách điện (thường gọi là giấy tụ)
- 3- Đầu dây dẫn nối ra ngoài.

b. *Tụ màng mỏng*: Để khắc phục phần nào nhược điểm của tụ giấy người ta thay giấy cách điện bằng màng chất dẻo, do vậy tăng được độ cách điện, khả năng chịu nhiệt giảm được tổn hao.

c. *Tụ mica, tụ thuỷ tinh, tụ sứ* (gốm). Nhóm tụ này sử dụng lớp điện môi vô cơ nên có đặc tính cứng, giòn, có khả năng chịu nhiệt cao.

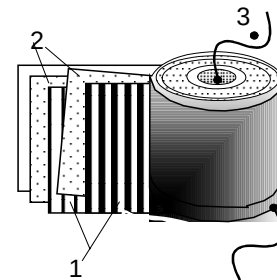
Cấu tạo của một tụ mica có lớp điện môi là những tấm mica có $\epsilon = 6,5 \div 8,5$. Tụ mica là loại tụ có chất lượng tốt, trị số trong khoảng $51\text{pF} \div 30.000\text{pF}$, điện áp danh định $250\text{V} \div 2500\text{V}$.

Tụ thuỷ tinh chỉ khác tụ mica là lớp điện môi là thuỷ tinh, nó có đặc điểm là có thể làm việc ở nhiệt độ cao (125°C)

Tụ sứ làm bằng gốm sứ có độ bền khá cao. Có thể tạo được tụ sứ chịu được điện áp hàng chục kV.

d. *Tụ hoá*: Tụ hoá có hình dạng như ở hình 2.15a

Cấu tạo bên trong mô phỏng đơn giản như ở hình 2.15b



Hình2.14 Cấu tạo tụ giấy
1.Điện cực kim loại
2.Điện cực bằng giấy tụ
3.Đầu dây dẫn nối ngoài

1- Dung dịch điện phân 2- Lớp ôxit nhôm 3- Điện cực bằng nhôm. Lớp ôxit nhôm Al_2O_3 bám trên bề mặt cực dương có $\varepsilon = 7 \div 10$ và chịu được điện trường cao.

Tụ hoá có trị số điện dung từ vài μF đến hàng ngàn μF . Tính dẫn điện của chất điện phân không đối xứng nên tụ hoá có cực dương và cực âm. Tụ hoá có điện cực là nhôm hoặc tantal, còn chất điện phân có thể là ôxyt nhôm như trên hoặc các chất khác ở thể lỏng hoặc thể khô.

Khi sử dụng tụ hoá phải mắc đúng điện cực và điện áp đặt lên tụ phải nhỏ hơn điện áp danh định, mặt khác cần lưu ý là tụ hoá tích năng lượng lớn có thể gây nguy hiểm ngay cả sau khi tắt máy.

2.5. CUỘN CẢM .

Cuộn cảm tích lũy năng lượng dưới dạng từ trường. Nó được cấu tạo từ các vòng dây điện từ cuốn một lớp hay nhiều lớp, có lõi sắt từ hoặc không lõi, có thể bọc kim hoặc không bọc kim.

Cuộn cảm được đặc trưng bởi các tham số cơ bản sau:

a. Trị số điện cảm L , hay còn gọi là hệ số tự cảm. Điện cảm L của một cuộn cảm cuốn một lớp trên lõi cách điện tròn tính theo công thức:

$$L = \mu \frac{\pi \cdot D^2 \cdot W^2}{4\lambda} \quad [\mu H] \quad (2.16)$$

μ - Độ từ thẩm của lõi từ

D - Đường kính lõi cách điện [cm]

l - Chiều dài của cuộn cảm [cm]

W - Số vòng dây

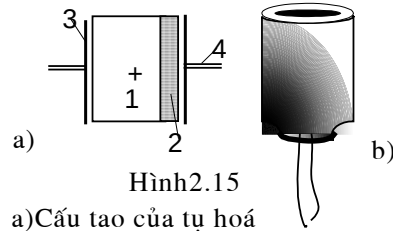
Cuộn cảm nhiều lớp không lõi từ tính theo công thức gần đúng sau đây:

$$L = \frac{0,8 \cdot D_{tb}^2 \cdot W^2}{3D_{tb} + 9l + 10t} \quad [\mu H] \quad (2.17)$$

Trong đó D_{tb} - đường kính trung bình lớp dây cuốn -cm; t - bề dày lớp dây cuốn -cm.

Trong kỹ thuật vô tuyến điện tử người ta sử dụng các cuộn cảm có trị số nằm trong khoảng từ vài phần ngàn microhenri (μH) đến vài henri. Người ta dùng các cuộn cảm có lõi (lõi có thể là sắt từ hoặc đồng, nhôm...) để thay đổi trị số điện cảm L .

b. điện dung riêng C_o :



Hình 2.15

a) Cấu tạo của tụ hoá

1- Dung dịch điện phân

2- Lớp oxit nhôm

3- Điện cực

b) Hình dạng tụ hoá

Sơ đồ tương đương đầy đủ của một cuộn cảm có dạng như ở hình 2.16. Ở đây r_d - điện trở tổn hao của dây cuộn, r_c - điện trở tổn hao trong chất cách điện, C_o - điện dung riêng của cuộn cảm. Chính điện dung riêng hạn chế tần số làm việc ở dải cao của cuộn cảm.

Điện dung riêng C_o bao gồm điện dung giữa các vòng dây, điện dung giữa các vòng dây với vỏ bọc cuộn cảm và đế máy. Nó có thể lên tới vài chục pF.

Cuộn cảm phải làm việc ở tần số $f < \frac{1}{3} \cdot f_o$

trong đó

$$f_o = \frac{1}{2\pi\sqrt{LC_o}} \quad (2.16)$$

c. Hệ số phẩm chất của một cuộn cảm xác định theo công thức:

$$Q = \frac{\omega L}{R} \quad (2.17)$$

Trong đó $R = r_f + r_d + r_{bk} + r_t$

r_f - Điện trở tổn hao của cuộn dây đối với dòng cao tần.

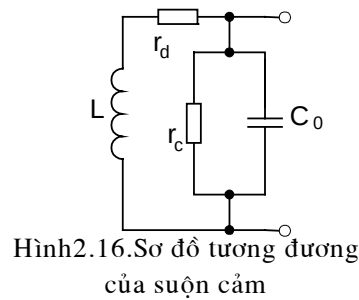
r_d - Điện trở tổn hao điện môi trong khung của cuộn cảm và bọc cách điện của dây dẫn cuộn cảm.

r_{bk} - Điện trở tổn hao tính đến năng lượng tổn hao điện từ trường trong hộp bọc kim.

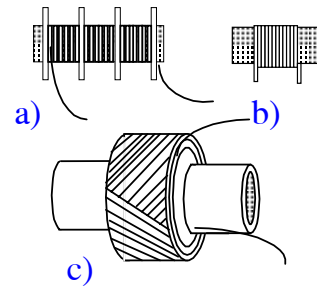
r_t - Điện trở tổn hao tính đến tổn hao trong lõi của cuộn cảm

Hệ số phẩm chất của một cuộn cảm không chỉ phụ thuộc vào tần số mà còn phụ thuộc vào cấu tạo (vật liệu dẫn điện, cách điện, kết cấu), kích thước hình học của cuộn cảm. Để tăng hệ số phẩm chất của cuộn cảm người ta chập dây thành nhiều sợi để cuốn cuộn cảm.

Cuộn cảm được cuốn trên đế hình ống bằng giấy hoặc bằng nhựa thành từng ngăn (Hình 2.17a), hoặc cuốn trơn (Hình 2.17b) hoặc nhiều lớp "tổ ong" (Hình 2.17c).



Hình 2.16. Sơ đồ tương đương của cuộn cảm



Hình 2.17 Hình dạng các cuộn dây thường gặp trong kỹ thuật

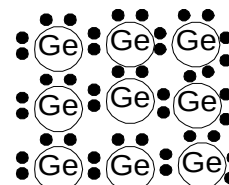
Chương 3

CÁC DỤNG CỤ BÁN DẪN

3.1 CƠ CHẾ BÁN DẪN

3.1.1. Bán dẫn thuần

Các nguyên tố thuộc nhóm IV trong bảng tuần hoàn Mendeleev như Gecmani(Ge), Silic(Si) là những nguyên tố có 4 điện tử lớp ngoài cùng. Ở điều kiện bình thường các điện tử đó tham gia liên kết hoá trị trong mạng tinh thể nên chúng không dẫn điện. Hình 3.1 trình bày cấu trúc phẳng của mạng tinh thể Gecmani,



Hình 3.1 Cấu trúc mạng tinh thể Gecmani

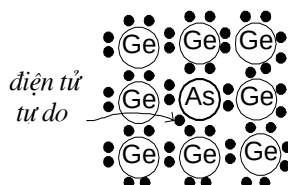
trong đó mỗi nguyên tử đem 4 điện tử ngoài cùng của nó góp với 4 nguyên tử khác tạo thành các cặp điện tử hoá trị (ký hiệu bằng dấu chấm). Khi được kích thích năng lượng, một số điện tử có thể bứt ra khỏi liên kết và trở thành điện tử tự do dẫn điện như trong kim loại. Như vậy chất bán dẫn trở thành chất dẫn điện. Bán dẫn như vậy gọi là bán dẫn thuần hay bán dẫn đơn chất

3.1.2. Bán dẫn tạp

Để tăng khả năng dẫn điện của bán dẫn người ta trộn thêm tạp chất vào bán dẫn thuần để được bán dẫn mới có nồng độ các hạt dẫn cao.

a. Bán dẫn loại cho n

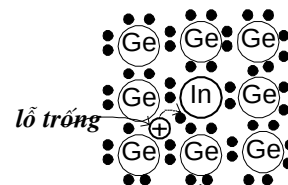
Nếu ta trộn tạp chất thuộc nhóm V của bảng hệ thống tuần hoàn Medeleev vào bán dẫn thuần thì một nguyên tử tạp chất với 5 nguyên tử lớp ngoài cùng sẽ có 4 nguyên tử tham gia liên kết với 4 nguyên tử bán dẫn , còn lại là một điện tử tự do. Ví dụ trên hình 3.2 là bán dẫn Gecmani Ge được trộn với asen As. Tạp chất ở đây đã cho điện tử nên tạo thành bán dẫn loại “cho ”, ký hiệu là n. Hạt dẫn (động tử)chính ở bán dẫn loại “cho ” n là điện tử với mật độ n_n .



Hình3.2 Cấu tạo bán dẫn n

b. Bán dẫn loại lấy p

Nếu ta trộn vào Indi (In)thuộc nhóm III của bảng tuần hoàn thì để tạo được 4 cặp điện tử liên kết hoá trị ví 4 nguyên tử bán dẫn.ngoài 3 điện tử của một nguyên tử In sẽ có một điện tử của nguyên tử Ge lân cận được lấy vào. Chỗ mất điện tử sẽ tạo thành lỗ “trống” mang điện tích dương(hình 3.3).Các “lỗ trống” được tạo thành hàng loạt sẽ dẫn điện như những điện tích dương. Bán dẫn loại này có tạp chất lấy điện tử nên gọi là bán dẫn



Hình3.3Cấu tạo bán dẫn loại p

loại “lấy” ký hiệu là p. Ở đây hạt dẫn chính là “lỗ trống” với mật độ là p_p . Cần nói thêm rằng bán dẫn loại cho n có hạt dẫn phụ là lỗ trống với nồng độ p_n , trong bán dẫn loại “lấy” có hạt dẫn phụ là điện tử với mật độ là n_p . Nghĩa là $p_p \geq n_p$ và $n_n > p_n$.

3.1. 3. Một số hiện tượng vật lý trong bán dẫn

Trong bán dẫn tạp cũng như bán dẫn thuần diễn ra một số quá trình vật lý ảnh hưởng đến tính chất dẫn điện của chúng. Ta xét các hiện tượng đó.

a. Hiện tượng ion hoá nguyên tử

Khi nguyên tử bị ion hoá sẽ phát sinh các hạt dẫn tự do. Kết quả nghiên cứu cho thấy tích số của hai nồng độ hạt dẫn chính và phụ trong bất cứ một bán dẫn tạp nào ở điều kiện cân bằng là một hằng số:

$$n_p \cdot p_p = n_n \cdot p_n = \text{const} \quad (3.1)$$

Từ (3.1) ta thấy nếu tăng nồng độ của hạt dẫn loại này lên bao nhiêu lần thì nồng độ của hạt dẫn loại kia sẽ giảm đi bấy nhiêu lần. Như vậy muốn thay đổi nồng độ của động tử (hạt dẫn) trong bán dẫn tạp ta cần thay đổi nồng độ động tử trong bán dẫn thuần.

Trong bán dẫn loại n số điện tử tự do luôn bằng số ion dương N_D^+ ; còn trong bán dẫn loại p số “lỗ trống” luôn luôn bằng số ion âm N_A^- của tạp chất.

b. Hiện tượng tái hợp của hạt dẫn

Trong bán dẫn các ion luôn có thể nhận điện tích để trở thành nguyên tử trung tính. Đó là hiện tượng tái hợp. Như vậy cứ một lần tái hợp thì trong bán dẫn lại mất đi một cặp điện tích và bán dẫn lại chuyển sang một trạng thái mới. Khi đó cần quan tâm đến sự gia tăng nồng độ của các hạt dẫn phụ vì chúng có vai trò quyết định trong cơ chế phát sinh dòng điện trong các dụng cụ bán dẫn mà ta sẽ nghiên cứu sau này.

Trong bán dẫn loại n, sự giảm nồng độ lỗ trống theo thời gian (sự tái hợp của lỗ trống với điện tử trong điều kiện nồng độ điện tử cao) là $\Delta p(t)$ thì

$$\Delta p(t) = \Delta p(0) e^{-\frac{t}{\tau_p}} \quad (3.2)$$

Trong đó $\Delta p(0)$ - lượng lỗ trống tại thời điểm $t = 0$ (là thời điểm sau quá trình sinh hạt).

τ_p - thời gian sống của lỗ trống trong bán dẫn loại n. Nó được định nghĩa là khoảng thời gian mà lượng lỗ trống giảm đi e lần.

Tương tự trong bán dẫn loại P :

$$\Delta n(t) = \Delta n(0) e^{-\frac{t}{\tau_n}} \quad (3.3)$$

τ_p, τ_n quyết định tính tác động nhanh (tần số làm việc) của các dụng cụ bán dẫn.

c. Chuyển động trôi (gia tốc) của các hạt dẫn trong điện trường:

Dưới tác dụng của điện trường E các hạt dẫn (các điện tích) sẽ chuyển động gia tốc theo hướng của điện trường tạo nên dòng trôi I_{tr} :

$$I_{tr} = qE(n \cdot \mu_n + p \cdot \mu_p) = I_{trn} + I_{trp} \quad (3.4)$$

Trong đó : q - điện tích hạt dẫn

E - Cường độ điện trường

n, p - Nồng độ điện tử và lỗ trống

μ_n, μ_p - là các hệ số gọi là độ linh động của điện tử và lỗ trống.

d. Chuyển động khuếch tán của các hạt dẫn:

Do sự chênh lệch về nồng độ mà các hạt dẫn sẽ khuếch tán từ nơi có nồng độ cao đến nơi có nồng độ thấp hơn, tạo thành dòng khuếch tán I_{kt} . Mật độ của dòng khuếch tán theo phương giảm của nồng độ có dạng:

$$I_{ktn} = q \cdot D_n \cdot \frac{dn}{dx} \quad (3.5)$$

$$I_{ktp} = q \cdot D_p \cdot \frac{dp}{dx} \quad (3.6)$$

D_n, D_p - các hệ số khuếch tán của điện tử và lỗ trống

$$D_n = 32 \text{ cm}^2/\text{s} ; D_p = 12 \text{ cm}^2/\text{s} \quad (3.7)$$

3.2. MẶT GHÉP n-p

3.2.1. Sự hình thành mặt ghép n-p

Mặt ghép n-p là cơ sở để tạo nên hầu hết các dụng cụ bán dẫn và vi mạch. Chúng được hình thành như sau:

-+ Cho hai đơn tinh thể bán dẫn n và p tiếp xúc với nhau (bằng công nghệ đặc biệt). Trong bán dẫn loại n hạt dẫn chính là điện tử, hạt dẫn phụ là lỗ trống ; trong bán dẫn loại p hạt dẫn chính là lỗ trống và hạt dẫn phụ là điện tử. Do có sự chênh lệch về nồng độ hạt dẫn cùng loại giữa hai khối bán dẫn nên điện tử từ lớp n khuếch tán sang lớp p và ngược lại lỗ trống từ lớp p khuếch tán sang lớp n. Sau khi các điện tử từ lớp n khuếch tán sang lớp p để lại bên n một lớp ion dương ở gần bờ của vùng tiếp xúc. Tương tự như vậy, các lỗ trống khuếch tán sang n sẽ tạo nên một lớp ion âm ở bên p gần bờ vùng tiếp xúc (hình 3.4a). Khi đạt trạng thái cân bằng, hai bên của mặt tiếp xúc đã hình thành hai miền điện tích trái dấu (miền điện tích dương ở bán dẫn n, miền điện tích âm ở bán dẫn p) . Người ta gọi chung miền điện tích này là miền điện tích không gian hay miền nghèo động tử vì hầu như không có động tử . Miền này có tính dẫn điện đặc biệt gọi là mặt ghép điện tử lỗ trống hay mặt ghép n-p.

Sự khuếch tán của điện tử và lỗ trống không phải diễn ra vô hạn. Khi hình thành hai lớp điện tử trái dấu thì nghiêm nhiên đã hình thành một điện trường hướng từ bán dẫn n sang bán dẫn p gọi là điện trường tiếp xúc U_{tx} (hình 3.4a).

Bề dày của lớp nghèo động tử này là $l_0 = l_{op} + l_{on}$, phụ thuộc vào nồng độ tạp chất. Nếu nồng độ tạp chất ở hai miền là như nhau thì $l_{op} = l_{on}$. Thông thường một mặt

ghép chế tạo với nồng độ lỗ trống ở p lớn hơn nồng độ điện tử ở n nên $I_{0n} \gg I_{0p}$. Điện trường tiếp xúc U_{tx} có chiều cản các hạt dẫn chính nhưng lại gây ra dòng trôi của các hạt dẫn phụ, có chiều ngược lại với chiều của dòng khuếch tán. Quá trình này tiếp diễn cho đến khi dòng khuếch tán bằng dòng trôi thì dòng qua mặt ghép sẽ bằng không. Đến đây coi như đã hình thành xong mặt ghép n-p. Ở điều kiện tiêu chuẩn hiệu điện thế tiếp xúc cỡ 0,3V đối với bán dẫn Ge, cỡ 0,6V với bán dẫn Si.

3.3.2. Phân cực mặt ghép bán dẫn bằng điện trường ngoài.

a, *Mặt ghép n-p phân cực thuận.*

Nếu ta đấu lớp p với cực dương, lớp n với cực âm của một điện trường ngoài như hình 3.4b thì mặt ghép n-p được phân cực thuận. Lúc này sự cân bằng của dòng khuếch tán và dòng trôi $I_{kt}=I_{tr}$ bị phá vỡ. Điện trường ngoài có chiều ngược với điện trường tiếp xúc U_{tx} . Lúc này nguồn ngoài chủ yếu sẽ đặt lên vùng mặt ghép l_0 vì điện trở khối của vùng này lớn, làm cho dòng khuếch tán tăng lên. Người ta nói rằng mặt ghép n-p lúc này thông hoặc mở và sẽ có hiện tượng phun các hạt dẫn chính qua miền tiếp xúc l_0 . Trong khi đó dòng trôi do U_{tx} gây ra là không đáng kể vì U_{tx} giảm do điện trường ngoài tác động ngược chiều. Bề rộng của miền tiếp xúc lúc này co lại $l < l_0$.

b. *mặt ghép n-p phân cực ngược:*

Nếu ta đổi chiều nguồn ngoài như ở hình 3.4c thì trường ngoài sẽ cùng chiều với trường tiếp xúc làm dòng khuếch tán giảm, dòng trôi tăng. Tuy nhiên dòng trôi chỉ tăng chút ít vì nồng độ của các hạt dẫn phụ nhỏ, tạo thành một dòng ngược nhỏ. Lúc này có thể coi là mặt ghép đóng (ngắt) với bề rộng của miền tiếp xúc lúc này tăng lên $l > l_0$.

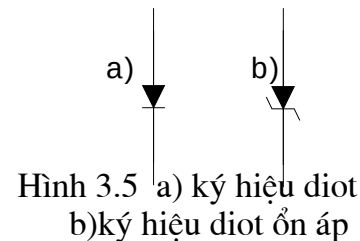
Như vậy mặt ghép n-p dẫn điện theo một chiều như một van điện, khi được phân cực thuận thì dòng thuận lớn, khi phân cực ngược thì dòng ngược rất nhỏ.

3.3 ĐIÓT BÁN DẪN

3.3.1 Cấu tạo của diot bán dẫn

Điốt bán dẫn được cấu tạo từ một mặt ghép n-p với mục đích sử dụng nó như một van điện. Tùy theo diện tích của phần tiếp xúc giữa hai lớp n và p mà người ta gọi là điốt tiếp điểm hay điốt tiếp mặt. Ở điốt tiếp điểm, mặt tiếp xúc giữa hai lớp bán dẫn thu nhỏ lại hầu như chỉ còn ở một điểm nhằm mục đích giảm điện dung ký sinh của mặt ghép để điốt có thể làm việc được ở tần số cao. Điốt tiếp điểm được sử dụng ở các mạch để xử lý tín hiệu vô tuyến điện như tách sóng, điều chế, biến tần ... Khác với điốt tiếp điểm, điốt tiếp mặt thì mặt tiếp xúc của hai lớp n và p có diện tích đủ lớn nhằm chịu được dòng lớn điện để sử dụng chúng vào mục đích chỉnh lưu.

Trong sơ đồ nguyên lý điốt thông thường được ký hiệu như ở hình 3.5a, còn hình 3.5b là ký hiệu của



điôt ổn áp. Trên ký hiệu A-anot- cực dương ứng với lớp p, K-catot - cực âm ứng với bán dẫn loại n.

3.3.2. Đặc tính von - ampe (V/A) của điôt

Đặc tính V/A của điôt là quan hệ giữa dòng điện qua điôt và điện áp một chiều đặt lên nó. Sơ đồ để lấy đặc tính mắc như ở hình 3.6a .Nếu nguồn được mắc có cực tính như trên hình 3.6a thì điôt được phân cực thuận, von kế đo điện áp thuận trên điôt, ampe kế đo dòng thuận qua điôt. Đặc tính có dạng như trên hình 3.6b. Khi điện áp phân cực thuận tăng thì dòng thuận tăng nhanh. Người ta chứng minh được rằng dòng thuận tăng theo quy luật hàm mũ:

$$I = I_0(e^{\frac{U}{m \cdot U_t}} - 1) \quad (3.8)$$

Trong đó : U - điện áp thuận; $U_t \cong 0,25\text{mV}$ - gọi là điện thế nhiệt; $m = 1 \div 2$ - hệ số hiệu chỉnh giữa lý thuyết và thực tế; I_0 - dòng bão hoà ngược (gần như không phụ thuộc U , phụ thuộc vào hạt dẫn phụ lúc cân bằng, vào bản chất của bán dẫn tạp và vào nhiệt độ môi trường). Nếu đổi chiều nguồn ngoài thì điôt phân cực ngược. Trong đoạn 0A khi phân cực ngược, dòng qua điôt là dòng ngược bão hoà I_0 khá nhỏ (có mật độ là 10^{-12}A/cm^2 đối với điôt Silic và 10^{-6}A/cm^2 với điôt Gecmani) và phụ thuộc vào nhiệt độ môi trường.

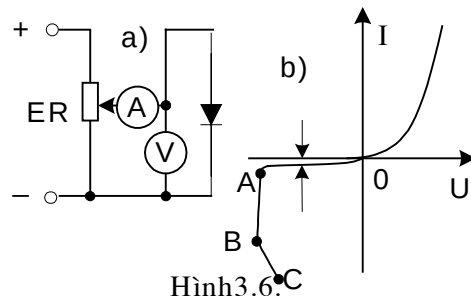
Ở đoạn AB dòng điện tăng vọt vì điện áp phân cực ngược đủ lớn để phá vỡ các liên kết hoá trị. Lúc này các điện tử hoá trị nhảy từ mức hoá trị lên mức dẫn, điôt mất tính chất van điện. Người ta nói mặt ghép lúc này bị đánh thủng về điện . Hiện tượng đánh thủng này xảy ra do hai hiệu ứng :

- ion hoá do va chạm : Do các hạt thiếu số được gia tốc trong điện trường mạnh nên chúng va chạm với các nút mạng tinh thể , làm cho các mối liên kết giữa các nguyên tử biến dạng hoặc bị ion hoá tạo thành các cặp điện tử và lỗ trống mới. Các cặp này lại tiếp tục va chạm gây nên hiện tượng ion hoá mới. Kết quả là các điện tử và lỗ trống tăng lên theo kiểu “thác lũ” , nên đánh thủng này gọi là đánh thủng thác lũ.

- Hiệu ứng xuyên hầm (tunen) : Khi điện trường ngược lớn có thể phá vỡ các mối liên kết nguyên tử trong vùng hoá trị tạo thành các điện tử và lỗ trống tham gia dẫn điện .Điều này tương ứng với các điện tử từ vùng hoá trị vượt lên vùng dẫn xuyên qua vùng cấm, gọi là sự xuyên hầm .

Khi đánh thủng về điện, dòng điện ngược tăng lên đáng kể trong khi điện áp hầu như không tăng .

Ở đoạn BC, mặt ghép bị đánh thủng về nhiệt do bị nung nóng bởi dòng ngược quá lớn và mặt ghép bị phá huỷ hoàn toàn.



Hình 3.6:

a) Sơ đồ lấy đặc tính của điôt

b) Đặc tính Von-Ampe của điôt

3.3.3. Các thông số của điôt : Khi sử dụng điôt người ta quan tâm đến các thông số sau của điôt:

1) Dòng thuận cực đại $I_{\max}$, đó là dòng thuận mà điôt còn chịu được khi nó chưa bị thủng (nhiệt) .

2) Công suất cực đại $P_{\max}$ trên điôt khi điôt chưa bị thủng .

3) Điện áp ngược cực đại $U_{ng \max}$ - điện áp phân cực ngược cực đại của điôt khi điôt chưa bị đánh thủng.

4) Tần số giới hạn $f_{\max}$ của điôt - là tần số lớn nhất mà tại đó điôt chưa mất tính chất van.

5) Điện dung mặt ghép : Lớp điện tích l_0 tương đương với một tụ điện gọi là điện dung mặt ghép n-p . Ở tần số cao lớp điện dung này quyết định tốc độ đóng mở của điôt khi nó làm việc như một khoá điện, tức là điện dung mặt ghép n-p quyết định $f_{\max}$.

6) Điện trở một chiều R_0 (hình 3.7):

$$R_{0M} = \frac{U_M}{I_M} \quad (3.9)$$

$$R_{0M} = \cotg \beta.$$

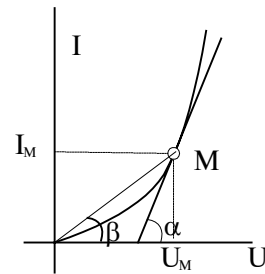
7) Điện trở xoay chiều của điôt:

$$R = \frac{dU}{dI} = \cotg \alpha. \quad (3.10)$$

$$S = \frac{dI}{dU} = \frac{1}{R} \quad (3.11)$$

S - hồ dẫn của điôt, $S = \tg \alpha$

8) Điện áp mở của điôt : Là điện áp U_D để dòng thuận qua điôt đạt $0,1 I_{\max}$.



Hình 3.7

Xác định tham số của điôt trên đặc tuyến Von-Ampe

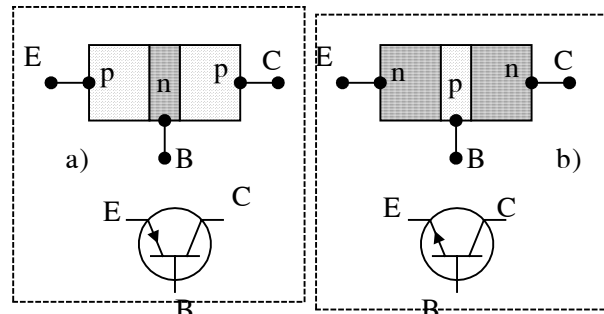
3.4 TRANZISTO LƯƠNG CỰC .

Nếu trên một đế bán dẫn ta tạo ra hai mặt ghép n-p liên tiếp nhau thì ta có một tranzisto lưỡng cực (bipolar) hay đơn giản quen gọi là tranzisto .

Tranzisto có khả năng khuếch đại tín hiệu giống như đèn điện tử ba cực, Tranzisto đóng vai trò rất quan trọng trong các mạch điện tử nên ta cần nghiên cứu tỉ mỉ nguyên lý làm việc và các thông số của nó .

3.4.1. Cấu tạo và nguyên lý làm việc:

Tranzisto có hai mặt ghép n-p cấu tạo từ ba lớp bán dẫn tạp khác tính nên nó có thể là p-n-p hoặc n-p-n (hình 3.8) loại tranzisto p-n-p có cấu trúc và ký hiệu như ở hình 3.8a gọi là tranzisto thuận,



Hình 3.8 Cấu tạo và ký hiệu

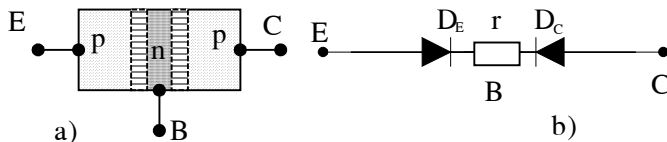
a) Của tranzisto thuận

b) Của tranzisto ngược

loại tranzisto n-p-n hình 3.8b gọi là tranzisto ngược.

Hai loại tranzisto này có cấu tạo khác nhau nhưng nguyên lý làm việc tương tự nhau. Sự khác nhau ở đây là nguồn phân cực cho hai loại tranzisto này ngược tính nhau. Vì vậy chỉ cần xét nguyên lý làm việc của một loại là có thể suy ra loại kia. Ví dụ ta xét cấu tạo và nguyên lý làm việc của tranzisto thuận p-n-p.

Cấu tạo của một tranzisto trình bày trên hình 3.9a. Miền bán dẫn thứ nhất gọi là cực phát - cực Emitơ hay cực E, đó là miền có nồng độ tạp chất lớn, tức là nồng độ lỗ trống lớn. Miền thứ hai là miền n gọi là miền cực gốc hay cực bazơ hay B. Miền này vừa mỏng (cỡ vài μm) lại vừa nghèo điện tử (nồng độ tạp chất nhỏ).



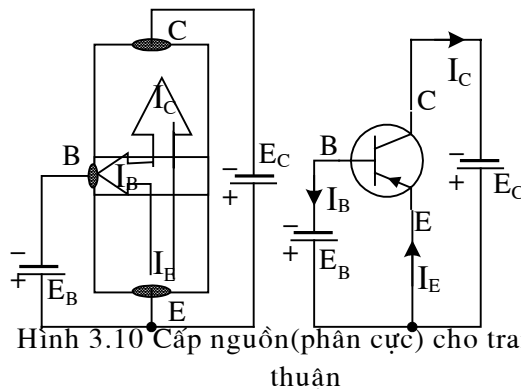
Hình 3.9 a) Cấu tạo b) và các mặt ghép của tranzisto

Miền thứ ba là miền cực góp hay cực colectơ hay cực C có nồng độ tạp chất trung bình. Cả ba miền cực đều có chân để nối ra ngoài để hàn vào mạch. Mặt ghép n-p giữa E và B gọi là mặt ghép Emitơ, mặt ghép n-p giữa C và B - mặt ghép colectơ. Như

vậy về mặt cấu trúc có thể coi tranzisto lưỡng cực như hai điốt mắc nối tiếp nhau qua điện trở khối r_B của miền cực B. Tuy nhiên không thể dùng 2 điốt mắc nối tiếp nhau để được 1 tranzisto vì trong tranzisto do cấu tạo như trên nên hai điốt (hai mặt ghép)

có tác dụng tương hỗ với nhau qua miền bazơ. Hiệu ứng “tranzit” chỉ xảy ra khi khoảng cách giữa hai mặt ghép nhỏ hơn nhiều so với độ dài khuếch tán của hạt dẫn.

Để cho tranzisto thuận làm việc ta phân cực nó như ở hình 3.10. Với cách đấu nguồn như trên mặt ghép Emitơ được phân cực thuận, mặt ghép colectơ phân cực ngược. Vì mặt ghép Emitơ phân cực thuận



Hình 3.10 Cấp nguồn (phân cực) cho tranzisto thuận

nên lỗ trống từ miền E phun vào miền Bazơ. Các lỗ trống này tạo nên dòng cực phát I_E . Các hạt này vào miền bazơ trở thành hạt thiểu số (hạt dẫn phụ của bazơ) và đi sâu vào miền bazơ hướng tới mặt ghép colectơ. Trên đường đi một số tái hợp với điện tử (hạt đa số) tạo nên dòng bazơ I_B còn lại đa số đạt tới mặt ghép colectơ vì miền bazơ rất mỏng (tức là đã xảy ra hiệu ứng “tranzit”). Tới đây nó bị trường gia tốc của cực colectơ (do mặt ghép colectơ phân cực ngược) cuốn sang miền cực góp tạo thành dòng cực góp $I_C^{(*)}$. Như vậy

$$I_E = I_B + I_C \quad (3.12)$$

(*) Thực ra các quá trình vật lý diễn ra trong tranzisto khá phức tạp. Trên đây chỉ trình bày các nét chính của quá trình vật lý đó..

Tuy nhiên trong thành phần dòng colectơ còn có dòng ngược của mặt ghép colectơ. Vì vậy :

$$I_C = \alpha I_E + I_{C0} \quad (3.13)$$

αI_E là phần dòng do lỗ trống “tranzit” sang cực C

I_{C0} - dòng ngược của mặt ghép colectơ (xem hình 3.6b) thường thì I_{C0} rất nhỏ nên có thể coi $I_C \approx \alpha I_E$.

$$\alpha = \frac{I_C}{I_E} \quad (3.14)$$

α gọi là hệ số truyền dòng điện (cực phát) , nó đánh giá độ hao hụt dòng điện khuếch tán trong vùng bazơ. ($\alpha = 0,9 \div 0,999$)

Để đánh giá tác dụng điều khiển của dòng bazơ đối với dòng colectơ người ta thường dùng hệ số truyền (khuếch đại) dòng bazơ β :

$$\beta = \frac{I_C}{I_B} \quad (3.15)$$

Vậy

$$\left. \begin{aligned} I_E &= I_C + I_B = (1+\beta)I_B \\ \alpha &= \frac{I_C}{I_E} = \frac{\beta I_B}{(1+\beta)I_B} = \frac{\beta}{1+\beta} \\ \alpha &= \frac{\beta}{1+\beta} \quad \text{và} \quad \beta = \frac{1}{1-\alpha} \end{aligned} \right\} \quad (3.16)$$

Tất cả các kết luận trên đều đúng cho tranzisto ngược.

Phân cực cho tranzisto ngược n-p-n có chiều ngược với hình 3.10

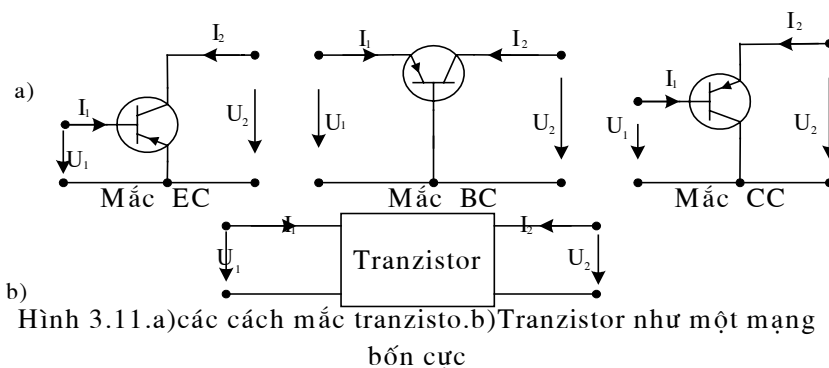
3.4.2. Họ đặc tuyến tính của tranzisto.

Các họ đặc tính của tranzisto được xác định tùy theo cách mắc tranzisto.

Tranzisto có ba cách mắc gọi theo cực chung giữa đầu vào và đầu ra gọi là mắc emitor

chung EC, bazơ chung BC và colectơ chung như trên hình 3.11a.

Để tiện cho việc xác định các tham số của tranzisto người ta coi tranzisto là một mạng 4 cực tuyến tính như hình 3.11b. Lúc đó ta có các hệ phương trình đặc trưng:



Hình 3.11.a) các cách mắc tranzisto. b) Tranzistor như một mạng bốn cực

Hệ phương trình trở kháng:

$$\left. \begin{aligned} U_1 &= f_1(I_1, I_2) = r_{11}I_1 + r_{12}I_2 \\ U_2 &= f_2(I_1, I_2) = r_{21}I_1 + r_{22}I_2 \end{aligned} \right\} \quad (3.17)$$

Hệ phương trình điện dẫn:

$$\left. \begin{aligned} I_1 &= g_1(U_1, U_2) = g_{11}U_1 + g_{12}U_2 \\ I_2 &= g_2(U_1, U_2) = g_{21}U_1 + g_{22}U_2 \end{aligned} \right\} \quad (3.18)$$

Hệ phương trình hỗn hợp:

$$\left. \begin{aligned} U_1 &= h_1(I_1, U_2) = h_{11}I_1 + h_{12}U_2 \\ I_2 &= h_2(I_1, U_2) = h_{21}I_1 + h_{22}U_2 \end{aligned} \right\} \quad (3.19).$$

Trong đó r_{ij} , g_{ij} , h_{ij} , tương ứng là điện trở điện dẫn và tham số hỗn hợp của tranzisto:

$$r_{11} = \frac{\partial u_1}{\partial I_1} \Big|_{I_2 = \text{const}} = h_{11} - \text{Điện trở vi phân đầu vào của tranzisto}$$

$$r_{22} = \frac{\partial u_2}{\partial I_2} \Big|_{I_1 = \text{const}} = 1/h_{22} - \text{điện trở vi phân đầu ra của tranzisto.}$$

$$h_{21} = \frac{\partial I_2}{\partial I_1} \Big|_{U_2 = \text{const}} - \text{Hệ số khuếch đại dòng điện vi phân}$$

$$g_{21} = \frac{\partial I_2}{\partial U_1} \Big|_{U_2 = \text{const}} = 1/r_{12} = S - \text{hỗ dẫn thuận (truyền đạt của tranzisto)}$$

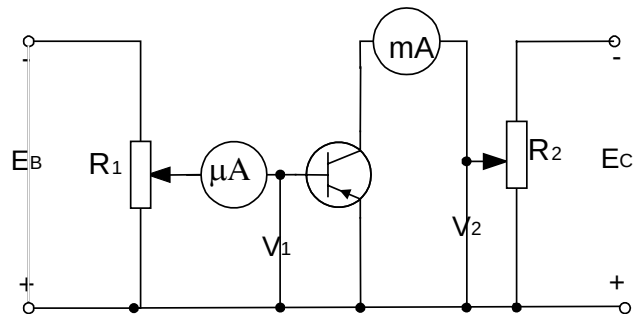
Họ đặc tuyến tĩnh của tranzisto thiết lập các quan hệ giữa các dòng điện và điện áp của tranzisto trong chế độ không có tín hiệu (chế độ tĩnh). Họ này xác định theo hệ (3.19) là tiện hơn cả:

Họ đặc tuyến vào $U_1 = f(I_1)$ khi $U_2 = \text{const}$; Họ đặc tuyến hồi tiếp $U_1 = f(U_2)$ khi $I_1 = \text{const}$; Họ đặc tuyến truyền đạt $I_2 = f(I_1)$ khi $U_2 = \text{const}$; Họ đặc tuyến ra $I_2 = f(U_2)$ khi $I_1 = \text{const}$.

Như vậy với cách mắc khác nhau thì họ đặc tuyến của tranzisto sẽ khác nhau.

Tuy nhiên cách thông dụng nhất

là mắc Emitơ chung, nên ta xét họ đặc tuyến của cách mắc này. Đối với cách mắc Emitơ chung có thể lấy họ đặc tuyến theo sơ đồ



Hình 3.12 Sơ đồ lấy đặc tuyến của tranzisto thuận

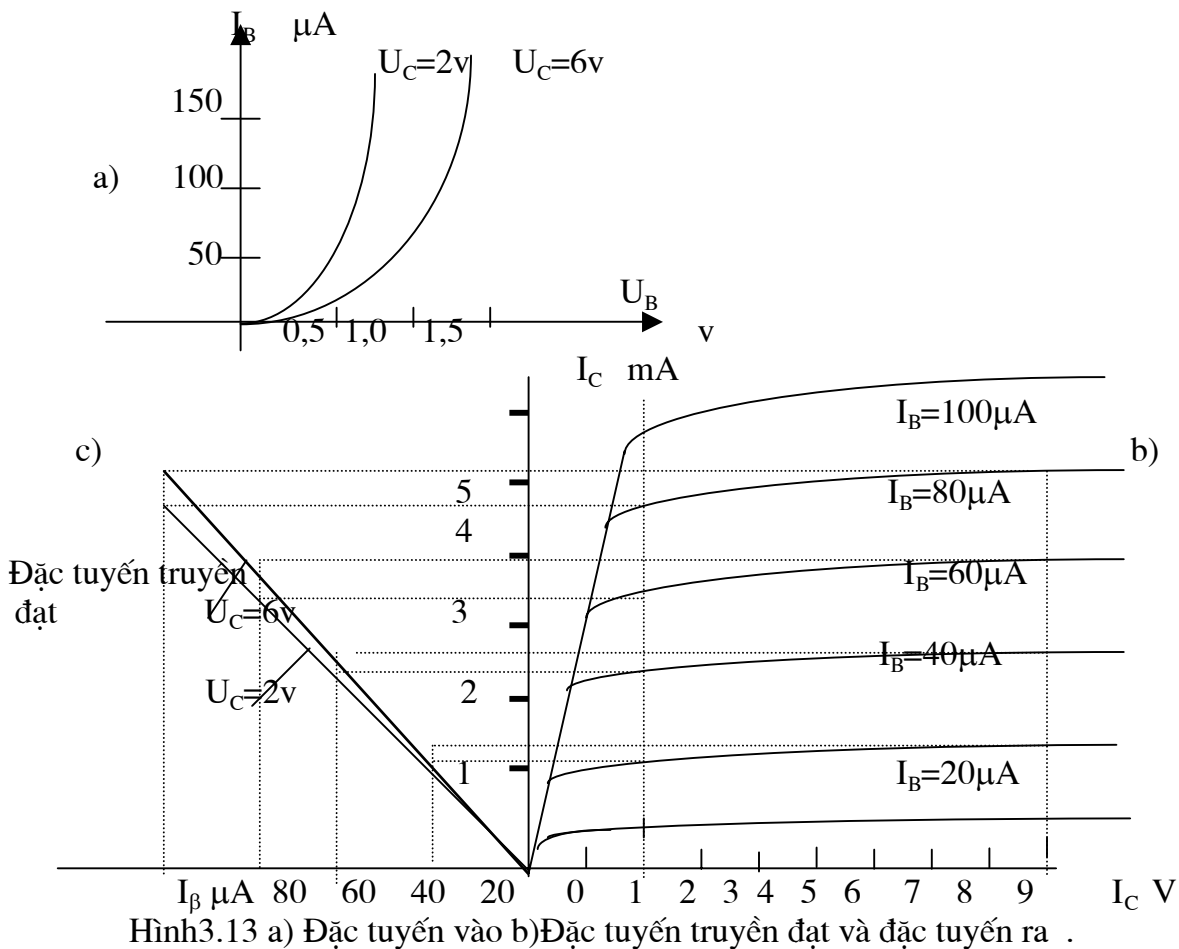
hình 3.12 (tranzisto công suất nhỏ). Trong sơ đồ này μA -microampe kế dùng để đo dòng bazơ I_B , mA - miliampe kế dùng để đo dòng côlectơ I_C , V_1 - von kế thứ nhất để đo dòng điện áp U_{BE} , V_2 - von kế thứ hai dùng để đo điện áp U_{CE} ; R_1, R_2 - hai triết áp chỉnh U_{BE} và U_{CE} .

a) Họ đặc tuyến vào: $I_B = f(U_{BE}) = f(U_B)$ khi $U_{CE} = U_C = \text{const}$

Để lấy họ đặc tuyến vào ta giữ cho điện áp U_{CE} (để đơn giản gọi là U_C) không thay đổi, ghi các giá trị I_B và U_B tương ứng vào bảng. Thay đổi giá trị U_C rồi lặp lại phép đo ta được đường cong thứ hai (hình 3.13a). Đặc tuyến này giống như đặc tuyến của diốt khi phân cực thuận. Thật vậy I_B là một phần của dòng I_E chảy qua mặt ghép Emitơ phân cực thuận. Ứng với một U_B nhất định dòng I_B càng nhỏ khi U_C càng lớn vì điện áp U_C càng lớn thì số hạt bị cuốn sang miền cực C càng lớn, số hạt dẫn bị tái hợp trong miền bazơ và đến được cực B càng ít nên dòng I_B nhỏ đi. Vì vậy khi tăng U_C (trị tuyệt đối) họ đặc tuyến dịch sang phải.

b. Đặc tuyến ra : Là đặc tuyến $I_C = f(U_C)$ khi $I_B = \text{const}$.

Để lấy đặc tuyến này giữ cho I_B ở giá trị cố định nào đó, thay đổi U_C và lập bảng



Hình 3.13 a) Đặc tuyến vào b) Đặc tuyến truyền đạt và đặc tuyến ra .

ghi lại dòng I_C tương ứng. Phép đo được lặp lại với các giá trị khác nhau của I_B . Kết quả sẽ có họ đặc tính như ở hình 3.13b. Khi $U_{CE} = U_C = 0$ thì dòng $I_C = 0$ vì lỗ trống từ miền E qua mặt ghép Emitơ có một phần nhỏ tạo thành dòng I_B còn phần lớn đọng lại ở miền bazơ vì chưa có trường gia tốc cho lỗ trống sang miền Colectơ. Khi U_C tăng ban đầu dù nhỏ nhưng tác động trực tiếp lên lỗ trống đọng ở miền bazơ nên dòng I_C tăng rất nhanh. Ở đây $U_{CE} = U_{EB} + U_{BC}$.

Điểm uốn của đường đặc tuyến ứng với $U_{BC} = 0$. Lúc này dù trường U_C đủ nhỏ vẫn mau chóng làm dòng thuận ($U_{CE} < U_{EB}$) gọi là chế độ bão hoà.

Khi $U_{CE} > U_{EB}$ tranzisto chuyển sang chế độ khuếch đại. Ở chế độ này các đường đặc tuyến ra gần như song song nhau. Nếu tiếp tục tăng U_{CE} thì dòng I_C càng lớn, tranzisto sẽ bị đánh thủng.

c. *Đặc tuyến truyền đạt*: $I_C = f(I_B)$ khi $U_C = \text{const}$ được lấy bằng cách giữ cho giá trị của U_C không đổi, thay đổi I_B và ghi lại giá trị tương ứng của I_C . Đặc tuyến truyền đạt cũng có thể dựng từ đặc tuyến ra, ta làm như sau:

Tại một vị trí U_C cho trước trên đặc tuyến ra ta kẻ đường song song với trục tung, đường này cắt họ đặc tuyến ở các điểm khác nhau ta tìm được I_B và I_C tương ứng. Trên trục I_B , I_C ta tìm các điểm thoả mãn I_B , I_C vừa tìm được. Nối các điểm này ta được đặc tính truyền đạt (xem hình 3.13c).

3.4.3. Sơ đồ tương đương của tranzisto.

Khi tranzisto làm việc ở chế độ tín hiệu nhỏ, có thể coi tranzisto là một phân tử tuyến tính. Để tiện phân tích mạch chứa tranzisto người ta thường dùng hai dạng sơ đồ tương đương của tranzisto sau đây:

Sơ đồ tương đương thứ nhất dựa vào hệ phương trình tham số H. Ở chế độ hình sin ta có hệ (3.19)

$$\left. \begin{aligned} U_1 &= h_{11e} I_1 + h_{12e} U_2 \\ I_2 &= h_{21e} I_1 + h_{22e} U_2 \end{aligned} \right\} \quad (3.19).$$

Các tham số có thêm ký hiệu “e” để chỉ sơ đồ emitơ chung. Các tham số h_{ij_e} có thể xác định trực tiếp trên các họ đặc tuyến của tranzisto như ở hình 3.14a

$$h_{11e} = \left. \frac{\Delta U_1}{\Delta I_1} \right|_{U_2 = \text{const}} = \left. \frac{\Delta U_B}{\Delta I_B} \right|_{U_C = \text{const}} = \left. \frac{U_{B2} - U_{B1}}{I_{B2} - I_{B1}} \right|_{U_C = \text{const}} = r_{be} - \text{điện trở}$$

đầu vào của tranzisto ở chế độ khuếch đại tín hiệu nhỏ.

$$r_{be} = r_B + \beta \cdot r_d$$

r_d - điện trở khuếch tán emitơ, cỡ vài trăm Ω đến vài trăm $k\Omega$.

r_B - điện trở khối vùng bazơ, cỡ vài chục Ω .

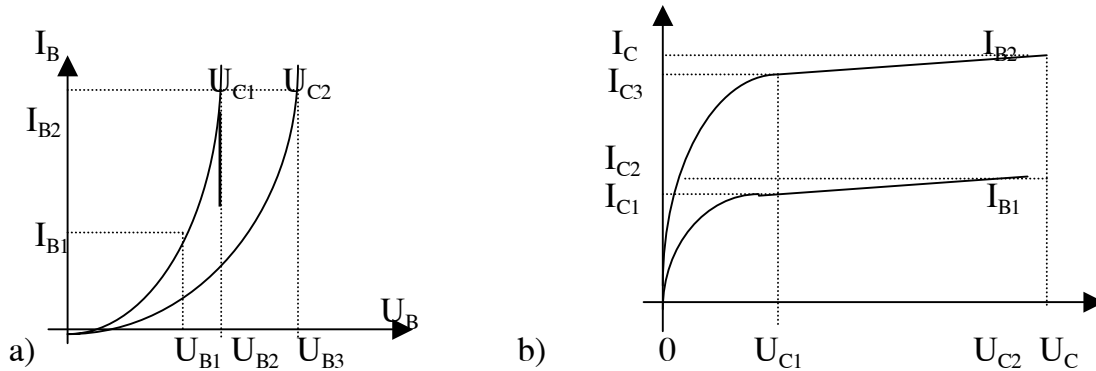
$$h_{12e} = \left. \frac{\Delta U_2}{\Delta U_1} \right|_{I_1 = \text{const}} = \left. \frac{\Delta U_B}{\Delta U_C} \right|_{I_B = \text{const}} = \frac{U_{B3} - U_{B2}}{U_{C2} - U_{C1}} - \text{Hệ số hồi tiếp điện}$$

áp, thường rất nhỏ ($10^{-4} \div 10^{-6}$) nên có thể bỏ qua.

$$h_{21e} = \left. \frac{\Delta I_2}{\Delta I_1} \right|_{U_2 = \text{const}} = \frac{I_{C3} - I_{C1}}{I_{B2} - I_{B1}} \approx \beta - \text{Hệ số khuếch đại dòng điện.}$$

$$h_{22e} = \frac{\Delta I_2}{\Delta U_2} = \frac{I_{C2} - I_{C1}}{U_{C2} - U_{C1}} = \frac{1}{r_{CE}} - \text{Điện dẫn ra của tranzisto}$$

$$r_{CE} = \frac{1}{h_{22e}} \text{ cỡ chục k}\Omega \text{ đến M}\Omega$$



Hình 3.14. a) đặc tuyến vào b) đặc tuyến ra.

Từ hệ 3.19 ta có sơ đồ tương đương hình 3.15a.

Hệ phương trình 3.18 với sơ đồ mắc Emitơ chung:

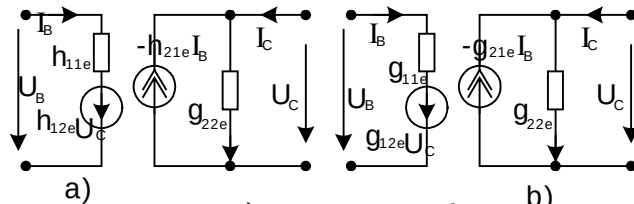
$$\begin{cases} I_1 = g_{11e}u_1 + g_{12e}u_2 \\ I_2 = g_{21e}u_1 + g_{22e}u_2 \end{cases} \quad (3.18)$$

Từ hệ đó ta có sơ đồ tương đương hình 3.15b

Các tham số g_{ij} ở sơ đồ này cũng xác định tương tự như các tham số h_{ij} trên

các họ đặc tính. Ở sơ đồ 3.15b ta bỏ qua $g_{12e} \approx 0$,

$$g_{22e} = \frac{1}{r_{Ce}} \approx h_{22e}$$



Hình 3.15 Sơ đồ tương đương của tranzisto

a) Theo tham số H b) theo tham số Y

$$g_{21} = \frac{\Delta I_2}{\Delta U_1} = \frac{\Delta I_C}{\Delta U_B} = \frac{\Delta I_C}{\Delta I_B} \frac{\Delta I_B}{\Delta U_B} = h_{21e} / h_{11e} = S - \text{hỗ dẫn của tranzisto}$$

Từ hình 3.15a thì:

$$-h_{21e}I_B = -g_{21e}h_{11e}I_B = -g_{21}U_B \quad (3.20)$$

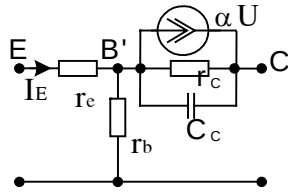
Nên sơ đồ 3.15b chỉ là biến tướng của sơ đồ hình 3.15a

Dạng sơ đồ thứ hai dựa theo các tham số vật lý của tranzisto. Hình 3.16 trình bày ở sơ đồ tương đương của mạch mắc bazơ chung theo các tham số vật lý của tranzisto:

r_e - điện trở mặt ghép Emitơ; r_b - điện trở khối vùng bazơ ; r_c - điện trở mặt ghép colectơ; $-\alpha I_E$ nguồn dòng tương đương của cực Emitơ đưa tới cực colectơ.

Sơ đồ tương đương này gọi là sơ đồ tương đương hình chữ T . ở đây:

$$\left. \begin{aligned} h_{11} &= r_e + (1 - \alpha)r_b & h_{21} &= \alpha \\ r_b/r_e &= h_{12} & \frac{1}{r_c} &= h_{22} \end{aligned} \right\} \quad (3.21)$$



Hình 3.16

Các sơ đồ tương đương vừa xét trên là những sơ đồ tương đương khi tín hiệu nhỏ, có tần số không cao. Do thời gian bay của các hạt dẫn (phụ) ở vùng bazơ là hữu hạn, do sự tồn tại điện dung khuếch tán nên giữa dòng điện và điện áp có sự lệch pha. Vì vậy để mô tả các đặc tính của tranzisto ở tần số cao người ta sử dụng sơ đồ tương đương hình chữ π (hình 3.17) Trong đó điện dung vào $C_{b'e}$ phụ thuộc vào điện dung

lớp chắn emitơ C_{Se} và điện dung khuếch tán của mặt ghép emitơ C_{de} .

$$C_{b'E} = C_{de} + C_{Se} \quad (3.22)$$

C_{de} quan hệ với điện trở khuếch tán r_d và thời gian bay của hạt dẫn trong vùng bazơ theo biểu thức: $\tau_b = C_{de} r_d$.

S_0 - hồ dẫn trong của tranzisto:

$$S_0 = \frac{\alpha}{r_d} = \frac{I_c}{U_t} \quad (3.23)$$

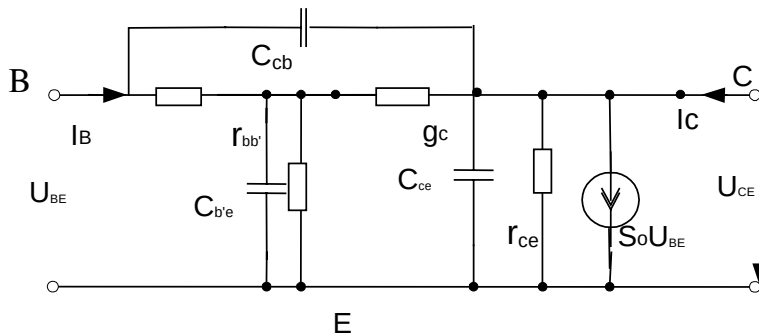
g_c và $C_{b'e}$ - điện dẫn và điện dung hồi tiếp

$$g_c = \frac{\mu_c}{\beta \cdot r_d} \approx 0 \quad (3.24)$$

$\mu_c = 10^{-3} \div 10^{-4}$ gọi là hệ số Early

$$C_{b'C} = C_{SC} + C_{dC} \quad (3.25)$$

C_{SC} - điện dung lớp chắn colectơ



Hình 3.17.Sơ đồ tương đương hình π của tranzisro

C_{dC} - điện dung khuếch tán colectơ

$$C_{dC} = \mu_c C_{de} \approx 0$$

r_{ce} - điện trở ra ,

$$r_{ce} = \frac{r_d}{\mu_c}$$

C_{cb} và C_{ce} là điện dung phân bố giữa các đầu nối bên ngoài.

Ở tần số $> (100 \div 1000) \text{Mhz}$ thì $\omega C_{b'e} \gg g_c$ nên có thể bỏ qua g_c và C_{cb} khá nhỏ nên thường bỏ qua.

3.4.4. Sự ảnh hưởng của nhiệt độ đến các tham số của tranzisto.

Nói chung các tham số của tranzisto đều phụ thuộc vào nhiệt độ. Tuy nhiên ở chế độ khuếch đại cần chú ý đến hơn cả là sự phụ thuộc của các dòng dư (dòng ngược) vào nhiệt độ. Ở chế độ khuếch đại dòng colectơ theo (3.13) có thành phần dòng dư I_{co} là dòng ngược của mặt ghép colectơ. Ở nhiệt độ bình thường đối với tranzisto Silic dòng này cỡ vài nanoampe, đối với tranzisto Gecmani dòng này vài microampe. Khi nhiệt độ tăng khoảng $(8 \div 10)^{\circ}\text{C}$ dòng này tăng gấp đôi. Thực tế nếu dòng tĩnh I_c của tranzisto chọn $> 0,1 \text{ mA}$ thì có thể bỏ qua I_{co} . Trong trường hợp ngược lại phải tính đến sự phụ thuộc của dòng I_c theo nhiệt độ. Do vậy trong các mạch cần có biện pháp ổn định nhiệt độ cho tranzisto.

3.5 TRANZISTO TRƯỜNG (TRANZISTO KÊNH).

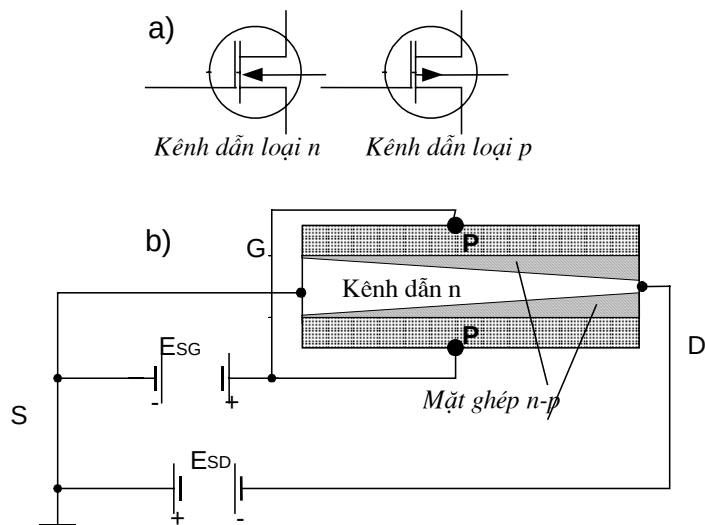
Tranzisto trường FET (Field - effect - tranzisto) hoạt động nhờ sự điều khiển kênh dẫn bán dẫn bằng một điện trường ngoài. Dòng điện trong tranzisto trường chỉ do một loại bán dẫn tạo ra. Đặc điểm của tranzisto trường trong các mạch điện tử là nó tiêu thụ rất ít năng lượng và gia công xử lý tín hiệu với độ tin cậy cao. Tranzisto trường có hai loại chính là:

- Loại cực cửa là mặt ghép n-p (JFET)
- Loại cực cửa cách ly (IGFET)

3.5.1 Tranzisto trường cực cửa mặt ghép n-p JFET.

Tranzisto trường JFET có thể có kênh dẫn ra là bán dẫn p hoặc n. Chúng có ký hiệu tương ứng như ở hình 3.18a. Chúng hoạt động cũng tương tự như nhau nên ta chỉ cần xét nguyên lý làm việc của một trong hai loại.

Ví dụ ta xét loại kênh dẫn n. Hình 3.18b trình bày mô phỏng cấu trúc của JFET kênh dẫn n. Trên đế tinh thể bán dẫn silic loại n người ta tạo bọc quanh nó một lớp bán dẫn loại p có nồng độ tạp chất cao hơn nhiều so với đế, rồi đưa ra ba cực điện cực là : cực nguồn S (source), cực máng D(Drain) và cực cửa G hay cổng(Gate). Kênh dẫn n nối giữa cực nguồn S và cực máng D được ngăn cách với cực cửa bởi lớp mặt



Hình 3.18 Ký hiệu và cấu tạo của tranzisto trường

ghép n-p bao quanh nó(Nếu kênh dẫn là p thì bao quanh nó là lớp n.) Nguyên lý làm việc của JFET như sau : Nếu dùng nguồn phân cực cho tranzisto trường như ở hình

3.18b thì cực D sẽ dương so với cực S, còn cực G âm so với S (nếu coi S đầu với mát thì $U_{GS} < 0$ và $U_{DS} > 0$).

Dưới tác dụng của điện trường trong kênh dẫn suất hiện dòng từ D sang S gọi là dòng máng I_D . dòng này phụ thuộc vào U_{GS} và U_{DS} tức là $I_D = f(U_{GS}, U_{DS})$

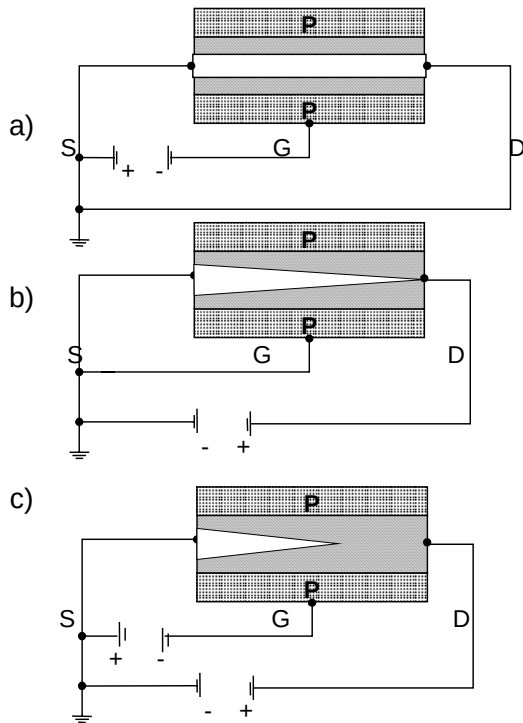
Nếu giữ nguyên trị số một điện áp ta có:

$$\left. \begin{aligned} I_D &= F_1(U_{DS})/U_{GS} = \text{const} \\ I_D &= F_2(U_{GS})/U_{DS} = \text{const} \end{aligned} \right\} \quad (3.26)$$

Khi nguồn $U_{DS} = 0$ và $U_{GS} < 0$ thì S và D đẳng thế, cực của G phân cực âm, mặt ghép n-p phân cực ngược, điện trường sẽ phân bố đều dọc theo kênh dẫn. Vì tạp chất ở kênh dẫn pha ít hơn nhiều so với cực của nên $I_{on} \gg I_{op}$, nghĩa là bề rộng vùng nghèo động tử của mặt ghép n-p ăn sâu vào phía kênh dẫn bị thất đều dọc theo phương SD (hình 3.19a).

Khi U_{DS} nhận một giá trị nào đó mà S và G đầu mát thì D dương tạo nên một trường tăng dần dọc theo hướng S sang D (Hình 3.19b). Trường này cũng làm cho

mặt ghép n-p phân cực ngược nên I_{on} cũng tăng dần dọc theo kênh dẫn theo chiều từ S sang D làm kênh có dạng hình phễu (hình 3.19b).



Hình 3.19 Phân cực cho tranzisto trường trong các chế độ khác nhau

giống như một điện trở thuần.

Khi phân cực âm cho G và dương cho D quá trình trên sẽ xảy ra sớm hơn nên kênh dẫn có dạng như hình 3.19c.

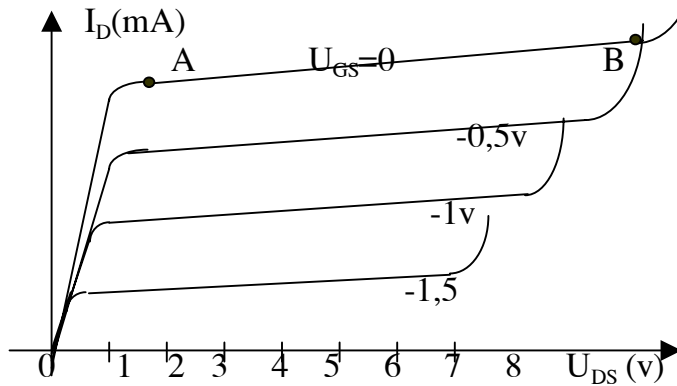
Như vậy nếu ta điều khiển điện áp U_{GS} ta có thể điều khiển được độ mở của kênh dẫn, tức là điều khiển được dòng cực máng tương tự như dùng điện áp bazơ điều khiển dòng colectơ như ở tranzisto lưỡng cực.

Họ đặc tuyến ra $I_D = f(U_{DS})$ khi $U_{GS} = \text{const}$ của tranzisto trường có dạng như ở hình

3.20 .Đặc tuyến có ba miền :

- Miền gần gốc tọa độ: Khi U_{DS} nhỏ dòng I_D tăng rất nhanh và phụ thuộc vào U_{GS} cho tới điểm uốn A (ứng với $U_{GS} = 0$). Đây là vùng làm việc của JFET

- Ngoài điểm A gọi là miền tắt (miền bão hoà) khi U_{DS} đủ lớn I_D hầu như không phụ thuộc vào U_{DS} mà chỉ phụ thuộc vào U_{GS} . Miền này JFET làm việc như một phần tử khuếch đại, I_D chỉ phụ thuộc vào U_{DS}



Hình 3.20 .Họ đặc tuyến ra của tranzisto trường kênh dẫn n

- Từ điểm B trở đi, dòng I_D tăng vọt mặt ghép n-p bị đánh thủng.

Ứng với một U_{GS} nhất định ta sẽ có một giá trị U_{DSO} ứng với điểm uốn A gọi là điện áp tắt kênh hay điện áp bão hoà của dòng cực máng.

Tranzisto có các tham số đặc trưng sau:

Các tham số giới hạn :

- Dòng cực máng cho phép I_{Dmax} ứng với điểm B hình 3.20 (ứng với $U_{GS} = 0$); giá trị I_{Dmax}

khoảng ≤ 50 mA.

- Điện áp nguồn-máng cực đại cho phép :

$U_{Dmax} = U_B / (1,2 \div 1,5)$ - cỡ vài chục von, ở đây U_B là U_{DS} ứng với điểm B.

- Điện áp khoá U_{GS0} (bằng giá trị của U_{DSO} ứng với đường $U_{GS} = 0$)

Các tham số làm việc :

- Nội trở hay điện trở vi phân $R_i = \frac{dU_{DS}}{dI_D}$ khi $U_{GS} = \text{const}$. R_i cỡ $0,5M\Omega$.

- Hệ dẫn của JFET : $S = \frac{dI_D}{dU_{GS}}$ khi $U_{DS} = \text{const}$ - cho biết tác dụng điều khiển của

điện áp cực cửa tới dòng cực máng. Với JFET S thường đạt $(7 \div 10)$ mA/V.

- Điện trở vi phân đầu vào R_V :

$$R_V = \frac{dU_{GS}}{dI_G} \text{ cỡ } 10^9 \Omega.$$

Ở tần số cao còn cần quan tâm đến các điện dung ký sinh C_{DS} và C_{GD} cỡ vài pF

3.5.2. Tranzisto trường có cực cửa cách ly IGFET

FET có cực cửa cách ly có cấu trúc kim loại - điện môi - bán dẫn (metal - isolator - semiconductor) nên gọi là MISFET. Điện môi isolator thường dùng oxyt Silic SiO_2 nên gọi là MOSFET (Metal -oxyt - semiconductor). MOSFET là loại thông dụng nhất vì dễ chế tạo, giá thành rẻ nên ta xét loại cấu tạo MOSFET. Hình

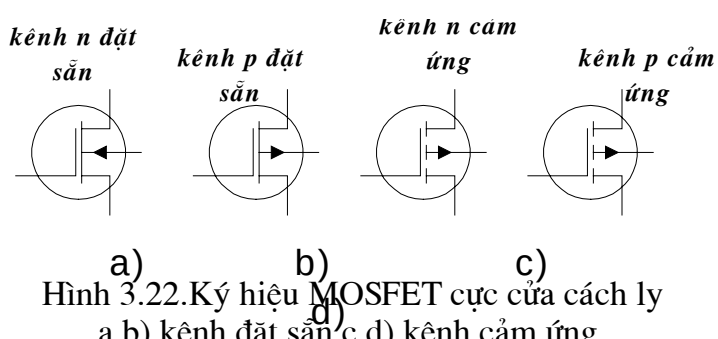
3.21 trình cấu tạo của MOSFET loại kênh đặt sẵn và loại kênh cảm ứng (không đặt sẵn).

Trên đế bán dẫn Silic tạp loại p (Si-p) người ta pha tạp chất bằng công nghệ đặc biệt để tạo nên hai miền bán dẫn n+ (nồng độ tạp chất cao hơn so với đế) và lấy ra cực máng D và cực nguồn S. Hai miền này được nối với nhau bằng kênh dẫn đặt sẵn như ở hình 3.21a, hoặc chỉ hình thành sau khi có điện trường ngoài như ở hình 3.21b. (gọi là kênh cảm ứng hoặc kênh không đặt sẵn).

Đối diện với kênh dẫn là cực cửa G được cách ly với kênh dẫn bằng lớp điện môi SiO_2 mỏng. Do vậy mà FET được gọi là có cực cửa cách ly (IGFET). Kênh dẫn được cách ly với đế nhờ mặt ghép n-p, thường được phân cực ngược nhờ một nguồn điện áp phụ đưa tới cực thứ tư là cực đế (P^- , n^+).

IGFET được ký hiệu như trên hình 3.22.

Nguyên lý hoạt động của MOSFET như sau :



Với loại kênh dẫn đặt sẵn, sẽ xuất hiện dòng điện tử trên kênh dẫn giữa cực S và D tạo thành dòng cực máng I_D ngay cả khi chưa có điện áp đặt vào cực cửa G ($U_{GS} = 0$).

Để phân cực MOSFET ta đặt điện áp một chiều $U_{DS} > 0$. ở đây có hai trường hợp :
Nếu đặt vào cực cửa $U_{GS} > 0$,

điện tử tự do trong vùng đế (là hạt dẫn phụ) được hút vào vùng kênh dẫn làm giàu hạt dẫn của kênh dẫn, làm tăng dòng I_D . Chế độ làm việc này gọi là chế độ giàu của MOSFET. Nếu đặt vào cực cửa $U_{GS} < 0$, điện tử tự do trong vùng đế (là hạt dẫn phụ) được hút vào vùng kênh dẫn làm giàu hạt dẫn của kênh dẫn, làm tăng dòng I_D . Chế độ làm việc này gọi là chế độ giàu của MOSFET.

Nếu đặt tới cực cửa điện áp $U_{GS} < 0$ thì ngược lại, kênh dẫn sẽ bị nghèo, hạt dẫn chính làm giảm dòng I_D . Chế độ này gọi là chế độ nghèo của MOSFET.

Họ đặc tuyến của MOSFET kênh đặt sẵn loại n có dạng như ở hình 3.23a

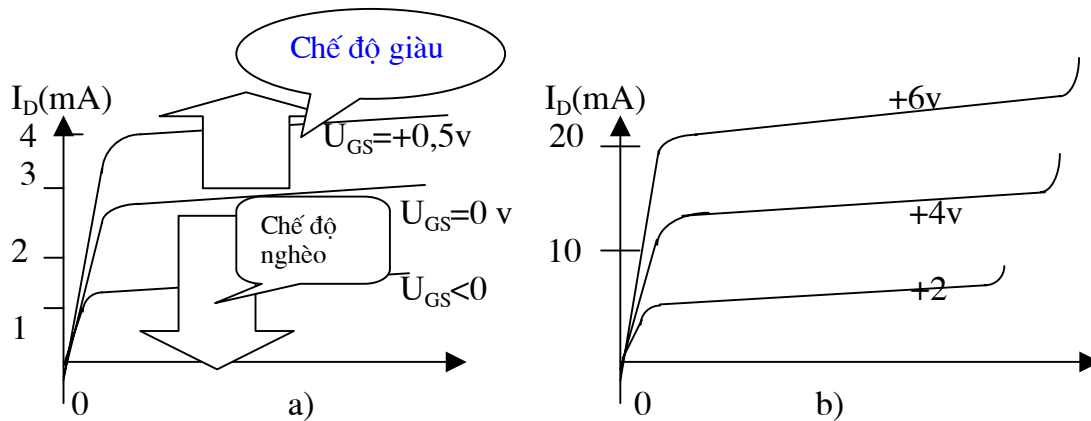
Với loại kênh cảm ứng, khi cực cửa đặt điện áp âm $U_{GS} < 0$ sẽ không có dòng cực máng ($I_D = 0$), do tồn tại hai mặt ghép n-p tại vùng máng - đế và nguồn - đế do đó không tồn tại kênh dẫn. Khi $U_{GS} > 0$ thì tại lớp đối diện với cực cửa xuất hiện nhiều điện tử tự do (do cảm ứng tĩnh điện) nên hình thành một kênh dẫn nối S và D, và xuất hiện dòng I_D tăng theo trị số của U_{GS} . (hình 3.23b)

Như vậy đặc tuyến của MOSFET cũng có dạng ba miền như JFET.

Hoàn toàn tương tự như kênh dẫn loại n vừa xét, trên đế bán dẫn loại n ta có thể tạo kênh dẫn loại p loại JFET hoặc MOSFET.

Ta cần lưu ý một số đặc điểm của FET khi sử dụng chúng :

- Việc điều khiển điện trở kênh dẫn bằng điện áp U_{GS} trên thực tế gần như



Hình 3.23 a) đặc tuyến ra của MOSFET kênh đặt sẵn

b) đặc tuyến ra của kênh cảm ứng.

không làm tiêu hao năng lượng tín hiệu, điều này đạt được do cực điều khiển gần như cách ly về điện với kênh dẫn. Như vậy FET có trở kháng vào rất lớn : $10^3 \div 10^{13} \Omega$. So với tranzisto lưỡng cực thì dòng vào I_G coi như bằng 0.

- Đa số các FET có cấu trúc đối xứng giữa hai cực máng D và nguồn S, nghĩa là có thể đổi chỗ hai cực này

- Với JFET và MOSFET ở chế độ nghèo dòng máng đạt cực đại $I_D = I_{Dmax}$ khi điện áp đặt vào cực cửa bằng 0. Ngược lại với MOSFET ở chế độ giàu, dòng $I_D = 0$ lúc $U_{GS} = 0$ nên nó được gọi là FET trường khóa.

Trong vùng gần gốc khi $U_{DS} \leq 1,5 V$ thì I_D và U_{DS} tỷ lệ thuận, nghĩa là FET tương tự như một điện trở thuần có trị số phụ thuộc vào U_{GS} .

- Tương tự như tranzisto lưỡng cực FET có 3 cách mắc nhưng thường không dùng cách mắc cực cửa chung mà chỉ mắc nguồn chung SC và máng chung DC.

- Khi thay FET kênh n bằng FET kênh p cần thay đổi cực tính nguồn và cực tính của các điôt, tụ hoá có liên quan.

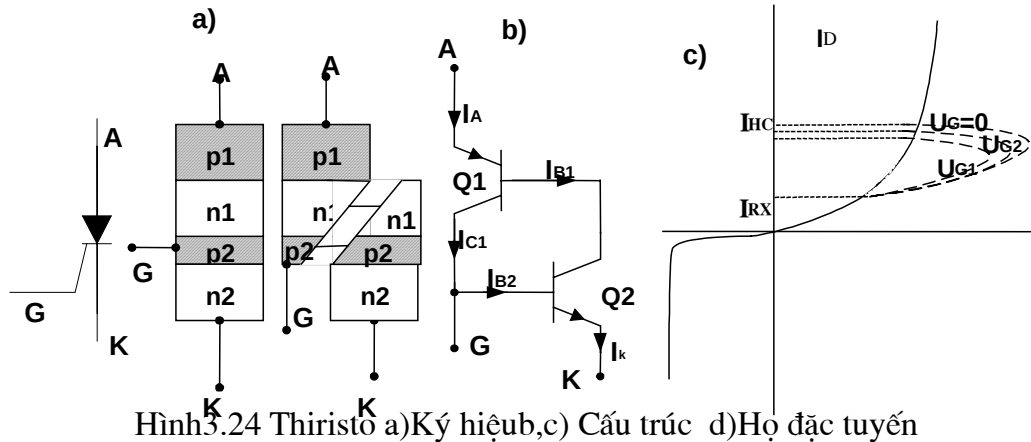
3.6 PHẦN TỬ NHIỀU MẶT GHÉP n-p.

3.6.1 Thizisto.

Thizisto chế tạo từ 4 lớp bán dẫn tạp tạo thành 2 mặt ghép n-p liên tiếp như ở hình 3.24a. Lớp p ngoài cùng là cực Anốt- p1, lớp n ngoài cùng là katốt- n2, lớp p2 là cực khống chế (cửa điều khiển) G. Trong thizisto hình thành 3 mặt ghép n-p xen kẽ nhau J1, J2, J3. Như vậy thizisto tương đương với hai tranzisto : 1 thuận 1 ngược mắc như ở hình 3.24b; còn ký hiệu của nó có dạng như ở hình 3.24c. Như vậy Thizisto là một điôt có thêm cực cửa để điều khiển.

Đặc tuyến Von-Ampe của thizisto có dạng hình 3.24d. Khi thizisto phân cực ngược thì mặt ghép J_2 phân cực thuận (là một điôt thông) còn J_1 và J_3 coi như hai điôt mắc nối được tiếp phân cực ngược nên đặc tuyến giống như một điôt.

Khi phân cực thuận cho thizisto : A đấu với + , Katôt đấu với - nguồn thì khi $U_G = 0$,



Hình 3.24 Thiristo a) Ký hiệu b, c) Cấu trúc d) Họ đặc tuyến

J_1 và J_2 phân cực thuận, 3 phân cực ngược . Khi U_{AK} còn nhỏ thì dòng này là dòng ngược của J_2 (cỡ $100 \mu A$) gọi là dòng dò ngược I_{RX} . Đến một giá trị nào đó của U_{AK} thì mặt ghép J_2 bị đánh thủng (gọi là điện áp đánh thủng thuận U_{BE}) dòng đủ lớn để mở cả hai tranzisto T_1 và T_2 (hình 3.24b) và chúng nhanh chóng đạt trạng thái bão hoà, thizisto thông, nội trở của nó giảm nên sụt áp trên nó giảm đến giá trị U_E gọi là điện áp dẫn thuận. Như vậy bằng cách tăng điện áp U_{AK} ta kích mở thyristo, gọi đó là phương pháp kích mở thuận.

Nếu $I_G \neq 0$ ($U_G \neq 0$) thì I_G cùng với dòng ngược của J_2 làm thizisto mở sớm hơn. I_G càng lớn thì thizisto mở cứng với giá trị của U_{AK} càng nhỏ. Phương pháp kích mở bằng dòng I_G gọi là kích mở bằng dòng điều khiển . Phần đặc tuyến thizisto khi nó chưa mở gọi là miền chẵn thuận, miền mà thizisto đã mở gọi là miền dẫn thuận.

Khi thizisto đã mở, muốn duy trì trạng thái mở của nó phải đảm bảo dòng thuận luôn lớn hơn giá trị định mức gọi là dòng ghim (giá trị cực tiểu của dòng thuận) . Nếu khi thizisto mở mà dòng I_G vẫn duy trì thì dòng ghim càng nhỏ khi I_G tăng. Trong các sổ tay dòng ghim ký hiệu I_{HC} khi $I_G = 0$ và I_{HX} khi $I_G \neq 0$.

Các tham số quan trọng của thizisto: dòng điện cực đại, điện áp thuận và ngược cực đại mà thizisto chưa bị đánh thủng, công suất tiêu hao cực đại cho phép, điện áp cực đại không chế cực G và điện áp kích mở khi $U_{AK} = 6V$. Nếu làm việc ở tần số cao cần phải quan tâm đến thời gian đóng mở : t_m thời gian chuyển từ trạng thái đóng sang trạng thái mở, t_d - thời gian chuyển từ trạng thái mở sang trạng thái đóng.

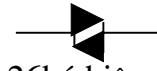
3.6.2.Triac.

Triac có cấu tạo tương tự như hai thyristo đấu song song ngược nhau (hình 3.25a,b; chung một cực điều khiển G, có ký hiệu như ở hình 3.25c.

Thizisto thứ nhất có A_1 là Anôt, A_2 là katôt, thizisto thứ hai có A_2 là Anôt, A_1 là katôt, chúng chung nhau cực điều khiển G. Hai thizisto này đấu song song, ta coi A_1 là Anôt, A_2 là katôt. Khi A_1 và G phân cực dương so với A_2 thì T_1 và T_2 được kích

thông, ứng với đặc tính nửa phải trục tọa độ của hình 3.25d, trong khi đó T_1' và T_2' ngắt ứng với nửa trái của trục tọa độ hình 3.25d. Nếu A_2 và G phân cực dương so với A_1 thì T_1' và T_2' được kích thông, T_1 và T_2 ngắt. Như vậy Triac dẫn điện theo cả hai chiều và có đặc tính như hình 3.25d - đặc tính của hai thiristo ghép song song ngược nhau.

3.6.3. Diac: diac hoàn toàn giống Triac nhưng không có cực điều khiển G. Diac được kích mở bằng cách nâng cao điện áp thuận đặt vào hai cực. Ký hiệu và đặc tuyến có dạng như trên hình 3.26.



Hình 3.26 ký hiệu của Diac

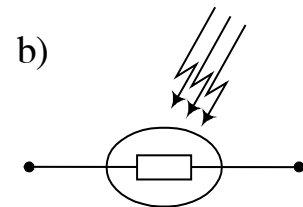
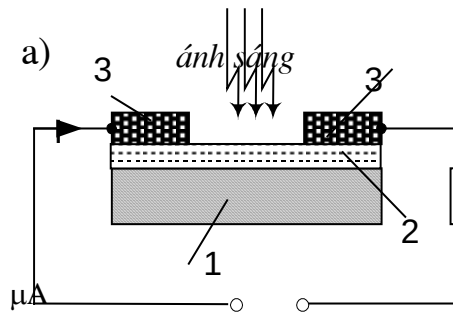
3.7 CÁC DỤNG CỤ QUANG ĐIỆN BÁN DẪN

Trong kỹ thuật điện tử hiện đại nhiều khi tín hiệu điện phải biến thành tín hiệu quang và ngược lại để tiện cho các quá trình xử lý. Ta xét sơ lược các phần tử xử lý tín hiệu quang điện.

3.7.1. Điện trở quang (photoresisto)

Điện trở có trị số biến thiên theo cường độ của ánh sáng gọi là điện trở quang. Nó

cấu tạo và ký hiệu trình bày ở như ở hình 3.27a,b. Trên đế cách điện người ta phủ một màng hoặc một khối bán dẫn 2 và có hai cực 3 đưa ra để hàn vào mạch. Toàn bộ kết cấu trên được bọc trong vỏ cách điện sao cho ánh sáng có thể chiếu xuyên qua



Hình 3.27 a) Cấu tạo của điện trở quang: 1.Đế điện môi 2.lớp bán dẫn 3.điện cực kim loại
b)Ký hiệu điện trở quang

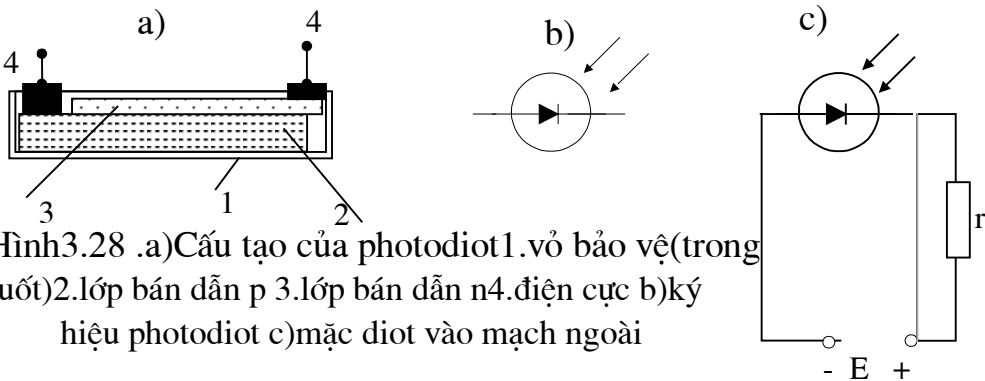
vỏ để tác động vào lớp bán dẫn. Khi không có ánh sáng chiếu vào thì khối bán dẫn có số hạt dẫn nhất định nên điện trở của khối cũng có một trị số nhất định. Khi có ánh sáng chiếu thì hạt dẫn tăng tỷ lệ với cường độ ánh sáng, tức là điện sẽ tỷ lệ với cường độ của ánh sáng.

3.7.2.Điôt quang điện - Fotodiôt

Điôt quang là phần tử có một mặt ghép n-p, dưới tác động của ánh sáng nó không chỉ thay đổi độ dẫn mà còn xuất hiện hiệu điện thế giữa các đoạn khác nhau của điôt. Hình 3.28a trình bày cấu trúc đơn giản của một điôt quang. Một mặt ghép

n-p được đặt trên một đế cách điện. Tất cả đặt trong hộp nhựa trong suốt, có điện cực đưa ra ngoài.

Dưới tác động của ánh sáng, một số điện tử của lớp ngoài cùng chuyển sang vùng dẫn, làm tăng hạt dẫn trong cả hai loại bán dẫn. Dưới tác dụng của hiệu điện thế tiếp xúc các hạt dẫn phụ sẽ chuyển qua mặt ghép (lỗ trống từ n chuyển sang p, điện tử từ p chuyển sang n hình 3.3a). Như vậy trong bán dẫn n sẽ thừa điện tử vì mất lỗ trống, trong bán dẫn p thì thừa lỗ trống vì mất điện tử. Kết quả mặt ngoài của hai bán dẫn



Hình 3.28 .a) Cấu tạo của photodiode 1.vỏ bảo vệ(trong suốt) 2.lớp bán dẫn p 3.lớp bán dẫn n 4.điện cực b) ký hiệu photodiode c) mắc diode vào mạch ngoài

tạo nên một suất điện động quang E_F cỡ 0,1V. Diode quang có hai chế độ làm việc :

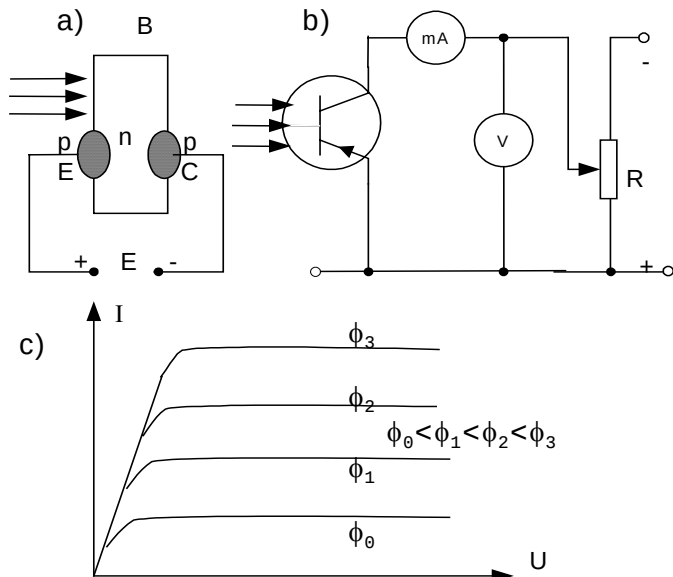
- Chế độ máy phát quang điện : Dưới tác động của ánh sáng diode quang tạo E_F . Người ta ghép nhiều diode quang để tạo pin mặt trời.

- Chế độ diode: Ta mắc diode quang phân cực ngược vào mạch như hình 3.28b. Nếu không có ánh sáng tác động ,dòng qua diode là dòng ngược do các hạt dẫn phụ tạo thành. Khi có ánh sáng tác động, hạt dẫn phụ tăng nên dòng qua diode (dòng ngược) cũng sẽ tăng tỷ lệ với cường độ của ánh sáng. Như vậy diode biến đổi tín hiệu quang thành tín hiệu điện.

3.7.3. Transistor quang

Transistor quang lưỡng cực có hai mặt ghép n-p . Cấu trúc của Transistor được thực hiện sao cho ánh sáng tác động được vào cực gốc bazơ. Kích thước của lớp bazơ khá lớn để ánh sáng tác động được vào lớp bazơ dễ dàng. (hình 3.29a)

Nguyên lý hoạt động như sau: khi có ánh sáng tác động



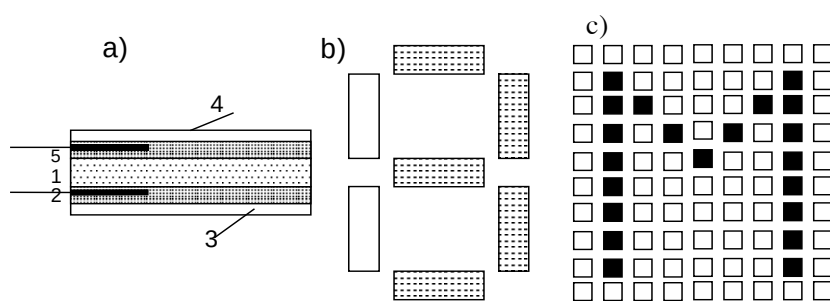
Hình 3.29 transistor quang) Cấu tạo b) Sơ đồ lấy đặc tính c) họ đặc tính

vào miền bazơ thì trong miền này xuất hiện các cặp điện tích : điện tử và lỗ trống. Điều đó tương đương với xuất hiện dòng I_B trong tranzisto lưỡng cực. Sự xuất hiện dòng cực gốc I_B làm xuất hiện dòng cực góp I_C . Như vậy có thể dùng ánh sáng để điều khiển dòng I_B . Đặc tuyến của Tranzisto quang có dạng như ở hình 3.29b. Đó là sự phụ thuộc của dòng I_C vào điện áp U_C khi ta thay đổi quang thông ϕ của ánh sáng tác động vào cực B .

3.8 CÁC DỤNG CỤ HIỂN THỊ

3.8.1.Tụ phát quang .

Tụ điện phát quang, gọi tắt là tụ quang có cấu tạo được mô tả như ở hình 3.30a. Nó sử dụng khả năng phát quang của bán dẫn trong trạng thái đánh thủng. Ở một số bán dẫn dưới tác dụng của cường độ điện trường cỡ $10^5 \div 10^7$ V/cm quá trình đánh thủng bắt đầu, kết quả là một số điện tử từ vùng hoá trị nhảy lên vùng dẫn. Tiếp theo là sự



Hình 3.30 a) cấu tạo tụ quang b) LED 7 thanh c) LED ma trận

tái hợp của các hạt dẫn kèm theo năng lượng được giải phóng. Năng lượng này là các bức xạ ánh sáng có bước sóng phụ thuộc vào bản chất của bán dẫn. Ở hình 3.30a : 1

là lớp bán dẫn phát quang, 2 và 5 là hai điện cực để đưa vào điện áp xoay chiều bảo đảm lớp 1 làm việc ở chế độ đánh thủng, 3 là đế bảo vệ, 4 là vỏ trong suốt để ánh sáng phát ra từ lớp 1 xuyên ra được phía ngoài. Như vậy cấu trúc như hình 3.30a thực chất là một tụ điện làm việc với nguồn điện áp xoay chiều.

3.8.2.Điốt phát quang(LED-light emitting diot)

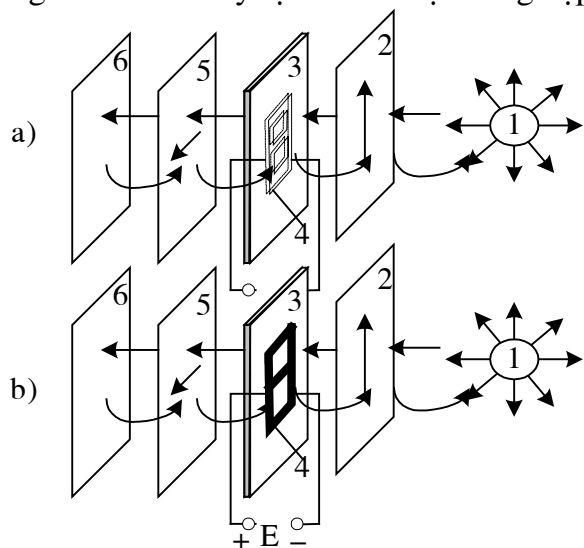
Điốt phát quang LED được thực hiện dựa trên sự tái hợp của các hạt dẫn có kèm theo hiện tượng phát quang khi các hạt dẫn chuyển động qua mặt ghép n-p phân cực thuận. Các bức xạ quang tạo ra có bước sóng $0,44 \div 0,85 \mu m$. Trên thực tế các điốt phát quang sản xuất phát ra ánh sáng có bước sóng của các tia đỏ, vàng và lục. Các điốt này thường được kết cấu theo kiểu 7 thanh hoặc kiểu ma trận như ở hình 3.30b,c hoặc sử dụng như các LED đơn chiế (rời).

Với kết cấu như vậy chúng được điều khiển bằng các IC giải mã BCD chuyên dụng.

3.8.3.Tinh thể lỏng(LCD-liquid crystal display)

Tinh thể lỏng là loại chất vừa là chất lỏng, vừa là tinh thể. Đó là chất lỏng ngưng tụ có tính định hướng, một trạng thái nhiệt nằm giữa trạng thái rắn và trạng thái lỏng đẳng hướng. Tùy theo loại tinh thể lỏng dưới tác dụng của điện trường, chất lỏng có thể thay đổi đặc tính khúc xạ hoặc hệ số phản xạ của tia sáng đi vào chất lỏng. Như

vậy dưới tác động của điện trường tia sáng đi vào chất tinh thể lỏng sẽ khúc xạ hoặc phản xạ khác nhau, nhờ vậy ta quan sát được đoạn tinh thể lỏng có ánh sáng (điện trường) khác dạng bình thường. Nhiều thanh tinh thể lỏng ghép lại dạng 7 đoạn hoặc dạng ma trận sẽ cho ta một dụng cụ hiển thị dạng số hoặc chữ. Xét cấu trúc cụ thể trên hình 3.31. ở hình 3.31.a 1-là nguồn sáng và vị trí quan sát của mắt người ,2-kính phân cực đứng,3-tấm LCD trong suốt,4-Điện cực gồm 2 bản có dạng chữ số 7 thanh vạm kẹp tấm LCD và giữa,5-kính phân cực ngang,6-gương phản xạ,đường mũi tên chỉ các tia tới,đường các mũi tên cong chỉ tượng trưng các tia phản xạ.Phần tử tinh thể lỏng ở đây có đặc tính làm xoay phân cực ánh sáng một góc 90^0 .Màng tinh thể lỏng trong suốt được đặt giữa hai tấm kính phân cực vuông góc với nhau.Hai điện cực trong suốt 4 hình ký tự 7 thanh vạm năng kẹp màng tinh thể lỏng vào giữa chúng.



Hình 3.31. Mô tả nguyên lý hoạt động của LCD đen trắng

Khi không có điện trường ánh sáng đi qua được toàn bộ hệ thống (hình 3.31a). Khi có điện trường đặt vào tinh thể lỏng (hình 3.31b) thì phần tử tinh thể lỏng kẹp giữa hai điện cực bị sắp xếp lại tính phân cực và mất đặc tính xoay phân cực ánh sáng 90^0 . Do vậy ánh sáng không đi qua được hệ thống :từ vị trí quan sát thấy ký tự hiển thị màu đen.

3.9 SƠ LƯỢC VỀ MẠCH TÍCH HỢP IC(VI MẠCH) .

3.9.1. Lịch sử xuất hiện và những đặc tính của mạch tích hợp

a) Sự ra đời của vi điện tử.

Mức độ phát triển của kỹ thuật điện tử có thể đánh giá bằng sự gia tăng không ngừng tính chất phức tạp của các thiết bị điện tử. Vào năm 1920 một máy điện báo chỉ có 10 đến 20 linh kiện, vào năm 30 máy thu radiô có 100 đến 200 linh kiện, máy dao động ký điện tử năm 1940 có 1000 đến 2000 linh kiện thì những năm sau đại chiến thế giới thứ II số linh kiện trong các máy điện tử đã tăng lên gấp bội. Ví dụ năm 1950 máy phát truyền hình(VTTH) có $10000 \div 20000$ linh kiện, những năm 1960 máy tính điện tử có $100.000 \div 200.000$ linh kiện. Cho đến nay các máy móc trong hệ thống truyền và xử lý tin còn phức tạp hơn nhiều.

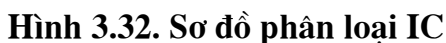
Do số linh kiện trong máy tăng lên nên độ tin cậy của máy giảm, kích thước trọng lượng của máy tăng lên.

Một hướng phát triển mới hình thành trong kỹ thuật điện tử đó là Vi Điện Tử. Vi điện tử có thể coi là một môn khoa học ứng dụng, nó sử dụng tất cả những thành tựu khoa học kỹ thuật mới nhất để tạo nên những linh kiện, những khối chức năng và cả những thiết bị điện tử có kích thước rất nhỏ. Thành tựu to lớn nhất mà kỹ thuật vi điện tử đạt được là chế tạo ra các mạch tích hợp hay các vi mạch (Integrated Cuircuts) IC.

Vì mạch hay gọi tắt là IC là một mạch điện tử đặt trong một vỏ kín. Trong mạch này một miền dẫn của vật liệu bán dẫn và điện môi sẽ thực hiện chức năng của một linh kiện riêng rẽ nào đó hoặc thực hiện chức năng của một tập hợp linh kiện. Như vậy là chức năng của một tập hợp linh kiện được hợp nhất trong một thể nguyên vẹn (Intergration), không thể phân chia, trong khi đó modul hoặc micromodul cấu thành từ những linh kiện rời rạc. IC được tạo ra sau một chuỗi công đoạn gia công của công nghệ bán dẫn, do vậy không thể tách rời một linh kiện bất kỳ trong IC.

c) Phân loại IC

IC tuyến tính dùng để khuếch đại, tạo các dao động, tạo dạng các tín hiệu khác nhau... Ở IC này dòng điện và điện áp ở đầu vào và đầu ra là những đại lượng liên tục theo thời gian. Đôi lúc chúng cũng được sử dụng trong các mạch xung.



+ Phân loại theo công nghệ : theo công nghệ có thể phân chia theo sơ đồ khối hình 3.32

Có hai phương thức phân chia là IC có đế bán dẫn và IC có đế cách điện. Đế ở đây ta hiểu là bề mặt phẳng, trên đó bằng công nghệ điện tử tạo ra các linh kiện của IC.

IC đế bán dẫn có loại nguyên khối và loại xếp chồng; IC có đế cách điện có loại màng và có loại màng lai. Ngoài ra người ta còn sử dụng tất cả các công nghệ trên để tạo ra loại phức hợp.

3.9.2. Công nghệ bán dẫn

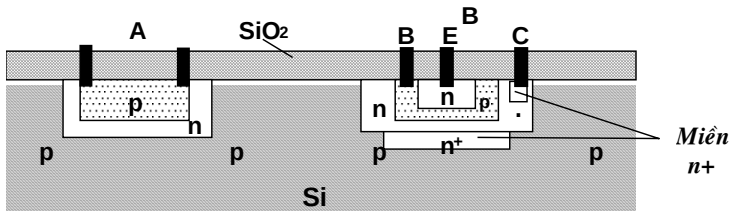
a. IC nguyên khối

Loại này thường dùng đế Silic và gia công bằng công nghệ Planar - epitaxi (Planar có nghĩa là bề mặt). Đế có dạng bản mỏng hình tròn dày 0,1 - 0,2mm cắt lát từ một thỏi tinh thể Silic ra. Bán dẫn Silic đơn tinh thể được tạo ra từ silic đa tinh thể có độ tinh khiết cao. Người ta nung chảy bán dẫn đa tinh thể, sau đó “kéo mầm” đơn tinh thể từ thỏi đa tinh thể nóng chảy đó với một tốc độ kéo rất chậm, quá trình như vậy người ta gọi là quá trình “nuôi” đơn tinh thể. Để có tính dẫn điện cần thiết cho đế bán dẫn trong quá trình nuôi đơn tinh thể người ta đưa thêm vào thành phần chất bán dẫn những tạp chất phụ để tạo ra tính dẫn điện loại n hoặc p tùy ý.

1 Bản tinh thể sau khi cắt từ thỏi lớn sẽ được mài đánh bóng đến khi có bề mặt sạch sẽ quang học. Tại rìa của bán dẫn được sẻ một khía nhỏ làm mốc định vị trong quá trình gia công tiếp theo. Miếng tinh thể đó chính là đế bán dẫn được tạo ra. Trên đế người ta phủ lớp Silic bằng công nghệ epitaxi (epitaxi - từ gốc Hi-lạp có nghĩa là đặt lên) ; lớp này có bề dày vài phần trăm milimet do lắng đọng Silic từ dạng khí hợp chất dưới nhiệt độ cao. Khí dùng ở đây là khí SiCl_4 và khí H_2 được dùng làm chất khử Cl để kết quả trên bề mặt để còn lại Silic lắng đọng. Mạng tinh thể của Si lắng đọng này nối tiếp rất chính xác với mạng tinh thể lớp đế. Nếu trong quá trình epitaxi người ta thêm vào trong thành phần khí tạp chất để tạo bán dẫn p hoặc n thì sẽ được

lớp bán dẫn p hoặc n.

Hình 3.33 Cấu trúc của điện trở khuếch tán và tranzisto planar trong IC bán dẫn. Tiếp theo người ta cho ôxy hoá bản tinh thể ở nhiệt độ $900 \div 1200^\circ\text{C}$ trong môi trường O_2 hoặc hơi nước, trên mặt lớp epitaxi sẽ tạo được một lớp SiO_2 mỏng



Hình 3.33 Mô tả cấu trúc của điện trở khuếch tán và tranzisto planar trong IC bán dẫn

cách điện.

Để tạo được những vùng có tính dẫn khác nhau trên bề mặt lớp đế Silic người ta áp dụng công nghệ khuếch tán của để tạo ra những ô cửa sổ lớp SiO_2 bằng phương pháp in quang học. Đầu tiên người ta phủ lên bề mặt của bản tinh thể một lớp màng

mỏng polymer. Như vậy cửa sổ đã được tạo ra trên lớp SiO_2 . Qua các cửa sổ đó cho khuếch tán vào lớp epitaxi tạp chất n hoặc p tùy theo yêu cầu. Những tạp chất này thường là Bo và phospho vì chúng dễ khuếch tán trong Silic song lại khó khuếch tán trong SiO_2 . Kết quả sau một chu trình oxy hoá, in quang học, khuếch tán ... trong lớp epitaxi hình thành các vùng tương đương với điện trở, tụ điện, điôt, tranzisto tùy theo tính chất của các vùng đó. Hình 3.33 mô tả một cấu trúc gồm một điện trở khuếch tán và một tranzisto planar.

Điện trở được tạo tách biệt với miền cực góp bằng hai lớp bán dẫn có sắp xếp cực tính đối nhau (một mặt ghép n-p theo chiều thuận còn mặt ghép kia theo chiều ngược), do đó trên thực tế mỗi liên kết có tính chất gavanic giữa chúng sẽ không có. Mỗi miếng tinh thể tạo nên 1 IC có diện tích vài mm^2 với mật độ trung $10 \div 15$ linh kiện/ mm^2 . Những miếng tinh thể này được nối với nhau bằng dây dẫn vàng Au có đường kính $0,01 \div 0,03$ mm và được đặt trong một vỏ kín tạo thành một IC

Quá trình công nghệ trên chỉ là một trong các quá trình được sử dụng chứ không phải là quá trình duy nhất. Ta có thể thấy các IC có cấu trúc trên lớp đế Xaphia.

Sau đây ta xét một số tính của các linh kiện điển hình được tạo ra nhờ công nghệ bán dẫn trong các IC :

Điện trở trong IC bán dẫn : Có thể tạo được điện trở trị số $10\Omega \div 50k\Omega$ với sai số $\pm 10\% \div \pm 20\%$. Những điện trở cao được hình thành trong quá trình khuếch tán những vùng cực gốc, những điện thấp được tạo ra trong quá trình khuếch tán các miền cực phát với nồng độ tạp chất cao hơn. Hệ số nhiệt điện trở của các điện trở khuếch tán cao khoảng $(1 \div 5)10^{-3} \frac{1}{\text{grad}}$ còn đối với những điện trở thấp giá trị

nằm trong những khoảng thấp hơn. Sụt áp trên các điện trở này giới hạn bởi trị số 20V để mặt ghép n-p không bị đánh thủng.

Tụ điện trong IC bán dẫn: Tụ điện thường thì không có. Tuy vậy đôi khi người ta cũng tạo ra tụ từ mặt ghép n-p phân cực ngược với trị số vài trăm pF sai số $\pm 20\%$. và có trị số phụ thuộc vào điện áp đặt lên nó.

Điôt trong IC bán dẫn : Điôt được hình thành trên cơ sở cấu trúc tranzisto. Thông thường nhất người ta sử dụng mặt ghép gốc - phát trong tranzisto làm điôt , lúc đó nối ngắn mạch cực gốc và cực góp, cách này cho điôt tác động nhanh tối đa và có sụt áp thuận là tối thiểu (khoảng 0,85V)

Tranzisto trong bán dẫn : tranzisto có thể là tranzisto trường hoặc tranzisto lưỡng cực. Để cải thiện đặc trưng trong các tranzisto Planar hai mặt ghép n-p người ta thường mắc sun cho tiếp giáp cực góp bằng lớp n^+ ngấm dưới lớp n (xem hình 3.33). Làm như vậy điện trở miền cực góp sẽ giảm từ vài trăm Ω xuống còn vài chục Ω hoặc vài Ω .

Với tranzisto trường: Trong IC bán dẫn có hai loại tranzisto trường là loại khuếch tán và loại MOS. Ở cả hai loại này tính dẫn của kênh đều chịu sự điều khiển của điện áp cực máng. Trong công nghệ IC thì chế tạo tranzisto trường rẻ hơn tranzisto lưỡng cực, đồng thời mức tiêu thụ năng lượng của các IC MOS cũng nhỏ hơn đáng kể nên IC MOS được phát triển rất mạnh.

b. IC màng : Có hai công nghệ IC màng là IC màng dày và IC màng mỏng.

Công nghệ IC màng dày tạo màng có độ dày $5 \div 10 \mu\text{m}$. Mạch IC màng dày được chế tạo bằng phương pháp đồ hình trên đế bán dẫn. Mật độ linh kiện cỡ $5 \div 10$ phần tử trên một mm^2 . Ưu điểm của phương pháp màng dày là với phương pháp đồ hình có thể đạt được các giá trị điện trở rất lớn, mật độ linh kiện vừa phải, giá thành rẻ. Nhược điểm của loại IC màng dày là khó tạo tụ có điện dung lớn (Dưới $0,02\mu\text{F}/\text{cm}^2$).

Công nghệ IC màng mỏng thực hiện bằng phương pháp thăng hoa trong chân không, bề dày của màng không quá $1\mu\text{m}$. Công nghệ này chỉ cho phép chế tạo trên đế những linh kiện thụ động như điện trở, tụ điện, cuộn cảm và các dây nối; do vậy để tạo ra các IC cần cấy thêm tranzisto, điôt. IC như vậy gọi là màng lai. Những linh kiện cấy thêm không cần vỏ riêng vì kích thước của chúng cũng rất nhỏ, để bảo vệ người ta phủ men cho chúng. Mật độ linh kiện loại này $10 \div 20$ phần tử trên mm^2 . Ưu điểm của loại này là tạo được các linh kiện thụ động có trị số khác nhau với sai số rất nhỏ.

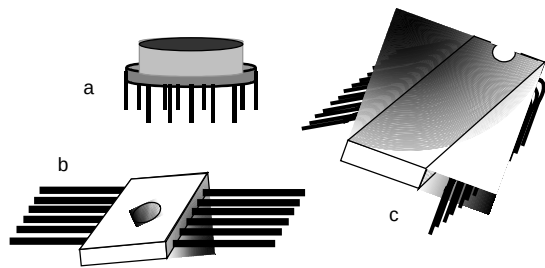
Ngày nay người ta kết hợp cả hai công nghệ để chế tạo các IC có tham số ổn định, độ tin cậy cao và thực hiện được những mạch phức tạp.

Điện trở màng mỏng : Điện trở màng mỏng được chế tạo từ hợp kim 80% Niken, 20% Crôm, tantal hoặc hỗn hợp gồm SiO và Cr (gọi là Ker met). Điện trở có bề rộng càng nhỏ, độ dài càng lớn thì trị số càng lớn. Bề rộng của điện trở hạn chế ở $12 \div 26 \mu\text{m}$. Điện trở màng Ni - Cr đạt $40 \div 400\Omega/\square$ (đọc là ôm trên một đơn vị diện tích); Điện trở màng tantal đạt $50 \div 1000\Omega/\square$. Hỗn hợp $\text{SiO} + \text{Cr}$ (Kermet) đạt $300 \div 2000\Omega/\square$ (ký hiệu $\Omega/\square$ được đọc là ôm trên đơn vị diện tích). Với bề dày thích hợp người ta có thể tạo ra những điện trở từ 10Ω đến hàng $\text{M}\Omega$ sai số $\pm 5\%$. Hệ số nhiệt của loại điện trở này khoảng

$$(1 \div 3) 10^{-4} \frac{1}{\text{grad}}.$$

Tụ điện màng: Tụ điện màng cấu trúc rất bình thường, gồm ba lớp: kim loại - điện môi - kim loại. Điện môi thường là SiO , SiO_2 , oxyt tantal, oxyt nhôm. Điện dung cực đại đạt vài ngàn pF.

Vỏ IC :



Hình 3..34. Một số dạng vỏ IC tuyến tính

IC được đặt trong vỏ bảo vệ bằng nhựa tổng hợp hoặc bằng kim loại. Có ba dạng vỏ thường gặp:

- a) Vỏ hình mũ : Thường vỏ hình mũ (hình 3.34a) làm bằng kim loại có 8, 10 hoặc 12 chân , thường là IC analog.
- b) Vỏ con rết : thường gặp nhiều nhất là vỏ con rết 8 chân , 12 chân, 16 chân, 40 chân. Vỏ con rết thường là nhựa màu đen với kích thước khác nhau. (hình 3.34c)
- c) Vỏ chân ngang : Cũng tựa như hình con rết với vỏ nhựa tổng hợp nhưng có kích thước nhỏ hơn (hình 3.34b).

Chương 4

KHUẾCH ĐẠI ĐIỆN TỬ

Trong quá trình biến đổi gia công tín hiệu thường phải xử lý với tín hiệu biên độ rất nhỏ, công suất thấp không đủ kích thích cho tầng tiếp theo làm việc. Như vậy, cần phải gia tăng công suất cho tín hiệu. Mạch điện cho phép ta nhận ở đầu ra ở tín hiệu có dạng như tín hiệu đầu vào nhưng có công suất lớn hơn gọi là mạch khuếch đại. Quá trình khuếch đại là quá trình biến đổi năng lượng có điều khiển, ở đó năng lượng của nguồn một chiều (không chứa đựng thông tin) được biến đổi thành năng lượng xoay chiều của tín hiệu có mang tin. Đây là một quá trình gia công tín hiệu analog. Mạch khuếch đại có mặt hầu hết các thiết bị điện tử. Trong mạch khuếch đại có phần tử khuếch đại (tranzisto, IC), nguồn một chiều và các phần tử thụ động RLC. Chương này nghiên cứu các mạch khuếch đại điện tử thông dụng.

4.1. PHÂN LOẠI KHUẾCH ĐẠI , CÁC THAM SỐ VÀ ĐẶC TÍNH CỦA MẠCH KHUẾCH ĐẠI.

4.1.1. Phân loại khuếch đại

Mạch khuếch đại (hay bộ khuếch đại) có thể phân loại theo các dấu hiệu sau:

1/ Theo phần tử khuếch đại: có khuếch đại dùng đèn điện tử 3,4 hoặc 5 cực, khuếch đại dùng tranzisto lưỡng cực , khuếch đại dùng tranzisto trường, khuếch đại dùng diot tunen, khuếch đại tham số, khuếch đại IC(vi mạch) ...

2/ Theo dải tần số làm việc : Có khuếch đại âm tần, khuếch đại cao tần, khuếch đại siêu cao tần...

3/ Theo bề rộng của dải tần số : khuếch đại dải rộng, khuếch đại dải hẹp.

4/ Theo dạng tải : Khuếch đại cộng hưởng(chọn lọc), khuếch đại điện trở.

5/ Theo đại lượng cần khuếch đại: khuếch đại điện áp, khuếch đại dòng điện, khuếch đại công suất.

4.1.2. Các tham số và đặc tính của khuếch đại.

Để đánh giá định lượng chất lượng của một mạch khuếch đại người ta sử dụng các tham số và đặc tính sau :

a) Hệ số khuếch đại: là tỷ số giữa đại lượng điện ở đầu ra và đầu vào của mạch khuếch đại. Các đại lượng đó là điện áp, dòng điện hoặc công suất , tương ứng có hệ số khuếch đại điện áp K_U hay K , hệ số khuếch đại dòng điện K_I và hệ số khuếch đại công suất K_P .

Hệ số khuếch đại điện áp (dòng điện) là tỷ số giữa biên độ phức của điện áp (dòng điện) ở đầu ra và đầu vào của mạch khuếch đại:

$$\dot{K}_U = \dot{K} = \frac{\dot{U}_{mR}}{\dot{U}_{mV}} \quad (4.1)$$

$$\dot{K}_I = \frac{\dot{I}_{mR}}{\dot{I}_{mV}} \quad (4.2)$$

Vì trong mạch tồn tại phần tử quán tính (phản kháng) trên tổng quát mà nói K và K_I là các hàm số phức của biến tần số ω ($\omega = 2\pi f$), tức là phụ thuộc vào tần số của tín hiệu cần khuếch đại.

Hệ số khuếch đại công suất K_P cho ta thấy công suất trung bình (tác dụng) ra tải của mạch khuếch đại lớn hơn bao nhiêu lần công suất trung bình (tác dụng) ở đầu vào của nó

$$K_P = \frac{P_R}{P_V} \quad (4.3)$$

Hệ số khuếch đại công suất còn được biểu thị bằng đơn vị dexiben (db)

$$K_{pdb} = 10 \lg K_P \quad (4.4)$$

Trong mạch khuếch đại dùng tranzistor trường FET việc xét hệ số khuếch đại dòng điện là không thực tế vì dòng vào cực nhỏ, do vậy người ta chỉ xét hệ số khuếch đại điện áp K . Ở khuếch đại dùng tranzistor lưỡng cực có thể dùng cả ba hệ số K , K_I , K_P , tuy nhiên thường dùng hệ số khuếch đại điện áp K_U để đơn giản thường ký hiệu là K .

b) Đặc tính biên độ tần số và đặc tính pha tần số

Quá trình khuếch đại tín hiệu thường đi kèm với quá trình gây méo dạng của tín hiệu. Méo tín hiệu có hai dạng là méo tuyến tính và méo phi tuyến.

Méo tuyến tính phát sinh do trở kháng của phần tử phản kháng phụ thuộc vào tần số ($Z_C = 1/j\omega C$, $Z_L = 1/j\omega L$). Do vậy các thành phần tần số khác nhau (các sóng hài) sẽ được khuếch đại khác nhau, đồng thời quan hệ pha giữa chúng ở đầu ra so với đầu vào cũng thay đổi. Méo tuyến tính được đánh giá qua đặc tính biên độ tần số (ĐTBT), đặc tính pha tần số (ĐTFT) và đặc tính quá độ (ĐTQĐ).

Vì hệ số khuếch đại điện áp là đại lượng phức nên ta có

$$\dot{K}(j\omega) = \left| \dot{K}(j\omega) \right| e^{j\varphi(\omega)} \quad (4.5)$$

$$\left| \dot{K}(j\omega) \right| - \text{modun của } \dot{K}(j\omega)$$

$\varphi(\omega)$ - argument của $K(j\omega)$.

ĐTBТ chỉ sự phụ thuộc của modun hệ số khuếch đại $|K(j\omega)|$ vào tần số của tín hiệu. Dạng của ĐTBТ điển hình trình bày trên 4.1a. Tất nhiên ĐTBТ có thể biểu diễn bằng đồ thị $U_{mra}(f)$ hoặc $U_{mra}(\omega)$ khi $U_{vào} = \text{const}$. Khi phân tích khuếch đại người ta thường dùng ĐTBТ quy chuẩn $m = |K(j\omega)|/K_0$, trong đó K_0 là giá trị cực đại của hệ số khuếch đại.

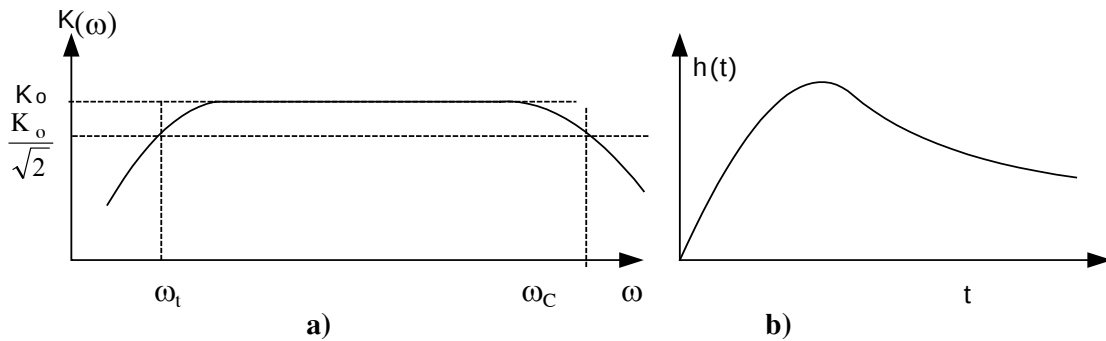
ĐTFT chỉ sự phụ thuộc của lượng dịch pha giữa tín hiệu đầu ra và đầu vào của mạch khuếch đại vào tần số của tín hiệu.

ĐTQĐ phản ánh quá trình quá độ trong mạch khuếch đại. ĐTQĐ ký hiệu là $h(t)$, là điện áp ở đầu ra của mạch khuếch đại biểu diễn theo thời gian khi tác động đầu vào là tác động bậc thang đơn vị.

Tác động hoặc thang đơn vị $e(t)$ là:

$$e(t) = \begin{cases} 0 & \text{khi } t < 0 \\ 1 & \text{khi } t \geq 0 \end{cases} \quad (4.6)$$

Đặc tính quá độ cho ta thấy sự méo dạng xung khi khuếch đại tín hiệu xung. (Hình 4.1b).



Hình 4.1 a) Một dạng ĐTBТ của khuếch đại b) dạng ĐTQĐ của khuếch đại

Tổng quát mà nói thì trong một mạch khuếch đại ĐTBĐ, ĐTFT và ĐTQĐ liên quan chặt chẽ với nhau, tức là dạng của đặc tính này sẽ quyết định hai đặc tính còn lại, tuy nhiên tùy theo chức năng của mạch khuếch đại mà người ta quan tâm đến đặc tính nào hơn.

Méo phi tuyến là sự méo dạng tín hiệu trong bộ khuếch đại do đặc tuyến VON - AMPE của phần tử khuếch đại không phải là tuyến tính (mà là phi tuyến). Do đặc tuyến của phần tử khuếch đại không tuyến tính nên một tần số đưa tới đầu vào của bộ khuếch đại sẽ làm xuất hiện ở đầu ra những sóng hài bậc cao. Méo phi tuyến được đánh giá bằng hệ số hài :

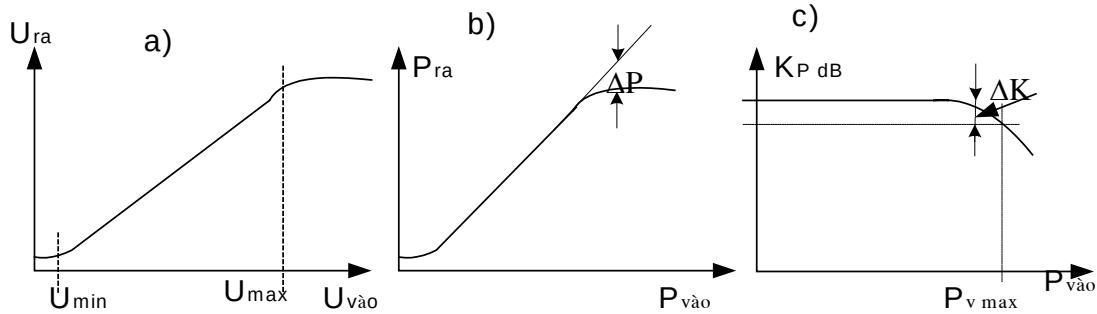
$$K_{h\%} = \sqrt{\frac{U_{m2}^2 + U_{m3}^2 + \dots U_{mn}^2}{U_{m1}^2}} 100\% \quad (4.7)$$

Trong đó $U_{m1}, U_{m2}, U_{m3}, \dots, U_{mn}$ là biên độ của điện áp tần số cơ bản và biên độ các hài bậc 2, 3, ...n ở đầu ra của mạch khuếch đại.

Tùy theo chức năng của mạch khuếch đại mà $K_{h\%}$ có định mức khác nhau trong các mạch kỹ thuật.

c) Đặc tính biên độ: đó là sự phụ thuộc của biên độ điện áp đầu ra vào biên độ điện áp đầu vào của bộ khuếch đại. Dạng của nó được trình bày trên hình 4.2a.

Thực tế khi điện áp vào bằng không (không có tín hiệu vào) thì vẫn tồn tại một điện áp (tuy rất nhỏ), đó là tạp âm nội bộ của mạch khuếch đại. Còn khi biên độ điện áp vào quá lớn thì biên độ điện áp ra sẽ không tăng vì tính phi tuyến của phần tử khuếch đại. Khi biên độ tín hiệu vào nằm trong khoảng $U_{Vmin} \div U_{Vmax}$ thì mạch khuếch đại có thể coi là một mạng bốn cực tuyến tính. Lúc đó nói dải động của mạch khuếch đại là :



Hình 4.2 a) đặc tính biên độ của các mạch khuếch đại

b) đặc tính biên độ của khuếch đại công suất.

$$D = \frac{U_{mVmax}}{U_{mVmin}} \quad (4.8)$$

Với các mạch khuếch đại công suất đặc tính động là quan hệ $P_{ra} = f(P_{vao})$ hoặc $K_{Pdb} = f(P_{vao})$ (hình 4.2b,c) lúc đó hệ số méo phi tuyến sẽ là :

$$K_0 = \frac{\Delta P_{Ra}}{P_{Vao}} 100\% \quad (4.9)$$

Công suất vào cực đại $P_{vao max}$ ứng với mức giảm công suất ra 1 db gọi là biên trên của đặc tính biên độ (hình 4.2c).

d) Hiệu suất η của mạch khuếch đại: η được tính bằng tỷ số giữa công suất ra tải (công suất hữu ích) và công suất tiêu thụ nguồn:

$$\eta = \frac{P_{Ra}}{P_0} \quad (4.10)$$

P_{Ra} - công suất ra tải

P_0 - công suất tiêu thụ nguồn.

e) Trở kháng (tổng trở) vào, trở kháng ra của mạch khuếch đại.

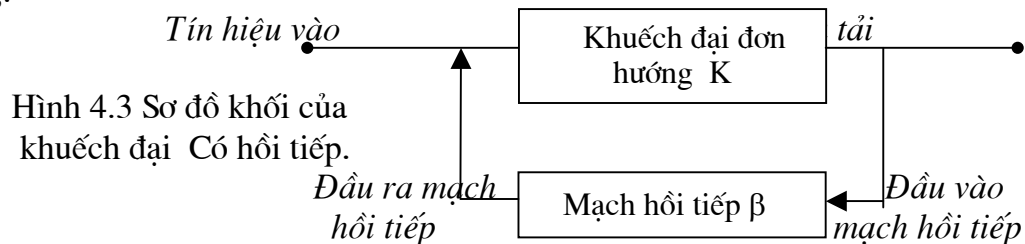
Tổng trở hoặc tổng dẫn đầu vào và đầu ra cũng là một tham số quan trọng của mạch khuếch đại. Tổng trở đầu vào (hoặc đầu ra) là tỷ số giữa biên độ phức của điện áp và dòng điện ở đầu vào (hoặc đầu ra) của bộ khuếch đại:

$$\left. \begin{aligned} Z_V &= \frac{\dot{U}_{mV}}{\dot{I}_{mV}}; & Z_R &= \frac{\dot{U}_{mR}}{\dot{I}_{mR}} \\ Y_V &= \frac{1}{Z_V} = \frac{\dot{I}_{mV}}{\dot{U}_{mV}}; & Y_R &= \frac{1}{Z_R} = \frac{\dot{I}_{mR}}{\dot{U}_{mR}} \end{aligned} \right\} \quad (4.11)$$

Tất cả các tham số và đặc tính vừa nêu trên đều quan trọng đối với một mạch khuếch đại, tuy nhiên tùy theo chức năng của từng mạch cụ thể mà các tham số đó có thể có các yêu cầu khác nhau. Ngoài ra các tham số trên còn cần phải kể đến độ ổn định của hệ số khuếch đại, hệ số tạp âm, tạp âm nhiệt, các tham số khai thác...

4.2 SƠ LƯỢC VỀ HỒI TIẾP TRONG MẠCH KHUẾCH ĐẠI.

Hiện tượng một phần năng lượng của tín hiệu ra quay trở lại đầu vào của mạch khuếch đại gọi là hiện tượng hồi tiếp hay phản hồi trong mạch khuếch đại.. Hình 4.3 là sơ đồ khối của mạch khuếch đại có hồi tiếp. Mạch hồi tiếp β là mạch thụ động(R, L, C) nó được đặc trưng bởi hệ số truyền β . K là mạch khuếch đại đơn hướng.



Hình 4.3 Sơ đồ khối của mạch khuếch đại Có hồi tiếp.

4.2.1. Phân loại hồi tiếp.

Người ta phân loại hồi tiếp theo các dấu hiệu sau đây:

+Theo cách cấu thành mạch hồi tiếp β có thể chia ra thành hồi tiếp trong và hồi tiếp ngoài. Mạch hồi tiếp β có thể được tạo nên bởi các tham số ký sinh bên

trong của phần tử khuếch đại ,lúc đó ta có hồi tiếp trong.Mạch hồi tiếp có thể tạo bởi các ký sinh bên ngoài phần tử khuếch đại(ví dụ ký sinh do lắp ráp mạch tạo nên) lúc đó ta có hồi tiếp ngoài. Hồi tiếp này còn gọi là hồi tiếp ký sinh, tồn tại ngoài ý muốn của người thiết kế. Ngoài ra mạch hồi tiếp ngoài có thể được tạo nên theo ý muốn của người thiết kế để cải thiện các tham số kỹ thuật của khuếch đại.

+ Theo cách mắc mạch hồi tiếp :

Từ hình (4.3) ta thấy đầu ra của mạch khuếch đại được mắc với đầu vào của mạch hồi tiếp, đầu ra của mạch hồi tiếp được nối với đầu vào của mạch khuếch đại. Như vậy, đầu vào và đầu ra của mạch khuếch đại có thể đấu song song hoặc nối tiếp với đầu ra và đầu vào của mạch hồi tiếp. Có 4 cách đấu như ở hình 4.4.

Nếu đầu ra nối tiếp thì có hồi tiếp theo dòng điện, nếu đấu song song thì có hồi tiếp theo điện áp (để phân biệt với đầu vào):

Hồi tiếp song song theo điện áp hình 4.4a

Hồi tiếp song song theo dòng điện hình 4.4b

Hồi tiếp nối tiếp theo điện áp hình 4.4c

Hồi tiếp nối tiếp theo dòng điện hình 4.4d.

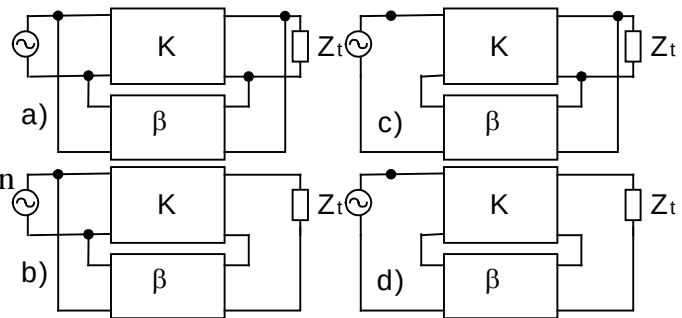
Hình 4.4 Các dạng hồi tiếp

a) Hồi tiếp song song theo điện

b) Hồi tiếp song song theo dòng điện

c) Hồi tiếp nối tiếp theo điện áp

d) Hồi tiếp nối tiếp theo dòng điện



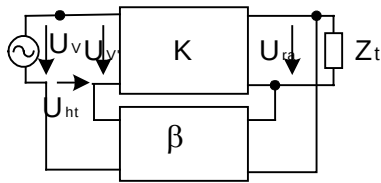
+ Theo pha của tín hiệu hồi tiếp :

Nếu tín hiệu hồi tiếp đồng pha với tín hiệu vào thì hồi tiếp gọi là hồi tiếp dương, còn ngược pha gọi là hồi tiếp âm.

4.2.2. Hệ số khuếch đại của mạch khuếch đại có hồi tiếp.

Xét mạch khuếch đại có hồi tiếp điển hình là khuếch đại hồi tiếp nối tiếp theo điện áp hình 4.5 (chính là hình 4.4b)

$$\text{Ta có: } \dot{K} = \frac{\dot{U}_{Ra}}{\dot{U}_V} - \text{Hệ số khuếch đại khi không có hồi tiếp .}$$



Hình 4.5 KĐ hồi tiếp nối tiếp theo điện áp

$\dot{\beta} = \frac{\dot{U}_{ht}}{\dot{U}_R}$ - Hệ số truyền (hàm truyền đạt phức) của mạch hồi tiếp.

$\dot{K}_\beta = \frac{\dot{U}_{ra}}{\dot{U}_v}$ - Hệ số khuếch đại khi có hồi tiếp.

Vì $U_v = U_v + U_{ht}$ nên :

$$\dot{K}_\beta = \frac{\dot{U}_{ra}}{\dot{U}_v} = \frac{\dot{U}_{ra}}{\dot{U}_{v'} - \dot{U}_{ht}} = \frac{\dot{U}_{ra}}{\dot{U}_{v'}} \cdot \frac{1}{1 - \frac{\dot{U}_{ht}}{\dot{U}_{v'}}} = \frac{\dot{U}_{ra}}{\dot{U}_{v'}} \cdot \frac{1}{1 - \frac{\dot{U}_{ht}}{\dot{U}_{ra}} \cdot \frac{\dot{U}_{ra}}{\dot{U}_{v'}}} = \frac{\dot{K}}{1 - \dot{K}\dot{\beta}} \quad (4.12)$$

Tổng quát thì $\dot{K}_\beta, \dot{K}, \dot{\beta}$ là các hàm phức (của biến $j\omega$); tuy nhiên trong một dải tần số nhất định thì có thể coi chúng nhận các giá trị thực nên (4.12) có dạng:

$$K_\beta = \frac{K}{1 - K\beta}. \quad (4.13)$$

Đại lượng $K\beta$ gọi là hàm truyền vòng, còn $g = 1 - K\beta$ gọi là độ sâu hồi tiếp. Khi $1 > K\beta > 0$ thì hệ số khuếch đại khi có hồi tiếp K_β lớn hơn khi không có hồi tiếp K , đó là hồi tiếp dương. Khi $K\beta = 1$ mạch khuếch đại bị tự kích, biến thành mạch tạo dao động. Khi $K\beta < 0$ thì:

$$K_\beta = \frac{K}{1 + K\beta} < K \quad (4.14)$$

Đó là trường hợp hồi tiếp âm.

Hồi tiếp âm tuy làm giảm hệ số khuếch đại nhưng lại làm cho hàng loạt các tham số của mạch khuếch đại tốt lên nên người ta sử dụng khuếch đại hồi tiếp âm rất nhiều trong các mạch điện tử.

4.2.3. Ảnh hưởng của hồi tiếp âm đến các đặc tính của khuếch đại.

+ ảnh hưởng đến độ ổn định của hệ số khuếch đại:

Trong quá trình làm việc, hệ số khuếch đại của mạch khuếch đại có thể biến động, nghĩa là bộ khuếch đại sẽ làm việc không ổn định. Người ta đánh giá

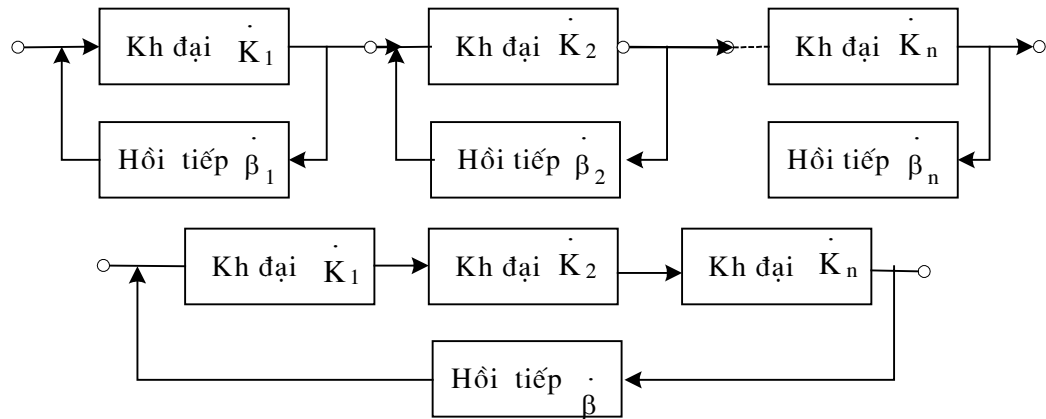
độ ổn định bằng sai số tương đối của hệ số khuếch đại khi không có hồi tiếp $\frac{\Delta K}{K}$ và có hồi tiếp âm $\frac{\Delta K_{\beta}}{K_{\beta}}$. Lấy đạo hàm K_{β} theo K ở (4.14) ta có:

$$\frac{dK_{\beta}}{dK} = \frac{1}{(1+K\beta)^2} \quad \text{hay} \quad \Delta K_{\beta} = \frac{\Delta K}{(1+K\beta)^2} = \frac{\Delta K}{K} \cdot \frac{K}{(1+K\beta)} \cdot \frac{1}{(1+K\beta)} = K_{\beta} \cdot \frac{\Delta K}{K} \cdot \frac{1}{1+K\beta}$$

Vậy:

$$\frac{\Delta K_{\beta}}{K_{\beta}} = \frac{\Delta K}{K} \cdot \frac{1}{1+K\beta} \quad (4.15)$$

Sai số tương đối hệ số khuếch đại khi có hồi tiếp âm nhỏ hơn $(1+K\beta)$ lần so với sai số khi không có hồi tiếp âm, nghĩa là hồi tiếp âm làm độ ổn định của hệ số khuếch đại tăng lên $1+K\beta$ lần.



Hình 4.6 a)Hồi tiếp âm riêng rẽ

b)Hồi tiếp âm bao nhiêu tầng

Với bộ khuếch đại gồm nhiều tầng có thể dùng hồi tiếp âm ở từng tầng riêng rẽ hoặc dùng hồi tiếp âm bao tất cả các tầng .

-Khuếch đại hồi tiếp âm ở từng tầng riêng rẽ (hình 4.6a):

Với bộ khuếch đại n tầng, mỗi tầng có hệ số khuếch đại là K thì hệ số khuếch đại của toàn mạch K_{β} là:

$$K_{\beta} = \left(\frac{K}{1+K\beta} \right)^n \quad (4.16)$$

-Khuếch đại hồi tiếp âm bao tất cả các tầng (hình 4.7b)

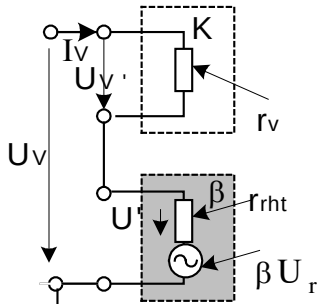
$$K_{\beta} = \frac{K^n}{1+K^n\beta} \quad (4.17)$$

Từ (4.16) và (4.17) suy ra sai số tương đối hệ số khuếch đại có hồi tiếp âm từng tầng riêng rẽ và hồi tiếp âm bao tất cả các tầng tương ứng là:

$$\frac{\Delta K_{\beta}}{K_{\beta}} = \frac{K_{\beta}}{K} \frac{\Delta K}{K} ; \quad \frac{\Delta K_{\beta}}{K_{\beta}} \approx \frac{n}{1 + (K_{\beta})^n} \frac{\Delta K}{K}$$

Như vậy dùng hồi tiếp âm bao tất cả các tầng sẽ cho độ ổn định của hệ số khuếch đại cao hơn.

+ ảnh hưởng đến trở kháng vào .



Hình 4.7 Mô hình hoá đầu vào của mạch KĐ có hồi tiếp

Hồi tiếp âm làm thay đổi trở kháng vào tùy theo cách mắc ở đầu vào của mạch khuếch đại.

- Trường hợp mạch hồi tiếp mắc nối tiếp với đầu vào của mạch khuếch đại, lúc này ta mô hình đầu vào của mạch khuếch đại bằng trở kháng vào r_v , đầu ra của mạch hồi tiếp là r_{rht} (trở kháng ra của mạch hồi tiếp) mắc nối tiếp với nguồn điện áp βU_{ra} (hình 4.7)

Với khuếch đại có hồi tiếp theo điện áp ra là U_{ra} , hồi tiếp theo dòng điện ra là I_{ra} Lúc đó :

Khi không có hồi tiếp ($\beta U_r = 0$)

$$Z_v = \frac{U_v}{I_v} = \frac{U_{v'} + U'}{I_v} = r_v + r_{rht} .$$

Khi có hồi tiếp:

$$Z_{v\beta} = \frac{U_v}{I_v} = \frac{U_{v'} + U' + \beta \cdot U_r}{I_v} = \frac{U_{v'}(1 + \frac{U_r}{U_{v'}} \cdot \beta) + U'}{I_v} = \frac{U_{v'}(1 + K\beta) + U'}{I_v} = r_v(1 + K_{\beta} \cdot \beta) + r_{rht} \approx (1 + K\beta)r_v = g \cdot r_v$$

(4.18)

Lúc này trở kháng vào có hồi tiếp nối tiếp tăng $(1 + K\beta)$ lần.

- Trường hợp đầu vào đấu song song, cũng mô hình hoá và chứng minh tương tự:

$$Z_{v\beta} = \frac{Z_v}{g} \quad (4.19)$$

Nghĩa là trở kháng vào giảm $g = (1 + K\beta)$ lần.

+ ảnh hưởng đến trở kháng ra:

Hồi tiếp âm theo điện áp:

$$Z_{r\beta} = \frac{Z_r}{g} \quad (4.20)$$

Hồi tiếp âm theo dòng điện

$$Z_{r\beta} = gZ_r \quad (4.21)$$

Để dễ phối hợp trở kháng ở đầu vào và đầu ra của mạch khuếch đại cần có trở kháng vào lớn, trở kháng ra nhỏ nên người ta thường sử dụng *hồi tiếp âm nối tiếp theo điện áp*.

Có thể chứng minh rằng hồi tiếp âm mở rộng dải thông, giảm méo phi tuyến, tăng dải động, giảm tạp âm trong mạch khuếch đại. Như vậy hồi tiếp âm tuy làm cho hệ số khuếch đại giảm nhưng hầu hết các tham số khác của mạch được cải thiện nên hồi tiếp âm được sử dụng rất rộng rãi trong kỹ thuật.

4.3 CÁC CHẾ ĐỘ LÀM VIỆC CỦA MẠCH KHUẾCH ĐẠI.

Một bộ khuếch đại có thể làm việc trong các chế độ sau: A, B, AB, C, D. Chế độ A là chế độ dòng điện đầu ra của mạch khuếch đại tồn tại trong cả chu kỳ của tín hiệu, nghĩa là phần tử khuếch đại luôn mở (thông) - Hình 4.8a.

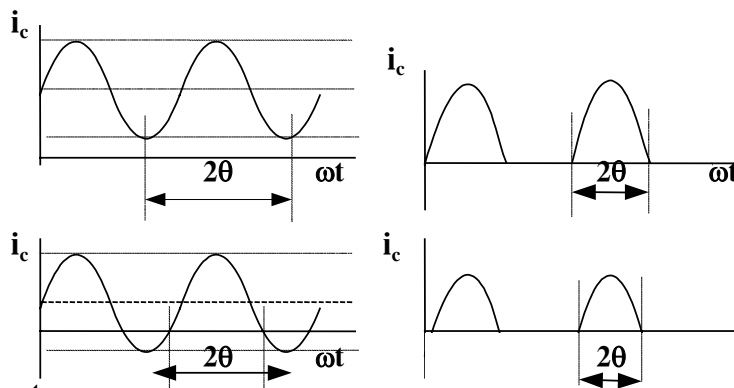
Công suất tiêu thụ nguồn một chiều hầu như không đổi, không phụ thuộc vào mức của tín hiệu đầu vào, tỷ lệ với dòng tĩnh của tranzistor. Chế độ A ứng với góc cắt điện $\theta = 180^\circ$. Hiệu suất làm việc trong chế độ A nhỏ nên chế độ A chỉ dùng khuếch đại tín hiệu nhỏ.

Chế độ B, C, D dòng tĩnh của tranzisto nhỏ, nghĩa là tranzisto không thông trong cả chu kỳ tín hiệu mà có một phần chu kỳ tranzistor sẽ ngắt (đóng). Ở chế độ B khi không có dòng tín hiệu vào thì tranzisto không tiêu thụ nguồn một chiều.

Khi có tín hiệu vào tranzistor sẽ thông trong một nửa chu kỳ và góc cắt $\theta = 90^\circ$ (hình 4.8b). Công suất tiêu thụ nguồn một chiều tỷ lệ với trị số trung bình của

dòng ra. Chế độ B có hiệu suất lớn nên sử dụng với các mạch khuếch đại công suất lớn.

Chế độ AB góc cắt $90^\circ < \theta < 180^\circ$ (hình 4.8c). Hiệu suất làm việc ở chế độ AB nhỏ hơn chế độ B và lớn hơn ở chế độ A. Chế độ B và AB tín hiệu bị méo dạng nên chỉ



Hình 4.8 Dòng colectơ của KĐ trong các chế độ A,B,AB,C

dùng ở các bộ khuếch đại 2 tranzistor mắc đẩy kéo. Nếu chọn chế độ AB càng

gần chế độ B thì méo phi tuyến càng giảm. Vì méo phi tuyến ở chế độ AB nhỏ nên nó được dùng nhiều trong các tầng khuếch đại công suất ra ngay cả khi tín hiệu nhỏ.

Chế độ C có góc $\theta < 90^\circ$, hiệu suất cao hơn chế độ B nhưng méo phi tuyến lớn nên chỉ dùng khi không cần quan tâm đến méo phi tuyến.

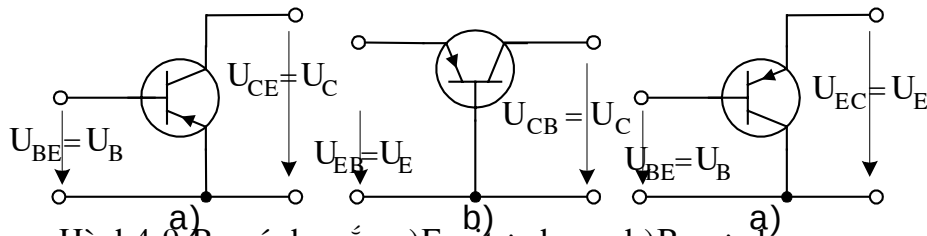
4.4 CẤP NGUỒN VÀ ỔN ĐỊNH CHẾ ĐỘ LÀM VIỆC CỦA TRANZISTO

4.4.1 Chọn điểm công tác của Tranzisto

Việc cấp nguồn hay phân cực cho tranzistor thực hiện tùy theo cách mắc tranzistor và loại tranzistor.

Tranzistor có 3 cách mắc: Bazơ chung, Emitơ chung và Colectơ chung (hình 4.9). Dù mắc theo cách nào thì mặt ghép emitơ cũng phải phân cực thuận, mặt ghép colectơ phân cực ngược để tranzisto làm việc ở chế độ khuếch đại. Như vậy đối với tranzistor thuận p - n - p thì cực E phải dương hơn cực B, cực B phải dương hơn cực C. ở tranzistor ngược thì ngược lại. Gọi điện áp các cực tương ứng là U_B , U_E , U_C (đo so với điểm chung - điểm "mát" của mạch), xét các trường hợp mắc khác nhau. Mắc bazơ chung (hình 4.9a)

$$\left. \begin{aligned} U_{EE} &= U_E - U_B > 0, I_E > 0 \\ U_{CB} &= U_C - U_B < 0, I_C < 0 \end{aligned} \right\} \quad (4.22)$$



Hình 4.9. Ba cách mắc a) Emitơ chung b) Bazơ chung
c) Colectơ chung

Dòng I_C âm có nghĩa là chiều thực của dòng I_C ngược với chiều ký hiệu trên hình vẽ.

Mắc emitơ chung (hình 4.9b)

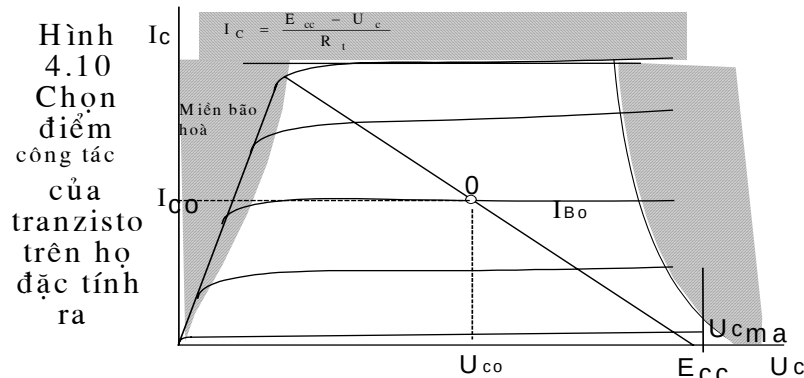
$$\left. \begin{aligned} U_{BE} &= U_B - U_E < 0, I_B < 0 \\ U_{EC} &= U_E - U_C < 0, I_C < 0 \end{aligned} \right\} \quad (4.23)$$

Mắc colectơ chung (hình 4.9c)

$$\left. \begin{aligned} U_{BC} &= U_B - U_C > 0, I_B > 0 \\ U_{EC} &= U_E - U_C > 0, I_E > 0 \end{aligned} \right\} \quad (4.24)$$

Với tranzistor n - p - n chiều điện áp và dòng điện ngược với trường hợp vừa trình bày cho tranzistor p - n - p.

Việc cấp nguồn cho tranzistor nhằm xác định điểm công tác tĩnh trên họ đặc tuyến của nó (Xem giáo trình *Cấu kiện điện tử*). Điểm công tác tĩnh phải được chọn để nếu khuếch đại làm việc ở chế độ A thì miền làm việc không nằm trong các miền cấm. Miền

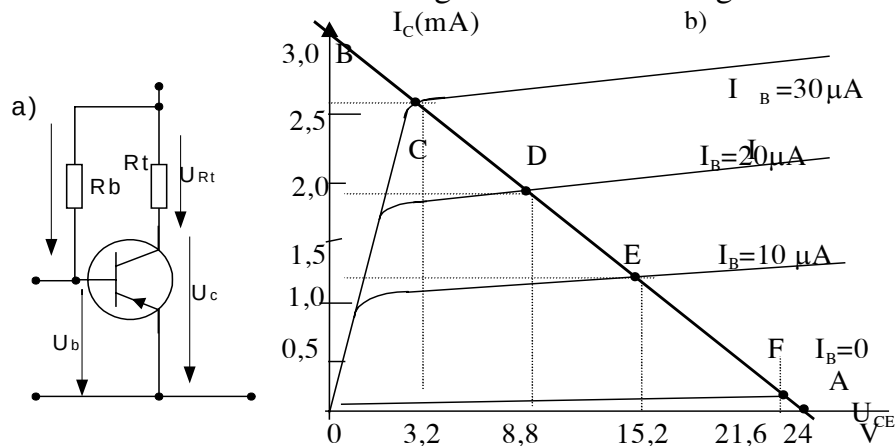


làm việc giới hạn bởi các đường phân chia miền bão hòa và miền tích cực, đường U_{Cmax} , đường cong P_{Cmax} , đường U_{Cmax} và đường của miền cắt ($I_B = 0$) như ở hình 4.10. Trên hình 4.10 miền

gạch nghiêng là miền không làm việc hay miền cấm. Điểm 0 gọi là điểm công tác tĩnh hay điểm làm việc tĩnh. Đường thẳng đi qua điểm 0 và điểm ($E_{CC}, 0$) là đường tải tĩnh xác định bởi phương trình:

Ta xét ví dụ cụ thể trên hình 4.11. Điểm công tác tĩnh được xác định bởi điện áp và dòng điện tĩnh (tức là khi chưa có tín hiệu vào) ở các cực của tranzistor, đó là I_{C0} , U_{C0} , I_{B0} và U_{B0} .

Xét tranzistor mắc emitor chung hình 4.11a. Đường tải tĩnh xác định bởi



Hình 4.11 a) mạch khuếch đại EC tĩnh b) họ đặc tính ra và đường tải

phương trình:

$U_C = E_{CC} - I_C \cdot R_t$; đó là đường thẳng xác định khi $E_{CC} = \text{const}$ và $R_t = \text{const}$, nó được dựng bằng cách nối hai điểm có tọa độ là ($E_{CC}, 0$) và ($0, \frac{E_{CC}}{R_t}$).

Hình 4.11b là đặc tuyến tĩnh của tranzisto với đường tải ứng với $E_{CC} = 24\text{V}$, $R_L = 8\text{k}\Omega$.

Điểm A ứng với	$U_C = 24\text{V}, I_C = 0$
Điểm B ứng với	$U_C = 0\text{V}, I_C = 3\text{mA}$
Điểm C ứng với	$U_C = 3,2\text{V}, I_C = 2,6\text{mA}$
Điểm D ứng với	$U_C = 8,8\text{V}, I_C = 1,9\text{mA}$
Điểm E ứng với	$U_C = 15,2\text{V}, I_C = 1,1\text{mA}$
Điểm F ứng với	$U_C = 21,6\text{V}, I_C = 0,3\text{mA}$

Chọn điểm công tác là điểm D ứng với $U_C = 8,8\text{V}$, $I_C = 1,9\text{mA}$ và $I_{BO} = 20\mu\text{A}$. Khi cho dòng I_B biến thiên từ $10\mu\text{A}$ đến $30\mu\text{A}$ thì điện áp U_C sẽ biến thiên trong khoảng $3,2\text{V}$ đến $15,2\text{V}$, dòng I_C biến thiên trong khoảng $1,1\text{A}$ đến $2,6\text{mA}$. Chọn như trường hợp này thì khuếch đại làm việc ở chế độ tuyến tính, có thể bỏ qua méo phi tuyến.

4.4.2. Ổn định điểm công tác của tranzisto

Việc cấp nguồn cho tranzisto vừa phải bảo đảm chọn được điểm công tác tĩnh, vừa phải đảm bảo ổn định điểm công tác đó. Nguyên nhân làm điểm công tác tĩnh bị xê dịch chủ yếu là do nhiệt độ môi trường thay đổi. Dòng ngược I_{C0} của mặt ghép colectơ phụ thuộc nhiều vào nhiệt độ. Khi nhiệt độ tăng $8 \div 10^\circ\text{C}$ thì dòng này tăng gấp đôi nên điểm làm việc bị xê dịch. Thông thường người ta sử dụng hồi tiếp âm trên các điện trở cấp nguồn cho tranzisto để ổn định điểm công tác khi nhiệt độ thay đổi, gọi tắt là ổn định nhiệt. Dĩ nhiên khi điện áp nguồn thay đổi cũng sẽ làm thay đổi điểm công tác, tuy nhiên sự thay đổi này ít hơn nhiều so với sự ảnh hưởng của sự thay đổi nhiệt độ.

4.4.3. Các cách cấp nguồn cho tranzisto

Người ta thường dùng một nguồn điện áp một chiều E_{CC} để cấp nguồn (phân cực) cho cả hai mặt ghép emitter và colectơ. Vấn đề đặt ra là phải chọn được dòng I_{BO} (hay điện áp U_{BO}), vì nó quyết định dòng I_{CO} vì $I_{CO} = \beta \cdot I_{BO}$. Như vậy muốn có dòng tĩnh I_{C0} phải cấp cho bazơ một điện áp nào đó, gọi là thiên áp. Để cấp thiên áp cho bazơ thường dùng sơ đồ định dòng bazơ và sơ đồ định áp bazơ.

a) Cấp nguồn bằng định dòng bazơ:

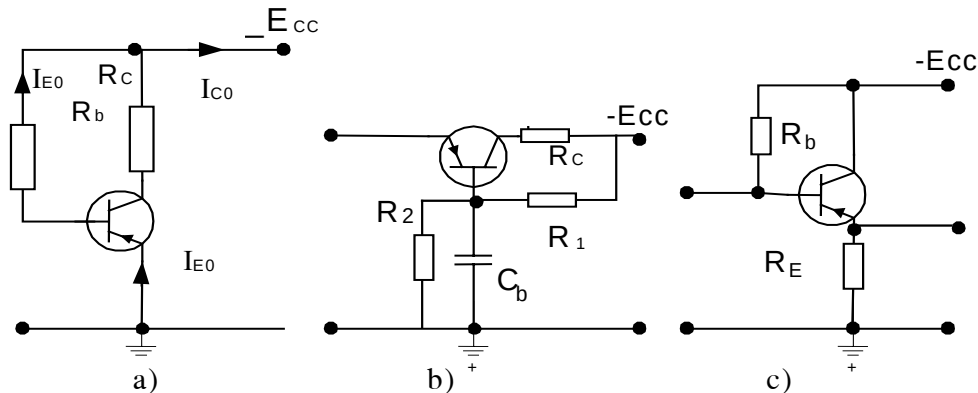
Sơ đồ hình 4.12a là mạch emitter chung dùng tranzisto thuận. Điện trở R_b được đấu từ cực B đến âm nguồn nên cực B có điện thế âm so với cực phát E, mặt ghép emitter phân cực thuận tạo nên dòng tĩnh I_{BO} qua R_b .

$$\text{Ta có: } U_{BE0} = E_{CC} - I_{B0}R_b \quad \text{nên} \quad I_{B0} = \frac{E_{CC} - U_{BE0}}{R_b}.$$

Vì $U_{BE0} \ll E_{CC}$ nên

$$I_{B0} \approx \frac{E_{CC}}{R_b} \quad \text{hay} \quad R_b \approx \frac{E_{CC}}{I_{B0}} \quad (4.26)$$

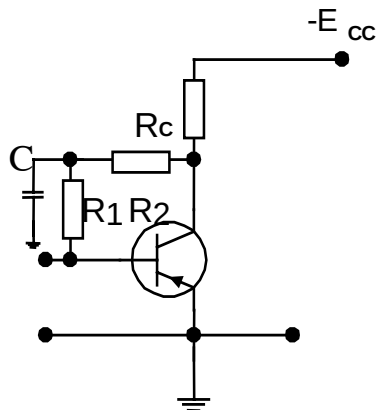
Như vậy chọn R_b sẽ chọn được I_{B0} và tức là chọn được I_{C0} . Mặt ghép collector được phân cực ngược với điện áp từ vài Von đến vài chục Von.



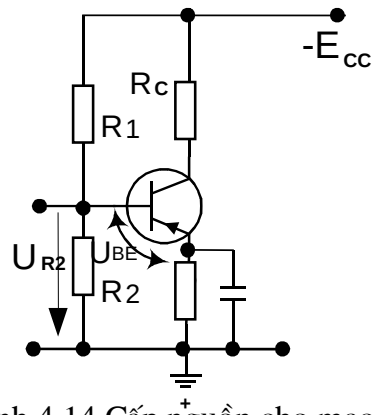
Hình 4.12 Cấp nguồn bằng định dòng bazơ a) sơ đồ EC b) sơ đồ BC c) sơ đồ CC

Ở sơ đồ bazơ chung (hình 4.12b) điện trở R_b cũng được đấu tương tự, cực B được đấu "mát" qua tụ C_b , theo xoay chiều điểm "b" là điểm "mát".

Mạch cấp nguồn bằng định dòng bazơ (hình 4.12a) thực tế làm việc kém ổn định và chưa có biện pháp ổn định nhiệt. Để ổn định nhiệt có thể gây hồi tiếp âm trên điện trở R_b bằng cách đấu R_b với cực C của tranzistor (hình 4.12a). Khi nhiệt độ tăng thì dòng I_{C0} sẽ tăng. Vì $U_C = E_{CC} - I_C \cdot R_C$ nên khi dòng I_C tăng thì U_C giảm, tức là thế của điểm C sẽ giảm nên I_B sẽ giảm. Dòng I_B giảm sẽ gây giảm dòng I_C , tức là hồi tiếp âm đã khử sự tăng của dòng I_C theo nhiệt độ. Nếu nhiệt độ giảm, dòng I_C giảm thì quá trình sẽ ngược lại. Như vậy hồi tiếp âm trên R_b làm ổn định điểm công tác tĩnh của tranzistor. Hồi tiếp này lại làm giảm hệ số khuếch đại. Để khắc phục nhược điểm này người ta phân R_b thành hai điện trở R_1 và R_2 như ở



Hình 4.13



Hình 4.14 Cấp nguồn cho mạch emitor chung bằng định áp bazơ

hình 4.13. Ở đây tụ C_b ngăn mạch tín hiệu xoay chiều xuống "mat" triệt bỏ hồi tiếp âm theo tần số tín hiệu. Đối với những biến thiên chậm do nhiệt độ gây lên thì tại C_b không ngăn mạch nên không ảnh hưởng gì đến

Các mạch trên tuy đã ổn định được chế độ công tác khi nhiệt độ thay đổi, nhưng không thể tăng độ ổn định lên cao vì điểm công tác tĩnh và độ ổn định nhiệt của mạch phụ thuộc lẫn nhau (thông qua R_b). Đó chính là một nhược điểm gây khó khăn cho vấn đề thiết kế loại mạch này.

b) Cấp nguồn bằng định áp bazơ

Sơ đồ có dạng hình 4.14. Mạch này gồm hai phần:

-Mạch định áp bazơ (tạo điện áp bazơ ổn định). R_1, R_2 gọi là cặp điện trở định thiên.

-Điện trở R_E làm nhiệm vụ ổn định nhiệt.

- U_b là sụt áp trên điện trở R_2 , cũng chính là điện thế của điểm B so với "mat", nó là điện áp xác định dòng I_{B0} . Dòng qua R_2 là $\frac{E_{CC}}{R_1 + R_2}$. Qua R_1 có

dòng $\frac{E_{CC}}{R_1 + R_2}$ và dòng I_{B0} .

$$U_B = U_{R2} = E_{CC} - (I_{B0} + \frac{E_{CC}}{R_1 + R_2})R_1.$$

Chọn R_1 và R_2 (hai điện trở định thiên) sao cho $I_{B0} \ll \frac{E_{CC}}{R_1 + R_2}$ thì U_B

$\approx \frac{E_{CC} \cdot R_2}{R_1 + R_2}$. Như vậy chọn R_1 và R_2 càng nhỏ thì càng tốt. Tuy nhiên nếu chọn $R_1,$

R_2 nhỏ thì công suất tổn hao trên chúng lại lớn, đồng thời làm giảm trở kháng vào của mạch khuếch đại. Để dung hòa mâu thuẫn trên người ta chọn

$R_b = \frac{R_1 \cdot R_2}{R_1 + R_2} \geq R_E$. Điện trở R_E làm nhiệm vụ ổn định nhiệt. Trên R_E tồn tại một

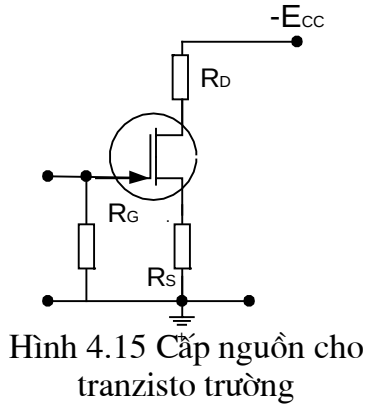
hồi tiếp âm dòng điện nên làm giảm hệ số khuếch đại. Muốn cho hồi tiếp âm chỉ xảy ra đối với những biến thiên chậm theo nhiệt độ mà không giảm hệ số khuếch đại ta mắc C_E song song với điện trở R_E .

Hồi tiếp âm đối với những biến thiên chậm theo nhiệt độ trên R_E diễn ra như sau: Giả sử nhiệt độ tăng làm tăng dòng I_C , dẫn đến tăng I_E (vì $I_E = I_C + I_B$), làm tăng sụt áp trên R_E là $U_{RE} = R_E \cdot I_E$; U_{RE} tăng làm cho $U_{BE} = U_{R2} - U_{RE}$ giảm nên dòng I_B giảm. I_B giảm làm I_C giảm về trị số ban đầu. Khi dòng I_C giảm thì quá trình xảy ra ngược lại.

Sơ đồ cấp nguồn hình 4.14 là sơ đồ thông dụng nhất trong kỹ thuật điện tử.

c) Cấp nguồn cho tranzisto trường:

Việc cấp nguồn cho tranzistor trường thường sử dụng sơ đồ định thiên tự



động như trên hình 4.15. Để đảm bảo có điện áp U_{G0} trên cực cửa, trong mạch cực nguồn người ta mắc điện trở R_S , còn cực cửa G được đấu "mất" qua điện trở R_G . Khi có dòng máng chảy qua R_S , trên R_S sẽ có điện áp một chiều $I_{D0} \cdot R_S$. Vì dòng cực máng của tranzistor trường chảy qua R_G rất nhỏ nên sụt áp trên R_G là U_{RG} có thể coi bằng 0, như vậy điện thế cực G có thể coi là bằng điện thế "mất", nghĩa là ở mức $I_{D0} R_S$ so với điểm S (cực nguồn). Điện áp một chiều đặt trên R_S chính là thiên áp cực G . Dĩ nhiên trên R_S nếu không mắc song song C_S thì sẽ tồn tại hồi tiếp âm nối tiếp theo dòng điện.

4.5 .KHUẾCH ĐẠI ĐIỆN TRỞ

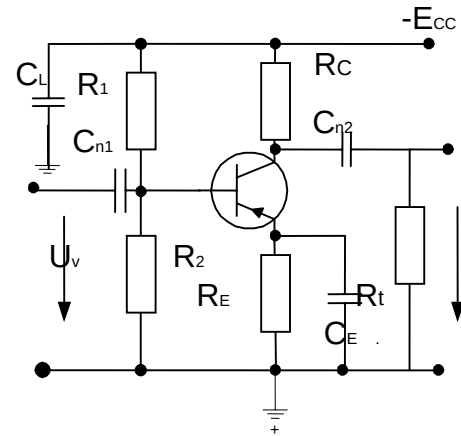
Khuếch đại điện trở là mạch khuếch đại có tải là thuần trở (điện trở thuần R_L). Tuy nhiên trong các mạch khuếch đại ngoài tải là điện trở R_L còn được mắc thêm các phần tử phản kháng để sửa đặc tính tần số, đó cũng là các mạch khuếch đại điện trở, mặc dù lúc đó tải là trở kháng phức. Các mạch khuếch đại thuần trở dùng để khuếch đại tín hiệu yếu, mạch làm việc ở chế độ A. Mạch có thể mạch emitor chung, bazơ chung hoặc coletơ chung.

4.5.1Khuếch đại điện trở Emitơ chung.

Khuếch đại hình 4.16 mắc emitor chung là mạch thông dụng hơn cả. Trước hết ta xét tác dụng của linh kiện trong mạch. Điện trở R_1 , R_2 và R_E có tác dụng định thiên và ổn định chế độ công tác (ổn định nhiệt) cho tranzistor.

Tụ điện C_E được chọn sao cho trong toàn dải tần số làm việc của mạch khuếch đại nó gần như ngắn mạch hoàn toàn các thành phần tín hiệu sụt trên R_E để triệt bỏ hồi tiếp âm theo tần số tín hiệu trên R_E . Điện trở R_L và C_L tạo thành mạch lọc nguồn vừa ngăn cách ảnh hưởng lẫn nhau giữa các tầng dùng chung nguồn E_{CC} , vừa khử sụt áp xoay chiều trên nội trở nguồn E_{CC} . Muốn vậy chọn trị số của tụ C_E đủ lớn để $\frac{1}{\omega_t C_E} \ll R_E$

và $\frac{1}{\omega_t C_L} \ll R_L$ Trong đó $\omega_t = 2\pi f_t$, f_t là tần số thấp nhất của tín hiệu cần khuếch đại.

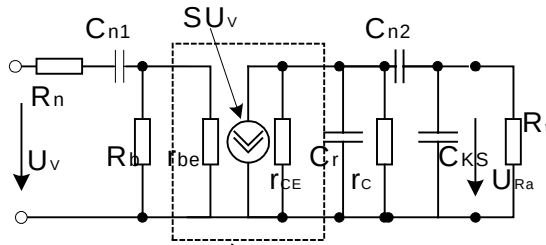


Hình4.16 Sơ đồ nguyên lý khuếch đại điện trở mắc Emitơ chung

Ngoài ra mạch R_E , C_E còn dùng để sửa đặc tính tần số ở vùng tần số thấp. Điện trở R_C xác định chế độ một chiều như sau:

$$R_C = \frac{E_{CC} - U_{CE_0}}{I_{C_0}} - R_E \quad (4.27)$$

Phân tích và tính toán mạch khuếch đại thuận trở thường được tiến hành dựa trên sơ đồ tương đương theo tần số tín hiệu, tức là coi các trở kháng $\frac{1}{\omega C_E}$, $\frac{1}{\omega C_C}$ là không đáng kể. Lúc này sử dụng sơ đồ tương đương của tranzistor (xem giáo trình *Cấu kiện điện tử*) ta lập được sơ đồ tương đương của mạch như ở hình 4.17.



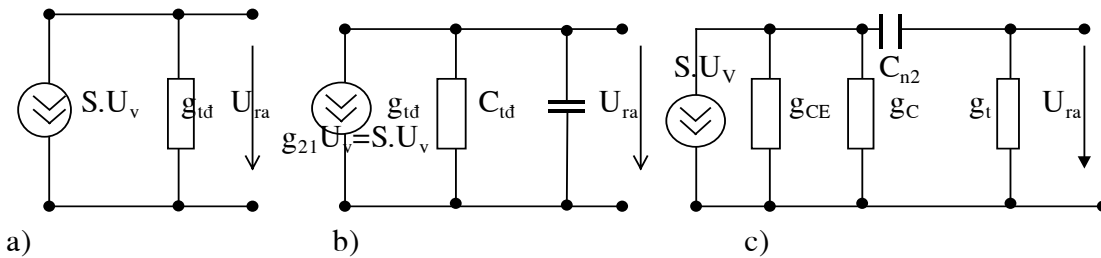
Hình 4.17. Sơ đồ tương đương KĐ emitor chung

Sơ đồ tương đương này chỉ tính đến điện các dung ký sinh ở đầu ra của mạch khuếch đại.

Các tụ C_{n1} và C_{n2} là các tụ nối tầng, thông các thành phần tần số tín hiệu, ngăn cách thành phần một chiều từ tầng trước sang tầng sau. Tải thuận trở là R_t . Ở đây C_{ra} - điện dung đầu ra của tranzistor ($C_{ra} = C_{CE}$), điện dung ký sinh $C_{KS} = C_V + C_{Lr1} + C_{Lr2}$; C_{Lr1} và C_{Lr2} - điện dung ký sinh do lắp ráp ở đầu ra của tầng đang xét và đầu vào của tầng tiếp theo (tải), C_V điện dung của đầu vào của tầng tiếp theo. Trong mạch khuếch đại C_n lớn hơn nhiều so với C_{Lr1} , C_{Lr2} , C_{ra} , C_V và ảnh hưởng của chúng ở các vùng tần số là khác nhau. Người ta phân thành ba vùng tần số: Vùng tần số thấp, trung bình và vùng tần số cao. Xét đặc tính tần số của khuếch đại trong các vùng đó.

Ở vùng tần số trung bình: trở kháng của C_{n2} không đáng kể ($\frac{1}{\omega_{tb} C_n}$ nhỏ)

nên nó được thay thế gần đúng bằng dây dẫn, lúc đó $C_{td} = C_r + C_{M1} + C_{M2} + C_V$



Hình 4.18. Sơ đồ tương đương của khuếch đại điện trở emitor chung
a) vùng tần số trung bình b) vùng tần số cao c) vùng tần số thấp

Với trở kháng của điện dung tương đương cực lớn ($\frac{1}{\omega_{tb} C_n} \rightarrow \infty$ vì C_{td} chỉ cỡ vài chục pF) nên sơ đồ tương đương mạch ra hình 4.17 có dạng như ở hình 4.18a.

$$\text{Với } g_{td} = g_{ra} + g_c + g_t; g_{ra} = \frac{1}{r_{CE}}; g_c = \frac{1}{R_C}; g_t = \frac{1}{R_t}$$

Từ đó ta có $U_{Ra} = -\frac{S U_V}{g_{td}}$ nên:

$$\dot{K} = \frac{U_{Ra}}{U_V} = -\frac{S}{g_{td}} = -\frac{S}{(g_2 + g_c + g_t)} = -S.R_{td} \quad (4.28)$$

Như vậy ở vùng tần số trung bình hệ số khuếch đại là một hằng số, không phụ thuộc vào tần số. Dấu trừ trong (4.28) cho ta thấy điện áp đầu ra ngược pha so với điện áp đầu vào. Ta ký hiệu K ở vùng tần số trung bình là

$$K_0 = S.R_{td} \quad (4.28)'$$

Trong thực tế thì $R_t \ll R_C$ và r_{CE} nên $R_{td} \approx R_t$:

$$K_0 \approx S.R_t$$

Ở vùng tần số cao: trở kháng của C_{n2} càng nhỏ, nhưng trở kháng của C_{ra}, C_{lr}, C_v cùng bậc với R_t, r_{CE} , và R_C nên không thể bỏ qua. Lúc đó sơ đồ tương đương mạch ra sẽ có dạng như ở hình (4.18b). Từ sơ đồ này ta tìm được:

$$Z_{td} = \frac{1}{g_{td} + j\omega_c C_{td}} = \frac{R_{td}}{1 + j\omega_c C_{td} R_{td}}; U_{Ra} = -S U_V . Z_{td}$$

$$\dot{K}_{Cao} = \dot{K}_C = \frac{U_{Ra}}{U_V} = -S Z_{td} = -\frac{S.R_{td}}{1 + j\omega_c R_{td}} = \frac{K_0}{1 + j\omega_c \tau_c} \quad (4.29)$$

$\tau_c = R_{td}.C_{td}$ - hằng số thời gian của mạch ở vùng tần số cao.

Như vậy thì:

$$\left| \dot{K}_c \right| = \frac{|K_0|}{\sqrt{1 + (\omega_c \tau_c)^2}} \quad (4.30)$$

$$m_c(\omega) = \frac{K_C}{K_0} = \frac{1}{\sqrt{1 + (\omega_c \tau_c)^2}} \quad (4.31)$$

Đặc tính biên độ tần số này trình bày trên hình 4.19

Tần số giới hạn trên của dải thông ω_c được xác định theo biểu thức (4.31) có

trị số bằng $\frac{1}{\sqrt{2}} = 0,707$.

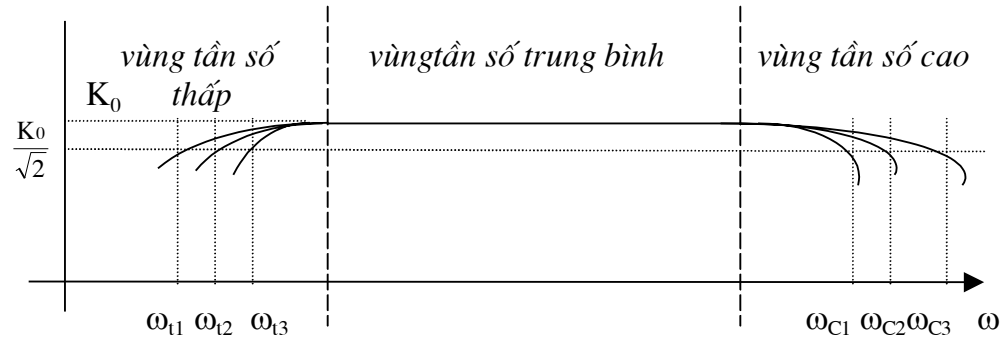
$$m_{c0,7} = \frac{1}{\sqrt{1 + (\omega_c \tau_c)^2}} = \frac{1}{\sqrt{2}}, \text{ tức là } \omega_c \tau_c = 1. \text{ Từ đó ta có :}$$

$$\omega_c = \frac{1}{\tau_c} = \frac{1}{R_{td} \cdot C_{td}} \quad (4.32)$$

Từ (4.32) ta thấy khi C_{td} càng lớn thì tần số giới hạn trên của dải thông càng giảm. Khi tăng R_{td} thì tần số giới hạn trên cũng giảm nhưng lại tăng trị số K_0 tức là hệ số khuếch đại ở vùng tần số trung bình.

Người ta đưa ra khái niệm "diện tích khuếch đại" bằng tích của K_0 và ω_c :

$$S_{KB} = |K_0| \omega_c = \frac{S}{C_{td}} \quad (4.33)$$



Hình 4.19. DTBT của khuếch đại điện trở.

Từ (4.33) ta thấy diện tích khuếch đại được xác định chủ yếu bởi các tham số của tranzisto (hỗ dẫn S và các điện dung ký sinh).

Ở vùng tần số thấp: trở kháng của C_{ra} , C_{lr1} , C_{lr2} , C rất lớn so với R_t và R_c nên sơ đồ tương đương mạch ra ở vùng tần số thấp có dạng như ở hình 4.18c.

Từ hình này ta tìm được :

$$K_t = \frac{K_0}{1 + \frac{1}{j\omega_t \tau_t}} \quad (4.34)$$

Trong đó, τ_t - hằng số thời gian ở vùng tần số thấp

$$\tau_t = C_{n2} \left(\frac{r_{ce} \cdot R_c}{r_{ce} + R_c} + R_t \right) \text{ từ (4.34) ta có :}$$

$$|K_t(\omega)| = \frac{K_0}{\sqrt{1 + \frac{1}{\omega_t^2 \cdot \tau_t^2}}} \quad (4.35)$$

$$\text{hay } m_t(\omega) = \frac{1}{\sqrt{1 + \frac{1}{\omega_t^2 \cdot \tau_t^2}}} \quad (4.36)$$

Đặc tính tần số ở vùng tần số thấp (4.36) có dạng như ở hình 4.19b. Tần số giới hạn dưới của dải thông được xác định theo công thức

$$\frac{1}{\sqrt{1 + \frac{1}{(\omega \tau)^2}}} = \frac{1}{\sqrt{2}} \quad \text{từ đó } \omega_t = \frac{1}{\tau_t} \quad (4.37)$$

Từ 4.29 đến 4.37 ta có thể rút ra đặc tính tần số ở vùng tần số bất kỳ xác định theo biểu thức:

$$|K(\omega)| = \frac{|K_0|}{\sqrt{1 + \left(\omega \tau_c - \frac{1}{\omega \tau_t} \right)^2}} \quad (4.38)$$

$$m(\omega) = \frac{1}{\sqrt{1 + \left(\omega \tau_c - \frac{1}{\omega \tau_t} \right)^2}} \quad (4.39)$$

Xét đặc tính tần số của mạch khuếch đại như trên, ta chưa xét đến quán tính của tranzisto, tức là coi hằng số $S = \text{const}$.

Thực tế hằng số của Tranzisto phụ thuộc vào tần số: S giảm khi tần số tăng.

$$S = \frac{S_0}{1 + j\omega\tau} \quad , \quad \tau - \text{hằng số thời gian của mạch vào}$$

$$\tau = (C_{be} + C_{b'e}) \cdot \frac{r_{b'b} \cdot r_{b'e}}{r_{b'b} + r_{b'e}} \approx C_{be} \cdot r_b \quad (4.40)$$

Ở vùng tần số thấp và vùng tần số trung bình sai số này có thể bỏ qua. Ở vùng tần số cao trong các bộ khuếch đại dải rộng có khi không thể bỏ qua được. Lúc đó theo (4.29)

$$\dot{K}(\omega) = -\frac{S_0}{(1 + j\omega\tau_t)(1 + j\omega\tau_c)} \approx \frac{K_0}{1 + j\omega\tau'_c} \quad (4.41)$$

$$\text{Trong đó } \tau'_c = \tau + \tau_c \text{ và } m_c(\omega) = \frac{1}{\sqrt{1 + (\omega\tau'_c)^2}} \quad (4.42)$$

Như vậy ở vùng tần số cao trong mạch khuếch đại điện trở Tranzisto lưỡng cực hệ số khuếch đại bị giảm do hai nguyên nhân :

1. Tần số càng cao thì hồ dẫn của Tranzisto càng giảm ,
2. Do điện dung ký sinh lắp ráp, điện dung mạch ra, điện dung tải đấu song song với tải ở mạch ra .

Tổng trở đầu vào: ta chỉ xét ở vùng tần số trung bình. Theo sơ đồ tương đương hình (4.17) thì ở vùng tần số trung bình

$$Z_V \approx R_n + (R_b // r_{be}) \quad (4.43)$$

Trong đó $R_b = R_1 \cdot R_2 / (R_1 + R_2)$

Tổng trở đầu ra ở vùng tần số trung bình

$$Z_z = r_{ce} // R_C \approx R_C \quad (4.44)$$

Hệ số khuếch đại ở vùng tần số trung bình có thể xác định theo công thức gần đúng sau :

$$K_I = \frac{I_t}{I_v} = \beta \cdot \frac{R_C // R_t}{R_t} = \beta \frac{R_C}{R_C + R_t} \quad (4.45)$$

Bộ khuếch đại Emitơ chung cho hệ số khuếch đại dòng điện khá lớn. Nếu $R_C \gg R_t$ thì $K_i \approx \beta$.

Thực tế mạch khuếch đại điện trở Emitơ chung cho hệ số khuếch đại điện áp $|K_o| = 20 \div 100$, $K_i = \beta$

Như vậy mạch khuếch đại điện trở Emitơ chung khuếch đại cả điện áp và dòng điện và cho hệ số khuếch đại công suất khá lớn $(0,2 \div 5)10^3$, có trở kháng vào tương đối lớn , trở kháng ra xác định bởi điện trở colector R_C , điện áp đầu ra ngược pha so với điện áp đầu vào. Do các đặc điểm trên mà khuếch đại emitơ chung được sử dụng khá phổ biến trong kỹ thuật

4.5.2 Khuếch đại bazơ chung

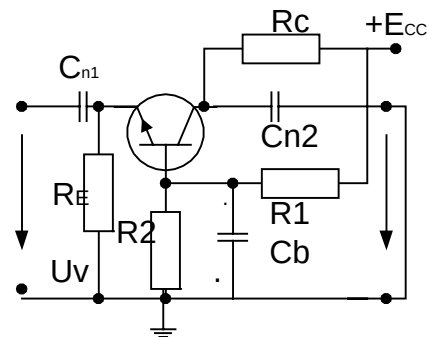
Mạch khuếch đại bazơ chung có sơ đồ nguyên lý trên hình 4.20. Tín hiệu vào đặt ở giữa cực E và cực B, tín hiệu ra lấy giữa cực C và cực B. Các điện trở R_1, R_2 và R_E xác định điểm công tác tĩnh của tầng. Tụ C_b nối cực B của Tranzisto xuống "mát" để khử hồi tiếp âm trên R_2 . Cách xét các đặc tính của mạch cũng tương tự như mạch emitơ chung đã xét.

Ở đây ta không xét tỉ mỉ mà chỉ nhấn mạnh một số đặc điểm chính của mạch này như sau. Trở kháng vào của sơ đồ nhỏ (vì dòng vào là I_E lớn)

$$Z_v \approx R_E // r_b \quad (4.46)$$

Trở kháng này có chỉ số chỉ vài chục ôm $(20 \div 50)\Omega$, đó là nhược điểm lớn của sơ đồ này.

Hệ số khuếch đại dòng điện:



Hình 4.20. Sơ đồ nguyên lý khuếch đại điện trở Bazơ chung

$$K_I \cong \alpha \cdot \frac{R_E \parallel R_t}{R_t} \leq 1 \quad (4.47)$$

Hệ số khuếch đại điện áp:

$$K = \alpha \cdot \frac{R_C \parallel R_t}{R_n + R_v} \quad (4.48)$$

Trong đó R_n - nội trở của nguồn tín hiệu .

Trở kháng ra:

$$Z_r = R_C \parallel r_{CE} \quad (4.49)$$

Như vậy mạch khuếch đại bazơ chung chỉ khuếch đại điện áp mà không khuếch đại dòng điện, điện áp ở đầu vào và đầu ra của mạch khuếch đại đồng pha nhau, trở kháng vào nhỏ, trở kháng ra cùng bậc với sơ đồ emítơ chung . Mạch khuếch đại bazơ chung vẫn được sử dụng trong kỹ thuật do những nguyên nhân sau đây:

- Vì họ đặc tuyến tính của Tranzisto mắc bazơ chung có độ tuyến tính cao nên Tranzisto có thể dùng với điện áp colectơ lớn hơn sơ đồ emítơ chung . Chính vì vậy tầng bazơ chung được dùng khi có điện áp đầu ra lớn.

- Ở vùng tần số cao điện dung vào của tầng emítơ chung khá lớn, nó là tổng điện dung C_{be} và điện dung ghép giữa mạch ra và mạch vào (C_{bc}) phản ánh về mạch vào $C'_{bc} = K.C_{bc}$, nó cỡ 10pF -100pF. Còn ở tầng bazơ chung điện dung vào chỉ là điện dung bazơ - emítơ cỡ vài pF. Điện dung này cùng với điện trở trong của nguồn tín hiệu tạo thành mạch lọc thông thấp với tần số giới hạn trên lớn hơn tần số giới hạn trên của sơ đồ emítơ chung khá nhiều. Do vậy sơ đồ bazơ chung thường được dùng để làm việc ở vùng tần số cao.

4.5.3. Khuếch đại colectơ chung.

Sơ đồ nguyên lý trình bày trên sơ đồ hình 4.21

Ta cũng xét các tham số của mạch ở vùng tần số trung bình. Tín hiệu vào đưa vào giữa cực B và cực E, tín hiệu ra lấy trên R_E , tức là giữa cực E và cực C.

Nếu xây dựng sơ đồ tương đương rồi tìm các quan hệ ta có:

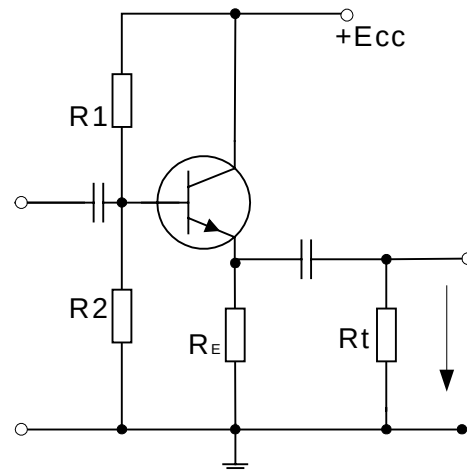
$$Z_v = R_b \parallel r_v \quad (4.49)$$

$$r_v = r_b + (1+\beta)(r_d + R_E \parallel R_t) \quad (4.50)$$

Thường $R_d \ll R_E \parallel R_t$ nên

$$Z_v = R_1 \parallel R_2 \parallel (1+\beta)(R_E \parallel R_t) \quad (4.51)$$

Như vậy Z_v lớn hơn nhiều so với sơ đồ emítơ chung. Ví dụ với tranzisto có β



Hình 4.21 Khuếch đại colectơ chung (lập emítơ)

=50, chọn $R_E // R_t = 1k\Omega$ thì $R_V = 51k\Omega$; lúc đó có thể chọn $R_1 // R_2 = R_b$ khá lớn để có $R_V = 51k\Omega$.

$$Z_r = R_E // r_E \quad (4.52)$$

Vì R_E nhỏ nên tổng trở ra nhỏ $Z_r = 10 \rightarrow 50\Omega$. Tranzistor luôn thông nên U_{BE} nhỏ, vì vậy $U_V = U_{BE} + U_{KE}$ nên $U_{RE} \leq U_V$. Vì vậy:

$$K = \frac{\dot{U}_{mR}}{\dot{U}_{mV}} \leq 1 \quad (4.53)$$

Sơ đồ colectơ chung không khuếch đại điện áp, có điện áp ra xấp xỉ bằng điện áp vào nên người ta gọi tầng colectơ chung là tầng lặp emitor hay tầng lặp lại điện áp.

Hệ số khuếch đại dòng điện

$$K_I = (1 + \beta) \frac{R_E}{R_t + R_E} \quad (4.54)$$

So sánh (4.54) và (4.45) ta thấy nếu chọn R_E cỡ R_C thì hệ số khuếch đại dòng điện trong sơ đồ emitor chung và lặp emitor là gần như nhau.

Hệ số khuếch đại công suất $K_P = K K_I = K_I$.

Trở kháng ra: $Z_r \approx R_E // r_{CE} \quad (4.55)$

Trở kháng ra theo (4.55) cỡ $(10 \div 50)\Omega$.

Như vậy tầng lặp emitor không khuếch đại điện áp mà chỉ khuếch đại dòng điện, tức là cũng khuếch đại công suất, có trở kháng ra nhỏ, trở kháng vào lớn nên được dùng để phối hợp giữa nguồn tín hiệu với tải có trở kháng nhỏ (gọi là tầng đệm) hoặc dùng làm tầng ra làm việc ở chế độ A.

4.5.4. Khuếch đại dùng tranzistor trường FET.

Các sơ đồ khuếch đại dùng FET cũng có tính chất giống như tranzisto lưỡng cực. Nhưng vì hồ dẫn của FET nhỏ hơn của tranzisto lưỡng cực nên hệ số khuếch đại của nó nhỏ hơn khuếch đại dùng tranzistor lưỡng cực. FET kênh dẫn n thường dùng trong phạm vi tần số rất cao. Các mạch khuếch đại dùng FET chỉ mắc nguồn chung hoặc máng chung.

4.5.4.1. Khuếch đại FET mắc cực nguồn chung.

Hình 4.22a là sơ đồ nguyên lý khuếch đại dùng tranzisto trường MOSFET kênh dẫn n đặt sẵn, tương tự như sơ đồ emitor chung hình 4.16. Hình 4.22a) khuếch đại điện trở cực nguồn cung b) đường tải trên họ đặc tuyến .

Tín hiệu cần khuếch đại đưa vào cực cửa G và cực nguồn S qua C_{n1} , tín hiệu ra lấy giữa cực máng D và cực nguồn S qua tụ C_{n2} , tức là trên R_t . Chế độ tĩnh của tầng được xác định bởi R_S và R_2 (có thể cả R_1). Hình 4.22b là họ đặc tính ra của tranzisto trường với các đường tải. Nguyên tắc chọn chế độ tĩnh giống như ở mạch emitor chung. Chọn để có:

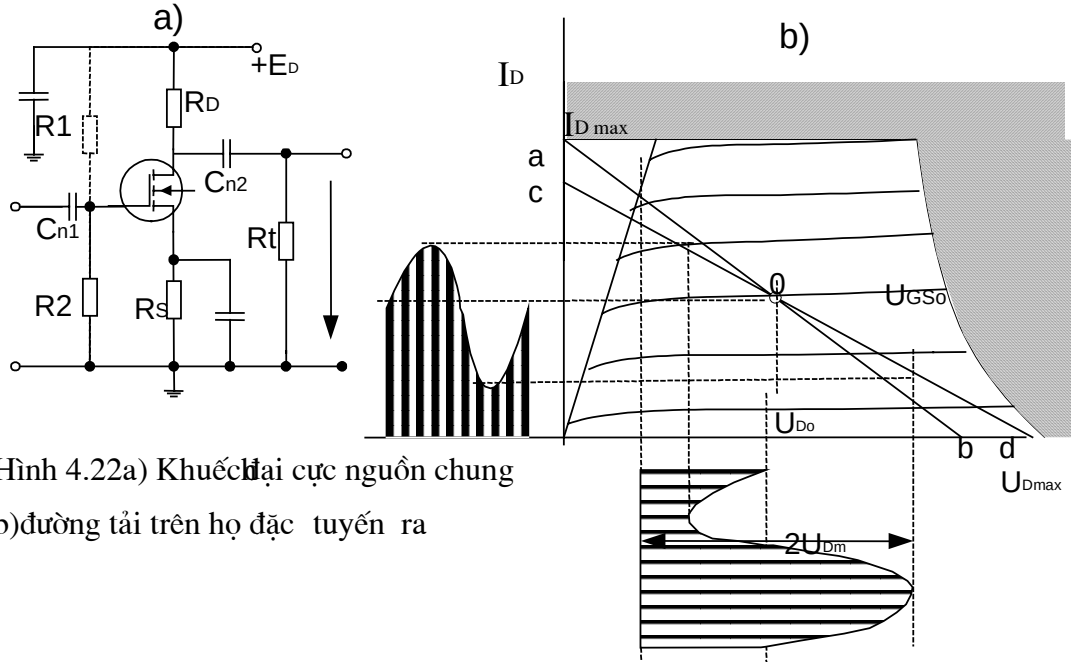
$$U_{DS0} > U_{ra\ m} + \Delta U_{DS} \quad (4.56)$$

Đường tải tĩnh một chiều ab cũng dựng tương tự như ở mạch emitter chung theo phương trình tải:

$$U_{DS} = U_D = E_D - I_D(R_D + R_S) \quad (4.57)$$

Điểm a ứng với $U_{DS} = E_D$, $I_D = 0$, điểm b ứng với $U_{DS} = 0$, $I_D = \frac{E_D}{R_S + R_D}$.

Điểm công tác tĩnh 0 chọn trên đường tải tĩnh ab ứng với điểm U_{GS0} , U_{DS0} , I_{D0} . Đường tải xoay chiều xác định theo $R_{t\sim} = R_D // R_t$. Nếu tải cũng là một tầng



Hình 4.22a) Khuếch đại cực nguồn chung

b) đường tải trên họ đặc tuyến ra

khuếch đại như hình 4.22a thì coi $R_t \approx \infty$ và đường tải xoay chiều trùng với đường tải tĩnh.

Khác với tranzisto lưỡng cực, ở FET chế độ tĩnh có thể có U_{GS0} là âm, dương hoặc bằng 0.

- Trường hợp $U_{GS0} < 0$. Điện trở R_2 và R_S xác định $U_{GS0} < 0$ (xem tiết 4.4,3,c). $U_{GS0} = - I_{D0} \cdot R_S$. Điện trở R_S được xác định:

$$R_S = \frac{U_{DS0}}{I_{D0}} \quad (4.58)$$

Điện trở R_2 chọn nhỏ hơn trở kháng vào của tranzisto vài bậc để giảm ảnh hưởng của nhiệt độ và tính tản mạn tham số của FET đến trở kháng vào của tầng. Chọn $R_2 = 1 \div 5 \text{ M}\Omega$. Muốn tăng độ ổn định cần tăng R_S , nhưng tăng R_S làm thay đổi U_{GS0} vì vậy cần mắc R_1 để bù điện áp cho cực cửa.

$$U_{GS0} = U_{S0} - U_{G0} = I_{D0} R_S - \frac{E_D R_2}{R_1 + R_2} \quad (4.59)$$

$$R_1 = \frac{E_D R_2}{U_{S0} - U_{GS0}} - R_2 \quad (4.60)$$

Như vậy phải chọn nguồn

$$E_D = U_{DS0} + U_{S0} + I_{D0} R_D \quad (4.61)$$

Điện trở R_D chọn:

$$R_D = (0,05 \div 0,15) R_i \quad (4.62)$$

R_i - Nội trở của FET (đã được chọn)

U_{S0} chọn khoảng $(0,1 \div 0,3) E_D$

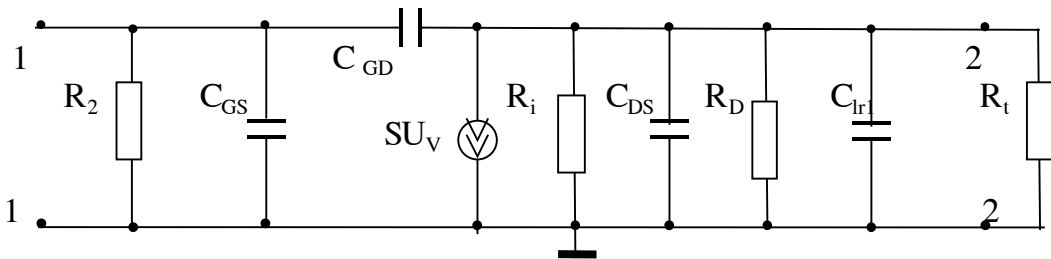
E_D được chọn :

$$E_D = \frac{U_{D0} + I_{D0} R_D}{0,7 \div 0,9} \quad (4.62)$$

- Trường hợp $U_{GS} > 0$. Trường hợp này là trường hợp điển hình của MOSFET kênh cảm ứng n, nên ta dùng các công thức (4.59) và (4.60) đổi dấu trước U_{GS0} .

Tương tự như Tranzisto lưỡng cực , ở tranzisto trường cần quan tâm đến $U_{DS \max}$, $I_{D \max}$, $P_{D \max}$ (xem hình 4.22b).

Để xác định các tham số của tầng khuếch đại cần dùng sơ đồ tương đương hình 4.23



Hình 4.23 sơ đồ tương đương của mạch khuếch đại điện trpr cực nguồn chung.

Ở đây ta chỉ phân tích ở vùng tần số trung bình, bỏ qua các điện dung ký sinh trong mạch, ta có:

$$\begin{aligned} U_{ra} &= - S U_v \cdot R_0 \\ K &= - S R_0 \end{aligned} \quad (4.63)$$

$$R_0 = R_i // R_{t\sim}; R_{t\sim} = R_D // R_t$$

$$\text{Thường } R_t \ll R_i; R_t \ll R_D \text{ nên } K \approx - S R_t \quad (4.64)$$

Điện trở vào :

$$Z_v \approx R_1 // R_2 = \frac{R_1 \cdot R_2}{R_1 + R_2} \quad (4.65)$$

Điện trở ra:

$$Z_r = R_D // R_i \approx R_D \quad (2.66)$$

4.5.4.2 Sơ đồ cực máng chung hay lặp cực nguồn.

Sơ đồ lặp cực nguồn giống như sơ đồ lặp emitor nhưng trở kháng vào của nó rất lớn ($10^7 \div 10^{12}$)Ω. Sơ đồ hình 4.24.

Hình 4.24 tương tự như tầng lặp emitor hình 4.21

Hệ số khuếch đại điện áp

$$\dot{K} = \frac{\dot{U}_{mra}}{\dot{U}_{mV}} \approx 1$$

Trở kháng vào

$$Z_V = r_{gs} + (1 + \beta)R_S = r_{gs} [1 - SR_S] \quad (4.67)$$

$$\text{Trở kháng ra:} \quad Z_{ra} \approx \frac{1}{S} // R_S \quad (4.68)$$

5. Tổng quan về ba loại sơ đồ dùng tranzistor lưỡng cực và tranzistor trường.

Lý thuyết tỷ mỉ nghiên cứu 3 loại sơ đồ dùng tranzistor lưỡng cực và tranzistor trường khá phức tạp. Tuy nhiên có thể thấy được những tham số và đặc tính quan trọng của các sơ đồ thông qua việc nghiên cứu trên. Để đánh giá so sánh các sơ đồ ta có thể dùng bảng 4.1 sau:

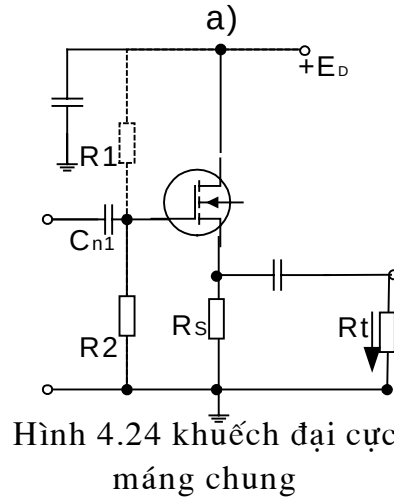
Bảng 4.1

Sơ đồ Tham số	Emitor Chung	Colector chung	Bazơ chung	Nguồn chung (SC)	Máng chung (DC)	Cửa chung (GC)
K_U	Lớn	Nhỏ	Lớn	T. bình	Nhỏ	T. bình
K_i	Lớn	Lớn	Nhỏ	Rất lớn	Rất lớn	Nhỏ
Z_V	Trung bình	Lớn	Nhỏ	Rất lớn	Rất lớn	Nhỏ
Z_r	Trung bình	Nhỏ	Lớn	T. bình	Nhỏ	Lớn
φ	π	0	0	π	0	0

Từ bảng trên có thể thấy:

Mạch khuếch đại emitor chung có hệ số khuếch đại công suất lớn nhất (vì K_u và K_i đều lớn), trở kháng vào và trở kháng ra của nó có giá trị trung bình nên ghép với nguồn tín hiệu và tải khá tốt ; vì vậy sơ đồ này được sử dụng rộng rãi hơn cả. Trong khi đó tầng FET muốn có K_u lớn cần có R_i lớn, làm giảm tần số giới hạn trên của mạch.

- Mạch lặp Emitor chung và lặp nguồn thường dùng để phối hợp trở kháng với tải nhỏ và nguồn tín hiệu vào có trở kháng lớn.



- Mạch Emitơ chung có hồi tiếp âm trên R_E thường được dùng để làm nguồn dòng, mạch lặp emitơ dùng làm nguồn áp.
- Mạch dùng FET có hệ số khuếch đại điện áp nhỏ vì hồ dẫn nhỏ, mạch lặp cực nguồn có trở kháng ra lớn hơn mạch lặp emitơ.
- Các mạch dùng FET có ưu điểm lớn là trở kháng vào rất lớn.
- ở tần số cao mạch bazơ chung có nhiều ưu điểm hơn so với mạch emitơ chung và colectơ chung.

4.6 VÍ DỤ TÍNH TOÁN MỘT MẠCH KHUẾCH ĐẠI ĐIỆN TRỞ EMITƠ CHUNG.

Xét ví dụ tính toán một mạch khuếch đại tín hiệu âm tần sau đây.

1. Số liệu ban đầu :

Để tính toán một mạch khuếch đại điện trở ta căn cứ vào số liệu ban đầu sau.

- Biên độ điện áp ra U_{mr} , thường nhỏ hơn 1v
- Biên độ điện áp vào U_{mv} , thường dưới 1mv
- Điện trở R_t , vài trăm Ω đến vài k Ω
- Dải thông $f_t \div f_c$ từ vài chục Hz đến vài chục kHz
- M_t, M_c - hệ số méo biên độ ở tần số thấp f_t và tần số cao f_c .
- E_{CC} - điện áp nguồn, có thể cho trước hoặc tự chọn.

Trong ví dụ cho trước :

$$R_t = 280\Omega ; U_{mra} = 220\text{mv}; U_{mv} = 18\text{mv}$$

$$f_t = 200 \text{ Hz} ; f_c = 9\text{kHz} ; M_t = M_c = \frac{1}{m_{t,c}} = 1,2$$

$$E_{CC} = 15\text{V}.$$

2. Chọn Tranzisto

Đây là khuếch đại tuyến tính làm việc ở chế độ A dùng tranzisto công suất nhỏ tần số thấp (âm tần) để đảm bảo độ khuếch đại cần thiết.

$$K = \frac{U_{mr}}{U_{mv}} = \frac{220}{18} = 12$$

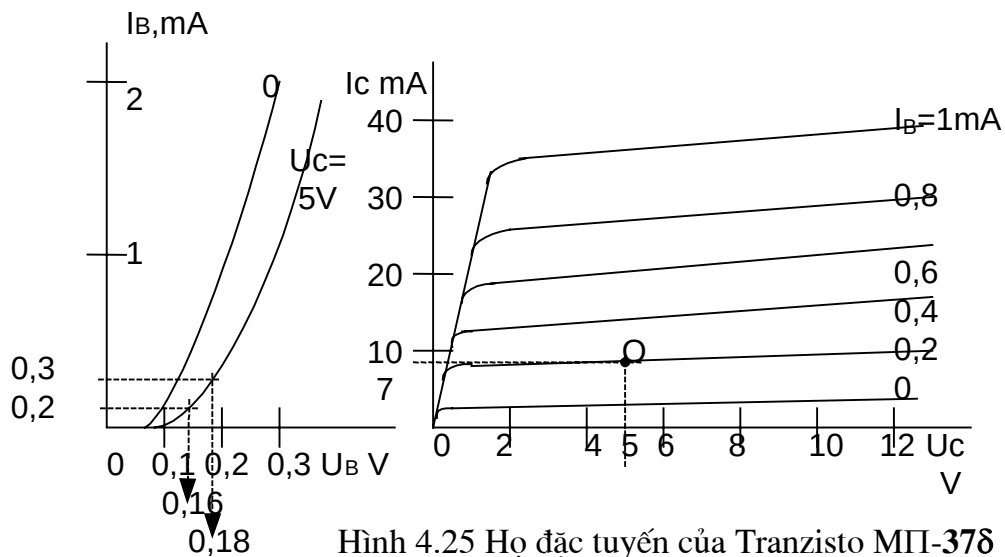
Đối với tranzisto công suất dưới 1W thì $h_{11} = 300 \div 3000 \Omega$.

$$\text{ví dụ thử chọn } h_{11e} = 1\text{k}\Omega ; K \cong S R_t = \frac{h_{21}}{h_{11}} \cdot R_t$$

Từ (4.69) ta có :

$$\beta = h_{21e} = \frac{K \cdot h_{11e}}{R_t} = \frac{12 \cdot 1000}{280} = 42.$$

Tra sổ tay ta thấy có nhiều tranzisto âm tần công suất nhỏ có $\beta \geq 42$. Ví dụ chọn MII - 37 δ - bóng Nga có $P = 150\text{mw}$, $f_g = 1\text{Mhz}$, $\beta = 50$.



Hình 4.25 Họ đặc tuyến của Tranzisto MII-378

Khi chọn tranzisto nên chọn loại rẻ tiền, sẵn có. Nếu đặc tuyến của tranzisto đã chọn không cho trong các sổ tay ta có thể lấy đặc tuyến của nó.

Tranzisto MII - 37 δ - có đặc tuyến ra trên hình 4.25.

Nếu như sau khi tính mà K lớn, tức là β lớn thì có thể chọn 2 hoặc 3 tầng khuếch đại để thỏa mãn β.

3. Chọn chế độ tĩnh của tranzisto (hình 4.25)

Điện trở R_C chọn bằng $(2 \div 3)R_t$.

Chọn R_c bằng $1k\Omega$

Tải xoay chiều là :

$$R_{t\sim} = R_C // R_t = \frac{280 \cdot 1000}{280 + 100} = 210\Omega$$

Biên độ điện áp ra là 220mv nên biên độ dòng điện ra là :

$$I_{mr} = \frac{220}{210} \cong 1mA$$

Điểm công tác O chọn phải thỏa mãn

$$I_{C0} \geq I_{mra} + I_{c \min}$$

Theo đặc tuyến chọn $I_{Cmin} = 1mA$ như vậy $I_{C0} \geq 2mA$. Để có tuyến tính tốt ta chọn $I_{C0} = 7mA$, ứng với $I_{B0} = 0,2 mA$ (xem hình 4.25b), $U_{CE0} = 5V$.

Công suất tiêu tán (toả nhiệt) trên colectơ là :

$P_o = U_{CE0} \cdot I_{C0} = 7[mA] \cdot 5 [V] = 35mw$ nhỏ hơn 150mw, cho trong sổ tay của MII - 37 δ. Như vậy tranzisto không bị nóng.

Theo đặc tuyến hình 4.25 ta xác định được

$$U_{BE0} = 0,16 V$$

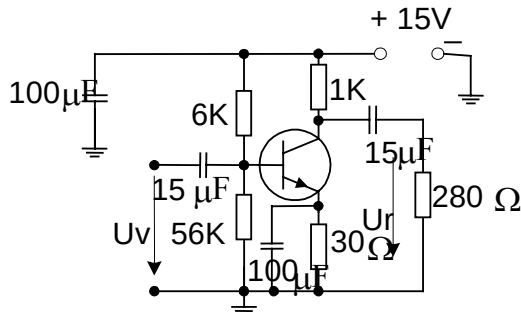
4. Tính toán các điện trở trong mạch.

Đặc tuyến tải tĩnh là đường dựng theo phương trình

$$U_{CE} = E_{CC} - I_{CO}(R_C + R_E) \text{ nên}$$

$$R_C + R_E = \frac{E_{CC} - U_{CE0}}{I_{CO}} = \frac{15 - 5}{7} = 1,4k\Omega$$

R_E chọn sao cho $U_{RE} = (0,02 \div 0,1) U_{RC}$.



Hình 4.26. Khuếch đại điện trở emitter chung với các thông số tính trên tranzistor 378

Thường theo kinh nghiệm chọn R_E có trị số: $20\Omega < R_E < 100\Omega$

Chọn $R_E = 30\Omega$ thì $u_{RE} = 30 \cdot 7 \cdot 10^{-3} = 0,21V$

Do vậy $U_{BO} = U_{BEO} + U_{REO} = 0,16 + 0,21 = 0,37V$.

U_{BO} là sụt áp trên R_2 . Để U_{BO} ổn định $R_2 = 3 I_{B0}$ hoặc $I_{R2} = (0,3 \div 3) I_{B0}$. Chọn $I_{R2} = 0,3 I_{B0} = 0,3 \cdot 0,2 = 0,06mA$.

$$R_2 = \frac{U_{B0}}{I_{R2}} = \frac{0,37}{0,06} \approx 6k\Omega$$

$$R_1 = \frac{E_{CC} - U_{B0}}{I_{R2} + I_{B0}} = \frac{15 - 0,37}{0,06 + 0,2} = 56k\Omega$$

Như vậy theo cách chọn và tính toán trên ta có:

$$R_1 = 56K\Omega; R_2 = 6K\Omega; R_C = 1K\Omega; R_E = 30\Omega.$$

5. Tính các tham số của mạch khuếch đại

Để tính khuếch đại của tầng cần xác định h_{11e} , h_{21e} . Chúng có thể đo hoặc xác định trên họ đặc tuyến hình 4.25.

$$h_{11e} = \left. \frac{\Delta U_{BE}}{\Delta I_B} \right|_{U_C = \text{const}}$$

ứng với $U_{C0} = 5V$, Khi $U_{BE0} = 0,16V$ thì $I_B = 0,2mA$

Khi $U_{BE} = 0,18V$ thì $I_B = 0,3mA$.

$$h_{11e} = \frac{(0,18 - 0,16)(V)}{(0,3 - 0,2)(mA)} \approx 200\Omega$$

$$h_{21e} = \left. \frac{\Delta I_C}{\Delta I_B} \right|_{U_C = \text{const}}$$

Khi $I_C = 7mA$ thì $I_B = 0,2mA$.

Khi $I_C = 14mA$ thì $I_B = 0,4mA$.

$$h_{21} = \frac{14 - 7}{0,4 - 0,2} = 35$$

Theo các tham số trên thì:

$$K = \frac{h_{21e}}{h_{11e}} \cdot R_{t \sim} = \frac{35}{200} \cdot 210 = 36,75.$$

Như vậy sơ đồ bảo đảm K lớn hơn 12 theo yêu cầu. Nghĩa là còn dư hệ số khuếch đại nên cũng có thể tạo hồi tiếp âm để tăng độ ổn định của mạch.

Trở kháng vào

$$R_V = \frac{R_1 \cdot R_2 \cdot h_{11e}}{R_1 \cdot R_2 + R_1 \cdot h_{11e} + R_2 \cdot h_{11e}} = 0,19 K\Omega = 190\Omega.$$

6. Tính toán các tụ điện :
Chọn tụ nối tầng C_{n1} và C_{n2} thoả mãn :

$$\frac{1}{\omega_t C_n} \leq (0,1 \div 0,3) R_v$$

$$C_{n1} = C_{n2} \geq \frac{1}{2\pi \cdot 200 \cdot 190 \cdot 0,3} = 12,5\mu F$$

Chọn $C_{n1} = C_{n2} = 15\mu F - 15v$.

Chọn C_E thoả mãn: $\frac{1}{\omega_t C_E} \leq (0,1 \div 0,3) R_E$; $C_E = \frac{1}{2\pi \cdot 200 \cdot 30 \cdot 0,3} \approx 80\mu F$

Chọn $C_E = 100\mu F - 16v$

Tụ lọc nguồn C_L chọn $\frac{1}{\omega_t C_E} \leq (0,1 \div 0,3) r_o$

r_o là nội trở của nguồn.

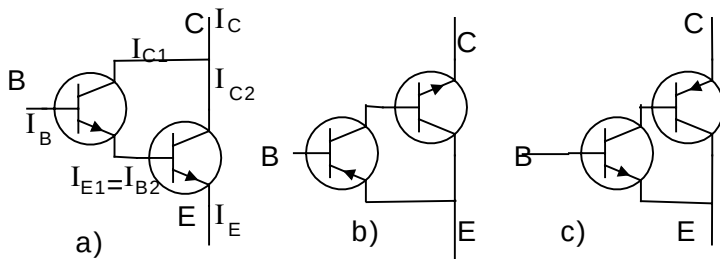
Chọn $C_L = 200\mu F$

4.7. Một số cách mắc tranzisto đặc biệt trong khuếch đại .

4.7. 1 Mắc Darlington

Khi yêu cầu hệ số khuếch đại dòng điện lớn hoặc tăng trở kháng vào ở các mạch lắp emitor người ta mắc tổ hợp 2 tranzisto thành 1 gọi là mắc Darlington như ở hình 4.27

Xét cách mắc thứ



Hình 4.27 Các dạng mắc Darlington

nhất hình 4.27a. Ta có

$$I_c = I_{c1} + I_{c2}$$

$$\text{mà } I_{c1} \cong \beta_1 I_{B1} + I_{C10}; \quad I_{c2} \cong \beta_2 I_{B2} + I_{C20}; \quad I_{E1} =$$

$$I_{B2} \approx I_{C1} \text{ nên: } I_{C2} \approx \beta_2 \cdot \beta_1 I_{B1} + \beta_2 I_{C10} + I_{C20}$$

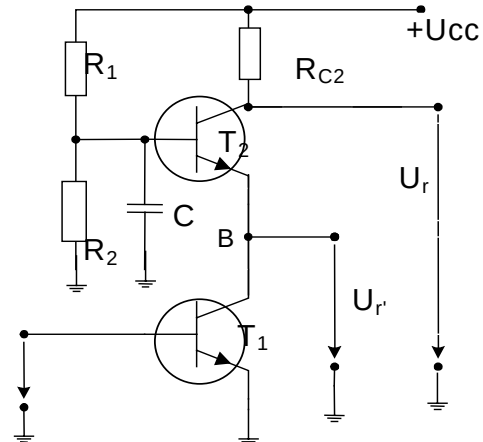
$$I_c = \beta_1 I_{B1} + I_{C10} + \beta_1 \cdot \beta_2 \cdot I_{B1} + \beta_2 I_{C10} + I_{C20}. \text{ Với } \beta_1 \beta_2 \text{ khá lớn thì } I_c \approx \beta_1 \cdot \beta_2 I_{B1}$$

Như vậy hai tranzisto mắc Darlington hình 4.27a tương đương với một tranzisto có hệ số khuếch đại dòng tĩnh $\beta = \beta_1 \beta_2$. Hình 4.27b,c dùng hai tranzisto khác tính để bù nhiệt. Các tranzisto mắc Darlington có các đặc điểm sau đây :

- Dòng dư của tranzisto mắc Darlington lớn (Dòng ngược I_{CE0}) vì dòng dư của T_1 được T_2 khuếch đại nên khá lớn ,vì vậy không mắc thêm tầng thứ ba.
- Vì mặt ghép emitor - bazơ của hai tranzisto, tức hai điốt , ghép nối tiếp nên điện áp một chiều cũng như mức trôi của điện áp này lớn gấp đôi so với trường hợp dùng một tranzisto.

4.7.2.Mạch Kackot

Mạch kackot dùng hai tranzisto lưỡng cực T_1 mắc emitor chung T_2 mắc bazơ chung như ở hình 4.28 để kết hợp ưu điểm của cả hai cách mắc. Tầng ra T_2 làm nhiệm vụ ngăn cách ảnh hưởng giữa mạch vào và mạch ra. Mạch Emitor chung có trở kháng vào lớn, tải của nó là tầng bazơ chung có trở kháng vào nhỏ nên tần số làm việc tăng cao(4.4.1). Mặt khác điện dung vào của tầng bazơ chung nhỏ nên tầng emitor chung làm việc ở tần số cao như tầng bazơ chung. Muốn vậy người ta thiết kế tầng T_1 có hệ số khuếch đại điện áp $K_1 = -1$, Tầng T_2 có hệ số khuếch đại điện áp $K_2 = S R_{C2}$. Như vậy $K = K_1 \cdot K_2 = - S R_{C2}$.



Hình4.28 Sơ đồ

4.8 KHUẾCH ĐẠI DÀI RỘNG VÀ KHUẾCH ĐẠI XUNG.

Tín hiệu xung có phổ rất rộng nên khuếch đại xung cũng là khuếch đại dải rộng. Để khuếch đại tín hiệu xung người ta dùng khuếch đại điện trở đã xét với cách chọn các tham số của mạch thích hợp và có thể mắc thêm các mạch sửa dạng xung.

4.8.1 Phân tích méo dạng xung

Để phân tích méo dạng xung khi dùng khuếch đại điện trở đã xét người ta thường không dùng đặc tính tần số $K(\omega)$ mà dùng đặc tính quá độ $h(t)$.Muốn vậy tiện lợi hơn cả là dùng hệ số khuếch đại toán tử $K(s)$, chính là hàm $K(j\omega)$ mà thay

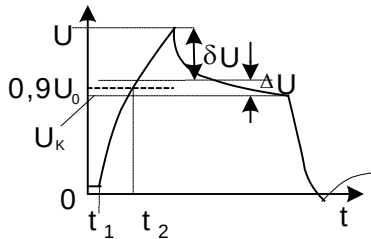
biến $j\omega$ bằng biến s , gọi là toán tử Laplas đã xét trong toán cao cấp. Lúc này điện áp vào và ra tức thời $u_v(t)$, $u_r(t)$ sẽ có ảnh là $U_v(s)$ và $U_r(s)$: $U_r(s) = K(s) \cdot U_v(s)$

Nếu $u_v(t)$ là tác động bậc thang đơn vị thì ảnh của nó là $U_v(s) = 1/s$ nên $U_r(s) = \frac{K(s)}{s}$. Nếu ta chuẩn hoá $U_r(s)$ theo K_0 thì gọi đó là ảnh của đặc tính quá độ $h(s)$:

$$h(s) = \frac{U_r(s)}{K_0} = \frac{K(s)}{K_0 s} = \frac{m(s)}{s} \quad (4.69)$$

Hàm $h(s)$ tìm được ứng với (4.41) là :

$$h(s) = \frac{1}{s(1 + \frac{1}{s\tau_t})(1 + s\tau_c)}$$



Hình 4.29 .Méo dạng xung

Từ đó ta có đặc tính quá độ của mạch khuếch đại điện trở emitter chung là

$$h(t) \approx e^{-t/\tau_t} - e^{-t/\tau_c} \quad (4.70)$$

Theo đặc tính quá độ $h(t)$ có thể đánh giá méo dạng xung ở đầu ra của mạch khuếch đại. Một xung vuông có độ rộng t_x (thời gian tồn tại xung) sau khi được khuếch đại sẽ có dạng như hình 4.29 .Xung đầu ra có biên độ $U_0 = K_0 \cdot U_v$, U_v - biên độ xung điện áp đầu vào. Méo xung đánh giá định lượng bằng thời gian sườn trước t_s , lượng vón đỉnh xung δU , độ sụt đỉnh xung ΔU . Thời gian sườn trước t_s là khoảng thời gian xung ra đạt 0,1 đến 0,9 trị số biên độ : $t_s = t_2 - t_1$. Độ sụt đỉnh xung $\Delta U = U_0 - U_K$, U_K - Giá trị của xung khi xung đầu vào kết thúc . Lượng vón đỉnh xung $\delta U = U_M - U_0$. U_M - trị số cực đại xung ra đạt được vào thời điểm ngay sau lúc xung vào xuất hiện.

Sử dụng định lý toán học có thể tìm hàm gốc khi biết hàm ảnh:

$$\begin{aligned} \lim_{t \rightarrow 0} f(t) &= \lim_{p \rightarrow \infty} f(p) \cdot p \text{ để tìm hàm quá độ } h(t): \\ \lim_{t \rightarrow \infty} h(t) &= \lim_{p \rightarrow 0} h(p) \cdot p \end{aligned} \quad (4.71)$$

Hay

$$\begin{aligned} \lim_{t \rightarrow 0} h(p) &= \lim_{p \rightarrow \infty} m(p) \\ \lim_{t \rightarrow \infty} h(p) &= \lim_{p \rightarrow 0} m(p) \end{aligned}$$

Từ (4.71) ta thấy dạng đặc tính biên độ tần số ở vùng tần số cao sẽ quyết định dạng của đặc tính quá độ ở đoạn biến thiên nhanh của xung (sườn xung), dạng

đặc tính tần số ở miền tần số thấp sẽ quyết định dạng của đặc tính quá độ ở miền biến thiên chậm của xung (đỉnh xung). Xét từng miền đó riêng biệt để đánh giá méo dạng xung.

Miền biến thiên nhanh ($t \ll \tau_c$) thì (4.70) là:

$$h(t) \approx 1 - e^{-\frac{t}{\tau_c}} \quad (4.72)$$

Xác định thời gian thiết lập xung hay thời gian sườn trước xung:

$$0,1 = 1 - e^{-\frac{t_1}{\tau_c}} \quad ; 0,9 = 1 - e^{-\frac{t_2}{\tau_c}} \quad . \text{Từ đó xác định:} \quad t_x = t_2 - t_1 = 2,2 \tau_c = 0,35/f_c \quad (4.73)$$

Như vậy hằng số thời gian của mạch ở vùng tần số cao $\tau_c = R_{td} C_{td}$ (xem 4.30) càng nhỏ thì biên trên của dải tần số càng cao, tức là méo sườn trước càng nhỏ.

Miền biến thiên chậm ($t \gg \tau_c$) ứng với thời gian đỉnh xung:

$$h(t) \approx e^{-\frac{t}{\tau_t}} \approx 1 - \frac{t}{\tau_t} \quad (4.74)$$

Lượng sụt đỉnh $\Delta = \frac{\Delta U}{U_0}$ vào thời điểm kết thúc xung là:

$$\Delta = [1 - h(t_x)] = \frac{t_x}{\tau_t} = \frac{t_x}{C_n R_{td}} \quad (4.75)$$

Ta có thể xác định trị số C_n theo lượng sụt đỉnh Δ đã cho:

$$C_n = \frac{t_n}{R_{td} \cdot \Delta} \quad (4.76)$$

4.8.2. Sửa méo trong khuếch đại điện trở.

Qua phân tích trên ta thấy méo dạng của xung gắn liền với đặc tính biên độ tần số của mạch khuếch đại. Trong các bộ khuếch đại dải rộng phải khuếch đại tín hiệu có dải tần số từ vài chục Hz tới hàng chục MHz. Nếu không áp dụng các biện

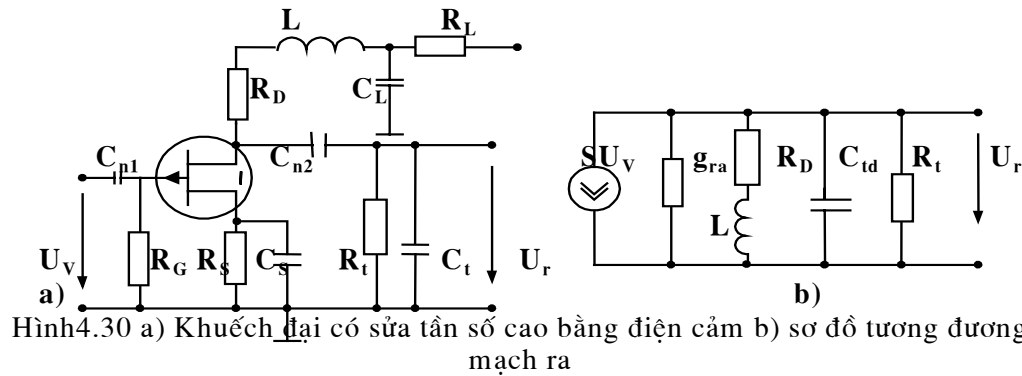
pháp sửa đặc tuyến tần số thì không thể đảm bảo có độ khuếch đại đồng đều trong một dải rộng như vậy. Vì vậy để mở rộng dải thông cần áp dụng các biện pháp sau:

1. Chọn phần tử khuếch đại có diện tích khuếch đại lớn (hỗ dẫn lớn và các điện dung ký sinh nhỏ)
2. Mắc thêm các phần tử vào mạch tải hoặc mạch hồi tiếp để sửa đặc tuyến tần số.

+ Sửa đặc tính tần số ở vùng tần số cao.
Mạch sửa đơn giản nhất là mạch có mắc thêm điện cảm L nối tiếp với tải colectơ hoặc tải cực máng. Hình 4.30a,b là sơ đồ nguyên lý và sơ đồ tương đương (mạch ra) của mạch khuếch đại dùng tranzisto trường có điện cảm L mắc nối tiếp

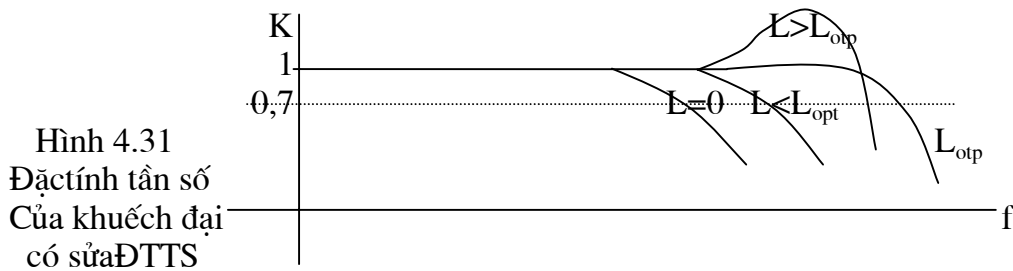
với tải R_D để sửa đặc tính tần số ở vùng tần số cao. Điện cảm L làm tăng trở kháng cực máng ở vùng tần số cao nên tăng hệ số khuếch đại của tầng ở tần số cao, khử tác hại của C_{td} . Điện cảm L được chọn sao cho nó cùng với C_{td} và R_t lập thành một khung cộng hưởng song song có hệ số phẩm chất Q thoả mãn : $Q^2 = L_{opt}/C_{td}.R_t = 0,414$. thì độ vón đỉnh xung $\delta = (\Delta U/U).100\%$ đạt 3%. Khi tăng Q^2 độ vón đỉnh xung sẽ tăng lên. Hình 3.31 là đặc tính tần số của mạch khuếch đại khi có mắc điện cảm sửa và không có sửa.

Mở rộng dải thông ở vùng tần số cao bằng cách mắc mạch sửa đồng thời cũng làm giảm thời gian thiết lập xung. Mắc điện cảm L để sửa tần số cao có hiệu



quả tốt đối với khuếch đại dùng FET ; còn các khuếch đại dùng tranzisto lưỡng cực hiệu quả sửa còn phụ thuộc vào tham số của tranzisto. Trong các mạch khuếch đại IC hầu như không sửa bằng điện cảm.

Trong các mạch khuếch đại dùng tranzisto lưỡng cực để sửa đặc tính tần số ở vùng tần số cao người ta thường sử dụng mạch hồi tiếp âm theo tần số. Ở vùng tần số thấp và tần số trung bình thì hồi tiếp âm hoạt động, hệ số khuếch đại giảm. Ở vùng tần số cao hồi tiếp âm giảm nên độ khuếch đại tăng.



+ Sửa đặc tính tần số ở vùng tần số thấp:

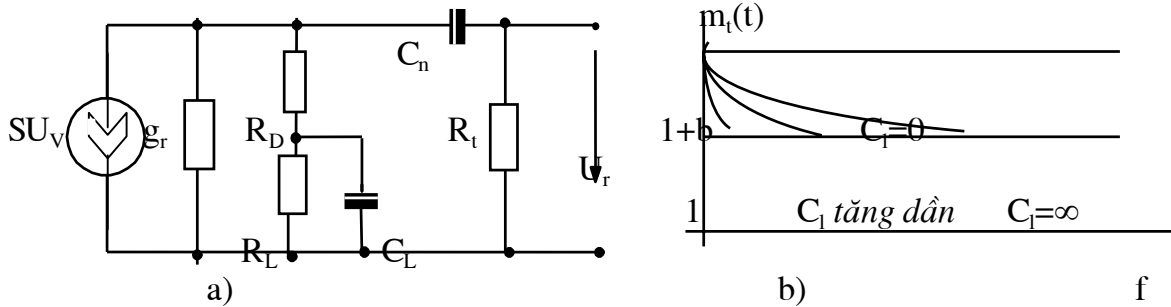
Sửa đặc tính tần số ở vùng tần số thấp thường được thực hiện bằng cách chọn trị số hằng số thời gian của mạch lọc $R_L C_L$ (xem hình 4.16). Khi phân tích đặc

tính tần số ta coi $\frac{1}{\omega C_L} \rightarrow 0$ nghĩa là $C_L \rightarrow \infty$ hay $\tau_{Loc} = R_L C_L = \infty$. Nếu $C_L \neq \infty$ thì

phải tính đến ảnh hưởng của nó đến mạch khuếch đại ; lúc này sơ đồ tương đương mạch ra của mạch khuếch đại hình 4.18c có dạng như hình 4.32a. Để đơn giản ta chỉ xét méo do mạch $R_L C_L$ gây ra ngay tại colectơ của mạch, và xét ở trường hợp

thường gặp $\frac{1}{g_r} = R_{ra} \gg R_t$ và coi $C_E = \infty$ (tụ C_E ngắn mạch hoàn toàn điện trở R_E ở

hình 4.16). Lúc đó



Hình 4,32 a) Sơ đồ tương đương mạch ra xét khả năng sửa tần số thấp của mạch lọc nguồn b) Đặc tính tần số có sửa.

$$= -K_0 \left(1 + \frac{b}{1 + j \omega \tau_L} \right) \quad (4.77)$$

$$\text{ở đây } b = \frac{R_L}{R_C}$$

$$\left| \dot{K}_t(\omega) \right| = |K_0(\omega)| \sqrt{\frac{(1+b)^2 + (\omega \tau_L)^2}{1 + (\omega \tau_L)^2}} \quad (4.78)$$

Đồ thị hàm đặc tính biên độ tần số $m_t(\omega) = \frac{|\dot{K}_t(\omega)|}{|K_0|}$ trình bày trên hình 4.32b.

Như vậy khi trị số của C_L là hữu hạn ($C_L < \infty$) thì hệ số khuếch đại tăng cao ở vùng tần số

thấp, đặc biệt rõ khi $R_L \geq R_C$. Đặc tính quá độ của mạch tính đến ảnh hưởng của mạch $R_L C_{IL}$ có dạng:

$$h(t) = 1 + b \left(1 - e^{-\frac{t}{\tau_L}} \right) \quad (4.79)$$

Lượng sụt đỉnh của xung ΔL :

$$\Delta L = -\frac{t_x}{C_L R_L} \quad (4.80)$$

Như vậy mạch $R_E C_E$ làm tăng hệ số khuếch đại ở vùng tần số thấp, bù lại lượng giảm hệ số khuếch đại do tụ nối tầng C_n gây nên. Nếu tính đến cả tụ nối tầng và mạch lọc $R_E C_E$ thì hệ số khuếch đại ở vùng tần số thấp là:

$$\dot{K}_t(\omega) = K_0 \left(1 + \frac{b}{1 + j\omega\tau_L} \right) \frac{j\omega\tau_t}{1 + j\omega\tau_t} \quad (4.81)$$

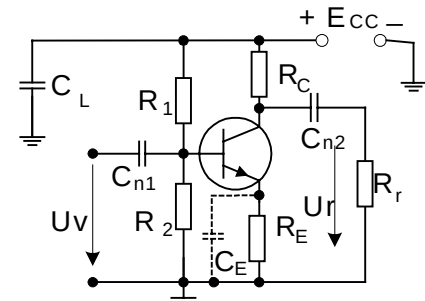
Chọn giá trị tối ưu của $C_L = C_{L \text{ opt}} = \frac{\tau_t}{R_E}$ thì lượng sụt đỉnh sẽ nhỏ nhất.

Nếu chọn $C_L > C_{L \text{ opt}}$ thì lượng tăng điện áp do mạch $R_L C_L$ (do tăng trị số tải) không đủ bù lượng sụt đỉnh do tụ nối tầng gây nên; còn nếu chọn $C_L < C_{L \text{ opt}}$ thì lại được bù quá mức làm tăng độ vón đỉnh xung.

4.9 Khuếch đại điện trở có hồi tiếp âm.

Hồi tiếp âm được sử dụng rộng rãi trong các mạch khuếch đại điện trở, đặc biệt là hồi tiếp âm nối tiếp theo dòng điện. Trong các mạch khuếch đại emitor chung hình 4.16 hoặc cực nguồn chung hình 4.22a. Hồi tiếp âm nối tiếp theo dòng điện tồn tại trên mạch định thiên $R_E C_E$ hoặc $R_S C_S$. Các mạch khuếch đại $\dot{K}$ và hồi tiếp β như hình 4.3 thì rõ ràng đây là hồi tiếp nối tiếp theo dòng điện như hình 4.4 d.

Thật vậy với mạch hình 4.16 điện áp trên $R_E C_E$ (hoặc $R_S C_S$ hình 4.22a), xuất hiện bởi dòng emitor (hoặc dòng cực nguồn- Source), áp vào các cực bazơ - emitor (hoặc Gate - source), ngược pha với điện áp tín hiệu vào nên đó là hồi tiếp âm làm giảm hệ số khuếch đại. Hồi tiếp âm phụ thuộc vào tần số: Điện áp trên $Z_E = R_E // C_E$ (hoặc $Z_S = R_S // C_S$) vì Z_E (hoặc Z_S) phụ thuộc vào tần số. Tần số càng giảm thì trở kháng của tụ C_E (hoặc C_S) càng tăng, tức là trở kháng phức Z_E (hoặc Z_S) của mạch emitor (Source) càng tăng. Nếu bỏ qua méo do tụ nối tầng C_n gây nên thì hệ số khuếch đại của mạch khuếch đại có hồi tiếp âm trên Z_E theo (4.14) sẽ là:



Hình 4.33. Khuếch đại điện trở emitor chung

$$\dot{K}_t(\omega) = \frac{\dot{K}}{1 + \beta \dot{K}} = - \frac{S \cdot Z_C}{1 + \frac{\dot{I}_E \cdot \dot{Z}_E}{\dot{I}_C \cdot \dot{Z}_C} S Z_C} = - \frac{S Z_C}{1 + S_E Z_E}$$

(4.82)

ở đây $S_E = \frac{\partial I_E}{\partial U_{BE}} \approx S$ vì $\dot{I}_C \approx \dot{I}_E$, Z_C là tổng trở phức tải. Lấy $Z_C \approx R_C // R_t$

$$Z_E = R_E // C_E = \frac{R_E}{1 + j\omega C_E R_E}$$

Vậy:

$$\left| \dot{K}_t(\omega) \right| = |K_0| \sqrt{\frac{1 + (\omega \tau_E)^2}{(1 + S R_E)^2 + (\omega \tau_E)^2}} \quad (4.83)$$

ở đây $\tau_E = R_E C_E$. Đặc tính (4.83) tương ứng với đồ thị biên độ $m_t(\omega)$ hình 4.34.

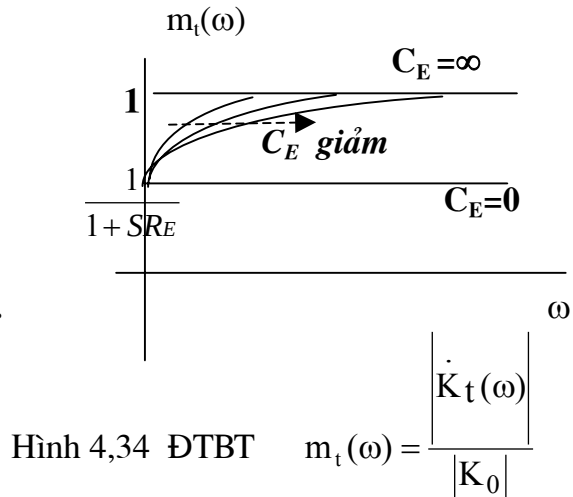
Khi $C_E = 0$ sẽ không có méo nhưng hệ số khuếch đại nhỏ:

$$K'_0 = - \frac{S R_t}{1 + S R_E}$$

Khi $C_E = \infty$ cũng không có méo và hệ số khuếch đại là $K_0 = - S R_t >$

K'_0 . Với các giá trị khác của C_E sẽ có méo ở vùng tần số thấp, méo càng lớn khi trị số của C_E càng nhỏ. Tuy C_E được chọn theo trị số méo

biên độ cho phép ở tần số thấp:



Hình 4,34 ĐTB T

$$m_t(\omega) = \frac{\left| \dot{K}_t(\omega) \right|}{|K_0|}$$

$$C_E = \frac{1}{2\pi f_t R_E} \sqrt{\frac{(1 + S_0 R_E)^2 m_{tE} - 1}{1 - m_{tE}^2}}$$

(4.84)

ở đây m_{tE} là hệ số méo biên độ cho phép ở tần số giới hạn dưới f_t của dải thông chỉ do mạch $R_E C_E$ gây nên. Mạch $R_E C_E$ với hằng số thời gian $\tau_E = R_E C_E$ làm xuất

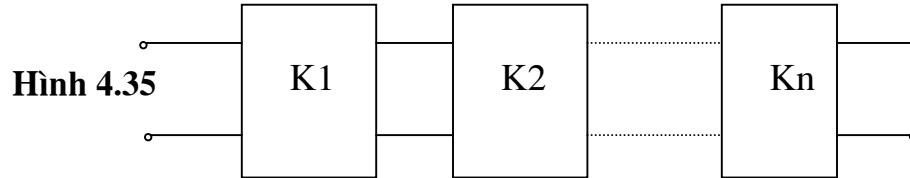
hiện lượng sụt đỉnh xung $\Delta_{CE} = \frac{S_0 \tau_E}{C_E}$. Nếu tính đến cả lượng sụt đỉnh do tụ nối

tăng C_n thì méo biên độ ở vùng tần số thấp (ứng với khoảng biến thiên chậm - đỉnh xung) sẽ được quyết định bởi mạch nối tăng và mạch emitter.

$$m_{t\Sigma} = m_t C_n \cdot m_t C_E, \text{ lượng sụt đỉnh tổng } \Delta_{\Sigma} = \Delta C_n + \Delta C_E.$$

4.10 KHUẾCH ĐẠI ĐIỆN TRỞ NHIỀU TẦNG.

Trong một mạch khuếch đại nếu sử dụng một tầng không đủ đảm bảo hệ số khuếch đại cần thiết thì người ta ghép nhiều tầng liên thông như hình 4.35



Lúc này hệ số khuếch đại điện áp tổng sẽ là:

$$\dot{K} = \dot{K}_1 \cdot \dot{K}_2 \dots \dot{K}_n = \prod_{i=1}^n \dot{K}_i \quad (4.85)$$

Đặc tính biên độ tần số của toàn mạch là :

$$m(\omega) = \prod_{i=1}^n m_i(\omega) \quad (4.86)$$

Thông thường các tầng khuếch đại (trừ tầng cuối cùng là tầng công suất) thường như nhau, như vậy méo ở các tầng là như nhau. Biểu thức đặc tính biên độ tần số ở vùng tần số cao sẽ là:

$$m_C(\omega) = \left[\frac{1}{\sqrt{1 + (\omega \tau_C)^2}} \right]^n \quad (4.87)$$

Từ đó ta tìm được tần số giới hạn trên f_C ứng với mức $0,7 = \frac{1}{\sqrt{2}}$ là $f_C =$

$\frac{1}{2\pi \tau_C} \cdot \sqrt{n\sqrt{2}-1} = f_{C1} \sqrt{n\sqrt{2}-1}$, trong đó f_{C1} - tần số giới hạn trên dải thông của

một tầng khuếch đại. Tỷ số $\frac{f_C}{f_{C1}}$ và $\frac{f_t}{f_{t1}}$ với số tầng n lấy theo bảng 4.2

Bảng 4.2

n	1	2	3	4	5
---	---	---	---	---	---

f_c/f_{c1}	1	0,64	0,57	0,44	0,39
f_t/f_{t1}	1	1,56	1,75	2,27	2,61

Đặc tính biên độ tần số của toàn mạch khuếch đại ở vùng tần số cao với số tầng khác nhau trình bày trên hình 4.36a. Khi số tầng càng tăng thì tần số giới hạn trên f_c của mạch khuếch đại càng giảm, nghĩa là dải thông càng hẹp lại.

Đặc tính biên độ tần số của mạch n tầng ở vùng tần số thấp có dạng:

$$m_t(\omega) = \left[\frac{1}{\sqrt{1 + \left(\frac{1}{\omega\tau_t}\right)^2}} \right]^n \quad (4.88)$$

Từ đó $f_t = f_{t1} \cdot \frac{1}{\sqrt{n/2 - 1}}$, nghĩa là số tầng tăng thì méo tần số thấp cũng tăng (hình

4.36b).

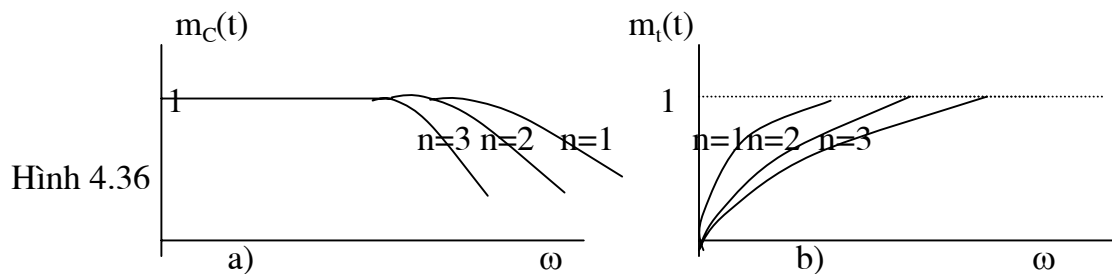
Xác định chính xác đặc tính quá độ $h(t)$ cũng như méo xung của toàn mạch khuếch đại n tầng là một vấn đề phức tạp. Đối với mạch khuếch đại với n tầng giống nhau với $n \leq 10$ có thể coi $t_s = t_{s1} \sqrt{n}$.

Trường hợp tổng quát có thể tính thời gian thiết lập cho mạch với các tầng không hoàn toàn giống nhau theo công thức:

$$t_s = \sqrt{t_{s1}^2 + t_{s2}^2 + \dots + t_{sn}^2} \quad (4.89)$$

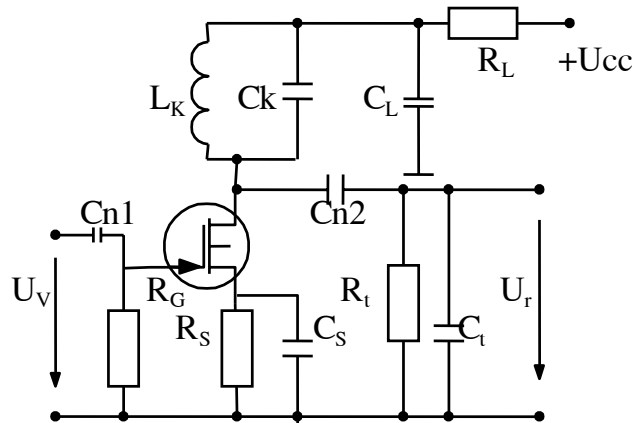
Độ sụt đỉnh xung ra bằng tổng các độ sụt đỉnh của từng tầng:

$$\Delta = \Delta_1 + \Delta_2 + \dots + \Delta_n \quad (4.90)$$



4.11 KHUẾCH ĐẠI CHỌN LỌC.

Khuếch đại chọn lọc có tải là một hệ cộng hưởng đơn giản hoặc phức tạp (xem §1.6 chương 1). Trường hợp đơn giản nhất mạch tải là một khung cộng



Hình 4.37. KĐ chọn lọc đơn trên tranzistor trường

hưởng đơn LC như ở hình 4.37. Đặc tính biên độ tần số của mạch khuếch đại được quyết định bởi đặc tính của khung cộng hưởng. Thông thường dải thông $\Delta F_{0,7}$ của mạch nhỏ hơn nhiều so với tần số cộng hưởng f_0 của mạch cộng hưởng: $\Delta F_{0,7} \ll f_0$; tần số biên trên f_c và biên dưới f_l của dải thông không cách nhau là mấy ($f_c \approx f_l$). Do vậy khuếch đại cộng hưởng liệt vào loại khuếch đại dải thông hẹp,

gọi tắt là khuếch đại dải hẹp. Mạch khuếch đại không chỉ phải đảm bảo độ khuếch đại trong dải thông $\Delta F_{0,7}$ mà còn phải đảm bảo độ chọn lọc nhất định. Độ chọn lọc này phụ thuộc vào dạng của hệ thống cộng hưởng: khung cộng hưởng đơn, khung cộng hưởng ghép, khung cộng hưởng thạch anh, mạch lọc tập trung và hệ số phẩm chất Q của chúng. Khuếch đại cộng hưởng thường dùng khuếch đại các tín hiệu dải sóng vô tuyến.

Mạch hình 4.37 có tải là khung cộng hưởng đơn với tranzistor khuếch đại FET mắc cực nguồn S chung. Mạch cộng hưởng được hiệu chỉnh để cộng hưởng ở tần số tín hiệu vào và có dải thông (tính đến các phần tử ký sinh) không nhỏ hơn bề rộng phổ của tín hiệu vào. Các điện trở R_g và R_s đặt điểm công tác tĩnh và ổn định nó trong quá trình làm việc của mạch. Tụ C_s khử hồi tiếp âm trên R_s trong cả dải thông $\Delta F_{0,7}$. Mạch $R_l C_l$ cũng là mạch lọc nguồn ngăn cách ảnh hưởng lẫn nhau của các tầng trong máy. Các tụ C_{n1} , C_{n2} - nối tầng. Các phần tử kể trên không ảnh hưởng đến tần số của mạch nên ta bỏ qua, lúc đó sơ đồ tương đương của mạch ra theo tần số có dạng như hình 4.38a. Trong đó S - hồ dẫn của tranzistor ở tần số cộng hưởng f_0 , g_{ra} , C_r - điện dẫn và điện dung ra của FET; g - điện dẫn của khung cộng hưởng tại tần số cộng hưởng:

$$g = \frac{1}{R_{ch}} = \frac{1}{Q \cdot \rho} = \frac{r}{\rho^2}, R_l \text{ tải đầu ra, } C_l \text{ - điện dung tải, } C_{KS} \text{ - điện dung ký}$$

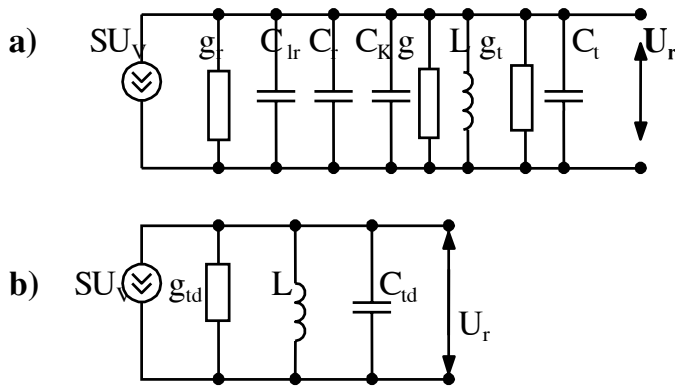
sinh do lắp ráp. Các phần tử tương đương là:

$$g_{td} = g_2 + g_l$$

$$C_{td} = C_2 + C_{KS} + C + C_l$$

Như vậy mạch rút gọn có dạng hình 4.38b.

Từ hình 4.38b dễ dàng tìm được:



Hình 4.38b.

Sơ đồ tương đương a) và Sơ đồ tương đương rút gọn b)

$$\dot{K}(\omega) = \frac{\dot{U}_{mr}}{\dot{U}_{mV}} =$$

$$-\frac{S \dot{U}_{mV}}{Y_{td} U_{mv}} = \dot{K}(\omega)$$

$$-S / Y_{td} = -SZ_{td} \quad (4.91)$$

Trong đó:

$$Y_{td} = g_{td} + j(\omega C_{td} - \frac{1}{\omega L}) \approx g_{td} (1 + j\xi) \quad (4.92)$$

$$R_{td} = \frac{1}{g_{td}} \quad \text{- Điện trở thuần của khung cộng hưởng tính đến tổn hao trong}$$

và ngoài khung cộng hưởng:

$$R_{td} = Q_{td} \cdot \rho ; Q_{td} = \frac{Q}{1 + \frac{g_r + g_l}{g_K}} ; Q = \frac{\rho}{r} ; \rho = \sqrt{\frac{L}{C}}$$

r - điện trở tổn hao của khung cộng hưởng; ξ - độ lệch cộng hưởng tổng quát.

$$\xi = Q_{td} \cdot v ; v = \frac{\omega}{\omega_0} - \frac{\omega_0}{\omega} \quad \text{- độ lệch cộng hưởng tương đối;}$$

ω_0 - tần số cộng hưởng.

$$\text{Như vậy:} \quad \dot{K}(\omega) = -\frac{S}{g_{td} (1 + j\xi)} \quad (4.93)$$

Tại tần số cộng hưởng $\omega = \omega_0$, $v = 0$, $\xi = 0$ nên:

$$\left| \dot{K}_0(\omega) \right| = \frac{S}{g_{td}} = SR_{td} = K_0 \quad (4.94)$$

Khi lệch cộng hưởng:

$$\left| \dot{K}(\omega) \right| = \frac{K_0}{\sqrt{1 + \xi^2}} \quad (4.95)$$

Đặc tính biên độ tần số (4.95) chính là đặc tính (4.30) đã xét.

Dải thông của mạch khuếch đại quyết định bởi hệ số phẩm chất của mạch ra Q_{td} :

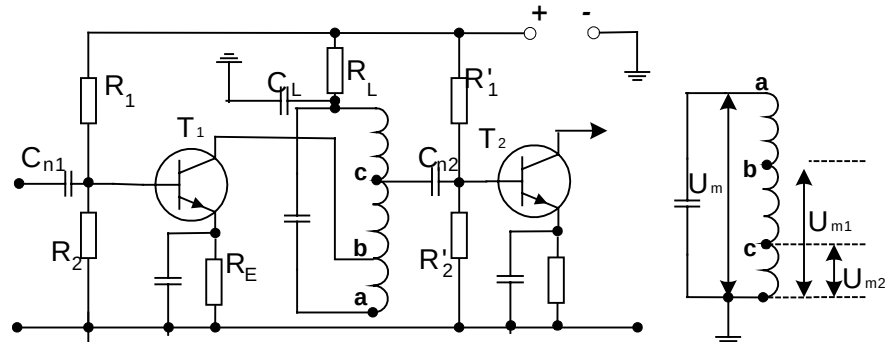
$$\Delta F_{0,7} = \frac{f_0}{Q_{td}} = f_0 d_{td} \quad ; \quad d_{td} = \frac{1}{Q_{td}} - \text{Tổn hao của mạch ra.}$$

Có thể tìm thấy hệ số chữ nhật $K_{cn} = \frac{\Delta F_{0,1}}{\Delta F_{0,7}} \approx 10$, nghĩa là mạch có độ

chọn lọc không cao. Nếu tải R_L (trở kháng của tầng sau) khá lớn, trở kháng ra của

$$\text{FET } R_r = \frac{1}{g_r}$$

cũng lớn thì hệ số khuếch đại và dải thông $\Delta F_{0,7}$ sẽ được xác định bằng chính tham số của mạch cộng hưởng g và Q , lúc đó độ chọn lọc sẽ cao hơn.



Hình 4.39.a) Khuếch đại chọn lọc đơn mắc emitter chung

b) Các điện áp trên khung cộng hưởng

Trong các mạch khuếch đại dùng tranzistor lưỡng cực, khung cộng hưởng của tầng trước ghép trực tiếp tầng sau như hình 4.39. Vì trở kháng của tầng sau R_L - của tranzistor lưỡng cực nhỏ nhiều so với trở kháng vào của FET nên hệ số phẩm chất giảm đáng kể. Để giảm ảnh hưởng trở kháng vào nhỏ của tầng sau đến độ chọn lọc của khung cộng hưởng người ta chỉ mắc tải vào một phần của khung cộng hưởng (không mắc vào điểm a trên hình 4.39 mà mắc vào điểm b - Một phần của cuộn L - cách mắc biến áp tự ngẫu). Vì trở kháng của tranzisto nhỏ nên tranzisto cũng chỉ mắc vào một phần của khung cộng hưởng.

Gọi m_1, m_2 là hệ số ghép tranzisto và mạch ra ta có: $m_1 = \frac{\dot{U}_{m1}}{U_m}, m_2 = \frac{\dot{U}_{m2}}{U_m}$

. Sơ đồ tương đương của mạch hình 4.39 có dạng như hình 4.40a

Từ sơ đồ tương đương hình 4.40 a có thể đưa về sơ đồ tương đương hình 4.40b với

$$\begin{aligned} g_r' &= m_1^2 g_r \\ C_r' &= m_1^2 (c_r + C_{lr1}) \\ g_v' &= m_2^2 (g_l + g_2 + g_v) \\ C_v' &= m_2^2 (c_v + C_{lr2}) \end{aligned}$$

Sơ đồ hình 4.40b lại đưa về sơ đồ tương đương gọn hơn hình 4.40c với

$$G_{td} = g + g_r' + g_v'; \quad C_{td} = C + C_r' + C_v'$$

Sơ đồ này cũng tương tự như hình 4.38b

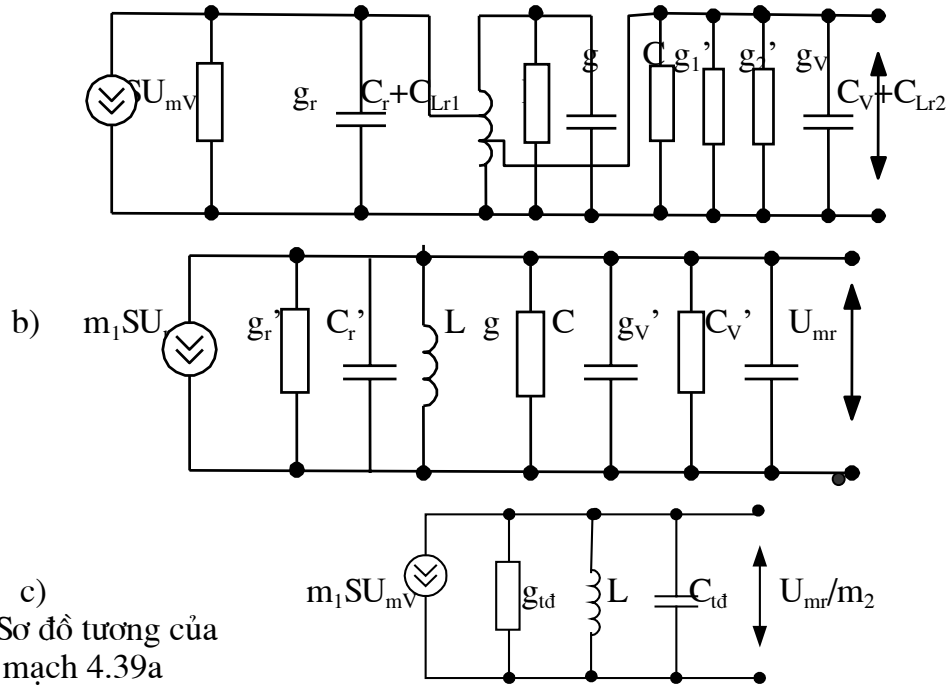
$$\frac{U_{mr}}{m_2} = \frac{-m_1 S U_{mv}}{Y_{td}}$$

$$K = \frac{\dot{U}_{mr}}{U_{mv}} = -\frac{S \cdot m_1 \cdot m_2}{Y_{td}} = \frac{\left| \dot{S} m_1 m_2 \right|}{g_{td} (1 + j\xi)}; \quad |K(\omega)| = \frac{\left| \dot{S} m_1 m_2 \right|}{g_{td} \sqrt{1 + \xi^2}} = \frac{\left| \dot{S} m_1 m_2 \cdot R_{td} \right|}{\sqrt{1 + \xi^2}} \quad (4.96)$$

Tại tần số cộng hưởng bằng $\xi=0$ nên

$$K_0 = S \cdot m_1 \cdot m_2 \cdot R_{td} = \frac{\left| \dot{S} m_1 m_2 \right|}{g + m_1^2 g_r + m_2^2 g_v} \quad (4.97)$$

Như vậy hệ số khuếch đại tại tần số cộng hưởng phụ thuộc vào tham số của tranzistor (hỗ dẫn S), điện dẫn tương đương của khung cộng hưởng g_{td} và hệ số ghép m_1, m_2 . Hệ số này sẽ đạt cực đại khi $m_1^2 g_r + g = m_2^2 g_v$, tức là ghép hoà hợp phụ tải. Thường tổn hao trên khung cộng hưởng nhỏ $g \approx 0, g \ll m_1^2 g_r$ nên hoà hợp khi $m_1^2 g_r = m_2^2 g_v$. Để nhận được hệ số khuếch đại lớn nhất trong dải thông $\Delta F_{0,7}$ cho trước các hệ số m_1 và m_2 như sau:



Hình 4.40 Sơ đồ tương của mạch 4.39a

$$m_1 = \sqrt{\frac{\pi \cdot C_{td} \cdot \Delta F_{0,7}}{g_r}}; \quad m_2 = m_1 \sqrt{\frac{g_v}{g_r}} \quad (4.98)$$

Tuy nhiên trong thực tế hệ số khuếch đại không được chọn lớn hơn giá trị tối hạn ổn định K_0 của nó:

$$K_0 = 0,5 \sqrt{\frac{|Y_{21}|}{|Y_{12}|}} \approx 0,45 \sqrt{\frac{\dot{S}}{\omega_0 \cdot C_{12}}} \quad (4.99)$$

$\omega_0 C_{12}$ - Dung dẫn của thành phần Y_{12} ở tần số cộng hưởng ω_0 ; ở tranzistor lưỡng cực C_{12} là C_{bc} , FET - C_{12} là C_{GD} .

Khi cho $K_0 > K_0$ thì đặc tính biên độ tần số sẽ bị méo dạng (dải thông co hẹp lại, đỉnh cực đại dịch về phía trái theo trục tần số); $K_0 \gg K_0$ mạch khuếch đại biến thành mạch tự dao động, ta nói rằng mạch khuếch đại bị tự kích.

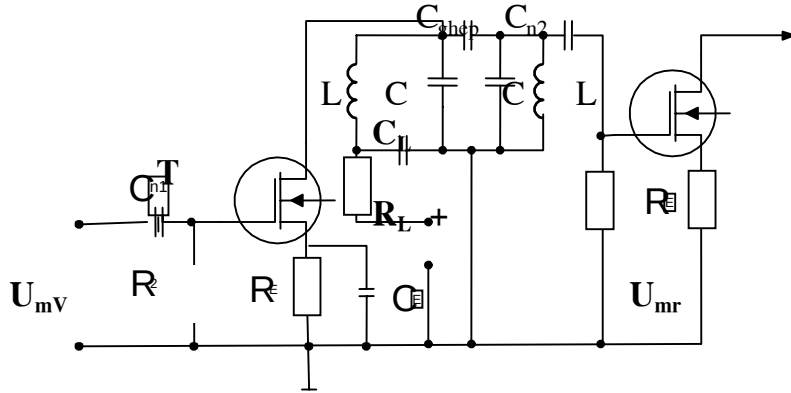
Để tăng tính chọn lọc tải của mạch khuếch đại có cấu trúc phức tạp hơn, hoặc là khung cộng hưởng ghép, hoặc là mạch lọc tập trung, mạch lọc thạch anh. Hình 4.41

Là mạch khuếch đại FET có tải là hai khung cộng hưởng ghép qua điện dung C_{gh} . Sử dụng khung cộng hưởng ghép ở chế độ ghép tới hạn (xem 1.6) sẽ

cho hệ số chữ nhật tốt hơn của khung cộng hưởng đơn. Biểu thức hệ số khuếch đại khi ghép tới hạn có dạng:

$$|K(\omega)| = \frac{\left| \frac{\dot{S}}{g_{td}} \right|}{\sqrt{4 + \xi^4}} = \frac{K_0}{\sqrt{4 + \xi^4}} \quad (4.100)$$

Nếu so sánh hệ số khuếch đại tại tần số cộng hưởng của mạch khuếch đại dùng khung cộng hưởng ghép với dùng khung đơn thì trị số khuếch đại khi dùng khung ghép nhỏ hơn hai lần nhưng dải thông lại rộng hơn $\sqrt{2}$ lần.



Hình 4.41 KĐ chọn lọc ghép hai khung cộng hưởng

4.12 KHUẾCH ĐẠI CÔNG SUẤT

Khuếch đại công suất là khuếch đại phải đảm bảo đưa ra tải công suất danh định với tải thường có trị số nhỏ (vài chục ôm đến vài ôm). Thường trong khuếch đại công suất biên độ của dòng và áp ra thường xấp xỉ với dòng và áp cho phép của tranzistor, tức là công suất ra gần ở mức công suất cho phép của tranzistor (công suất tiêu tán đốt nóng tranzistor) và cùng xấp xỉ với công suất tiêu thụ nguồn một chiều.

Các tham số quan trọng đặc trưng cho khuếch đại công suất $\eta\%$, công suất (đưa ra tải), hệ số méo phi tuyến của tín hiệu ra, méo tuyến tính.

Công suất xoay chiều đưa ra tải colectơ có thể tính qua biên độ dòng điện và điện áp colectơ:

$$P_{\sim} = 0,5 \cdot U_{Cm} \cdot I_{Cm} \quad (4.101)$$

Công suất đó cũng có thể tính theo công thức:

$$P_{\sim} = 0,5 \cdot \Psi \cdot I_{Co} \cdot \chi \cdot E_o \quad (4.102)$$

Trong đó Ψ - hệ số sử dụng dòng điện, $\Psi = \frac{I_{Cm}}{I_{Co}}$, I_{Co} - thành phần một chiều của dòng colectơ (khi phân tích dòng colectơ thành chuỗi Furie), χ - hệ số sử dụng

điện áp, $\chi = \frac{U_{cm}}{E_0}$, E_0 - điện áp nguồn một chiều. Lúc này hiệu suất là

$$\eta = \frac{0,5\psi I_{c0} \cdot \chi E_0}{I_{c0} E_0} = 0,5\psi\chi ; \eta \% = 0,5\psi\chi \cdot 100$$

Từ (4.102) ta thấy hiệu suất của tầng khuếch đại phụ thuộc vào hệ số sử dụng dòng điện và điện áp. Có thể chứng minh rằng tồn tại một giá trị tối ưu của điện trở tải $R_{t\text{opt}}$ ứng với giá trị cực đại của tích $\psi \cdot \chi$. Trong thực tế trở tải R_t thường khác với tải tối ưu $R_{t\text{opt}}$ nên cũng không thường mắc trực tiếp tải vào collector của tranzisto mà mắc qua biến áp. Lúc đó hệ số biến áp n của biến áp ra là

$$n = \sqrt{\frac{R_{t0pt}}{R_t}}$$

Công suất P_C là công suất đốt nóng collector của tranzisto, là hiệu giữa công suất tiêu thụ nguồn P_0 và công suất xoay chiều $P_{\sim}$.

$$P_C = P_0 - P_{\sim}, \quad \eta = \frac{P_{\sim}}{P_0}; \quad P_C = P_0 - P_{\sim} = P_0 \left(1 - \frac{P_{\sim}}{P_0}\right) = P_0(1 - \eta)$$

$$= P_{\sim} \left(\frac{P_0}{P_{\sim}} - 1\right) = P_{\sim} \frac{(1 - \eta)}{\eta} \text{ hay } P_{\sim} = \frac{P_C}{1 - \eta}.$$

Như vậy công suất luôn gắn liền với hiệu suất η , càng nâng cao hiệu suất η thì công suất xoay chiều ra càng lớn.

4.12.1. Tầng khuếch đại công suất đơn dùng biến áp làm việc ở chế độ A. Sơ đồ nguyên lý trình bày trên hình 4.41

Trong sơ đồ này thực tế nguồn $E_{CC} = E_0$ đặt toàn bộ lên collector của tranzisto vì điện trở thuần r đối với dòng một chiều I_{C0} là khá nhỏ. Điện trở tải R_t phản ánh sang cuộn sơ cấp của biến áp ra thành $R_t' = \frac{R_t}{n^2}$, n là hệ số biến áp $n = \frac{W_1}{W_2}$;

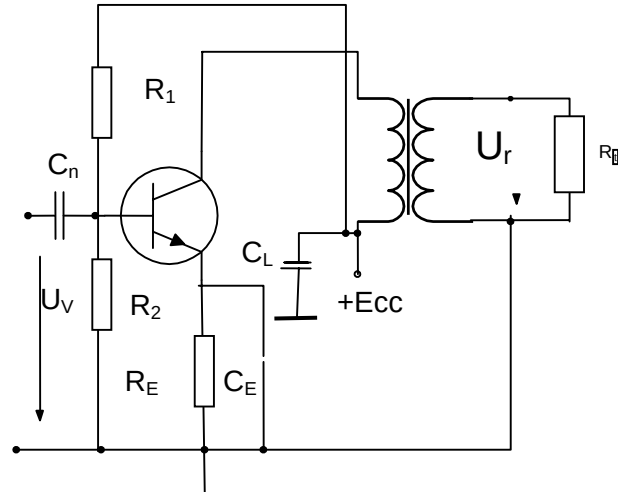
W_1, W_2 - số vòng của cuộn sơ cấp và cuộn thứ cấp. Khi làm việc ở chế độ A biên độ dòng ra I_{mC} nhỏ hơn dòng một chiều I_{C0} , biên độ điện áp ra U_{mC} nhỏ hơn U_{C0} nên ψ, χ nhỏ hơn 1, tức là hiệu suất $\eta < 50\%$ (theo lý thuyết).

Thực tế hiệu suất chỉ đạt vài phần trăm vì nếu tăng hiệu suất thì méo sẽ tăng. Hiệu suất thấp là nhược điểm cơ bản của chế độ A, vì vậy ở các tầng công suất chế độ này ít được sử dụng.

Méo tần số trong tầng ngoài những lý do đã xét trong khuếch đại điện trở, còn một nguyên nhân là biến áp. Để tăng tần số giới hạn trên cần giảm điện cảm tiêu tán của biến áp, còn để mở rộng ở vùng tần số thấp cần tăng điện cảm cuộn sơ cấp của biến áp ra. Méo phi tuyến cũng gây nên do lõi từ biến áp làm việc ở miền bão hoà từ.

Ta xét các quan hệ cụ thể trong tầng khuếch đại công suất đơn có biến áp hình 4.41 theo đồ thị đặc tuyến ra tương tự như khuếch đại điện trở vì cùng làm việc ở chế độ A. (Hình 4.42). Từ đồ thị ta thấy đường tải một chiều qua điểm 0 và điểm E_0 rất dốc, hầu như thẳng đứng vì tải một chiều là điện trở thuần của cuộn sơ cấp biến áp khá nhỏ. Tải xoay chiều quay về cuộn sơ cấp của biến áp là:

$$r_{t-} = r_1 + n^2(R_t + r_r) \approx n^2 R_t \quad (4.103)$$

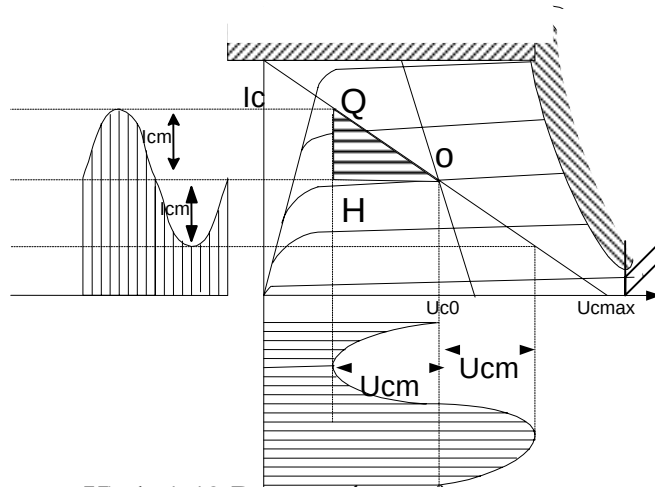


Hình 4.41 Sơ đồ nguyên lý tầng khuếch đại công suất đơn dùng biến áp làm việc ở chế độ A.

Trong đó r_1, r_2 - điện trở thuần (dây cuộn) cuộn sơ và cuộn thứ của biến áp, n

$$= \frac{W_1}{W_2}, \text{ hệ số biến áp, } W_1,$$

W_2 - số vòng dây cuộn sơ và cuộn thứ của biến áp. Để chọn toạ độ tĩnh I_{C0}, U_{C0} phải xác định được U_{Cm}, I_{Cm} . Các tham số xác định như sau: công suất xoay chiều $P_{\sim}$ trên cuộn sơ cấp của biến áp (trong mạch colectơ của tranzistor) là:



Hình 4.42 Đặc tuyến ra của khuếch đại đơn biến áp

$$P_{\sim} = \frac{P_t}{\eta_{ba}} \quad (4.104)$$

$\eta_{ba} = 0,8 \div 0,95$ - hiệu suất của biến áp.

Tín hiệu ra coi là hình sin thì:

$$P_{\sim} = \frac{U_{cm} I_{cm}}{2} = \frac{U_c^2}{R_{t\sim}} = \quad (4.105)$$

$$\frac{U_{cm}^2}{2R_{t\sim}} = \frac{U_{cm}^2}{2n^2 R_t}$$

$$\text{Từ đó: } \eta = \sqrt{\frac{U_{cm}^2}{2P_{\sim} R_t}} = \sqrt{\frac{U_{cm}^2 \cdot \eta_{ba}}{2P_t \cdot R_t}} \quad (4.106)$$

Chọn U_{Cm} theo trị số điện áp dư U_{CE} sao cho $U_{CE0} \approx E_C$, từ đó xác định $I_{Cm} = U_{Cm} / (n^2 R_t)$. Sau khi tìm được điểm công tác tĩnh $U_{CE0} \approx E_C, I_{Cm} \approx I_{C0}$ thì dựng

đường tải động với góc nghiêng : $R_{t\sim} = \frac{\Delta U_{CE}}{\Delta I_C}$

Chọn tranzistor phải chú ý đến các điều kiện sau:

$$I_C \text{ cho phép} > I_{C0} + I_{Cm} \quad (4.107)$$

$$U_{CE} \text{ cho phép} > U_{CE0} + U_{Cm} \approx 2E_C \quad (4.108)$$

$$P_C \text{ cho phép} > P_C = U_{C0} \cdot I_{C0} \quad (4.109)$$

Theo hình (4.42) thì : $P_{\sim} = \frac{U_{Cm} I_{Cm}}{2}$ chính là diện tích tam giác OQH.

Theo I_{C0} tìm I_{B0} rồi tính R_1, R_2 như t 4.5.

Hiệu suất của tầng khuếch đại $\eta = \eta_c \cdot \eta_{ba}$; η_c - hiệu suất của mạch colectơ.

Ở chế độ A khi không có tín hiệu $P_{\sim} = 0$ thì $P_C = P_0$ nên cần chọn chế độ nhiệt của tranzistor theo P_0 để bảo đảm tranzistor không bị hư.

4.12.2. Khuếch đại công suất đẩy kéo có biến áp

Để tăng hiệu suất của tầng thì không thể để tranzistor làm việc ở chế độ A mà làm việc ở chế độ B hoặc chế độ AB. Khi làm việc ở chế độ B thì nếu tín hiệu đầu vào bằng không thì dòng colectơ sẽ bằng không, nên lúc này công suất P_0 tiêu hao nguồn sẽ bằng không, hiệu suất tăng. Tuy nhiên làm việc ở chế độ B hoặc AB tín hiệu ra chỉ tồn tại trong một phần của chu kỳ nên méo phi tuyến lớn. Để giảm méo dùng hai tranzistor mắc đẩy kéo. Xét sơ đồ nguyên lý hình 4.43a. Ở đây biến áp BA1 là biến áp đảo pha, tạo hai điện áp có biên độ như nhau nhưng pha ngược nhau để kích vào bazơ của hai tranzistor. BA2 là biến áp ra. Hai tranzisto T_1 và T_2 mắc đẩy kéo. Mạch colectơ của mỗi mạch tranzisto mắc với một nửa cuộn sơ cấp của biến áp

ra. Tỷ số biến áp ra là $n_2 = w_1/w_2 = w_1'/w_1$ ($w_1 = w_1'$). Nếu tầng làm việc ở chế độ AB thì R_1, R_2 đảm bảo thiên áp cho chế độ này. Nếu tầng làm việc ở chế độ B không cần định thiên; R_1, R_2 lúc này có tác dụng để bảo đảm công tác cho mạch vào của tranzisto trong chế độ gần với chế độ nguồn dòng.

Xét sơ đồ làm việc ở chế độ B. Khi không có tín hiệu vào thì điện áp trên bazơ của cả hai tranzisto so với emitor đều bằng không. Nếu ta bỏ qua dòng ngược colectơ thì có thể coi dòng điện trong tầng bằng không, điện áp trên tải cũng bằng không. Trên colectơ của mỗi tranzistor có điện áp xấp xỉ bằng E_0 .

Khi có tín hiệu vào, giả sử nửa chu kỳ đầu là dương thì T_1 sẽ thông và khuếch đại, T_2 tiếp tục đóng. Trên cuộn w_1 sẽ tạo nên điện áp $U_{w1} = i_{C1} \cdot R_{t\sim} = i_{C1} \cdot n_2^2 \cdot R_t = \beta \cdot i_{B1} \cdot n_2^2 \cdot R_t$. Trên tải R_t sẽ có điện áp ra $U_r = U_{w1}/n_2$. Khi tín hiệu chuyển sang nửa chu kỳ âm thì T_1 đóng lại, T_2 thông và khuếch đại, $i_{C2} = \beta i_{B2}$. Điện áp trên w_1' cùng

trị số với U_{w2} nếu hai tranzisto hết nhau, ngược pha nên tạo nên tải điện áp ở bán chu kỳ âm. Hình 4.43b mô tả một nửa chu kỳ của một tranzisto. Đường tải xoay chiều với $R_{t\sim} = n_2^2 \cdot R_t$ được dựng tại điểm $U_{CE0} = E_0$ và $I_{C0} = I_0 \approx 0$. Từ đó ta có:

$$P_{\sim} = 1/2 U_{Cm} \cdot I_{Cm}$$

$$P_t = \eta_{ba2} P_{\sim} = \frac{\eta_{ba2} U_{mc} I_{mc}}{2} \quad (4.112)$$

Trị số trung bình của dòng tiêu thụ nguồn I_0 xác định theo thành phần một chiều của chuỗi Furie trong một nửa chu kỳ:

$$I_{CTB} = I_0 = \frac{1}{\pi} \int_0^{\pi} I_{cm} \sin \theta d\theta = 2 \frac{I_{cm}}{\pi} \quad (4.113)$$

Công suất nguồn tiêu thụ P_0 là:

$$P_0 = I_0 \cdot E_0 = \frac{2I_{mc} \cdot E_0}{\pi} \quad (4.114)$$

Hiệu suất của mạch colector là :

$$\eta_c = \frac{P_{\sim}}{P_0} = \frac{U_{cm} \cdot I_{cm} / 2}{\frac{2I_{mc} \cdot E_0}{\pi}} = \frac{\pi}{4} \cdot \frac{U_{cm}}{E_0} \quad (4.115)$$

Hiệu suất của cả tầng khuếch đại là:

$$\eta = \eta_c \cdot \eta_{ba2} = \eta_{ba2} \cdot \frac{\pi}{4} \cdot \frac{U_{cm}}{E_0} \quad (4.116).$$

Nếu chọn điện áp dư ΔU_{CE} càng nhỏ thì hiệu suất càng lớn. Nếu coi $\eta_{ba2} \approx 1$, $U_C \approx E_0$ thì $\eta = \frac{\pi}{4} = 0,785$. Thực tế η đạt 0,6 – 0,7, lớn gấp 1,5 lần so với tầng khuếch đại đơn.

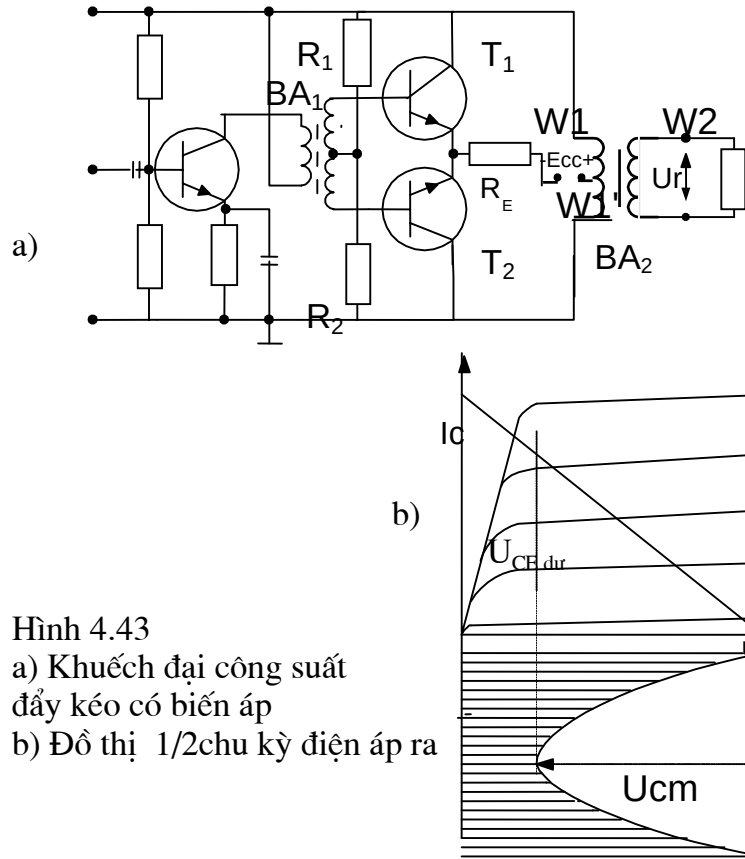
Công suất tiêu tán trên colector của tranzistor

$$P_c = P_0 - P_{\sim} = \frac{2I_{Cm} \cdot E_0}{\pi} - \frac{1}{2} I_{Cm} U_{Cm} = \frac{1}{R_{t\sim}} \left[\frac{2E_0}{\pi} U_{cm} - \frac{1}{2} U_{cm}^2 \right] \quad (1.117)$$

Theo (4.117) thì công suất tiêu tán phụ thuộc vào U_{Cm} . Lấy đạo hàm (4.117) theo U_{Cm} tìm cực ta có P_{cmax} đạt khi $U_{Cm} = U_{Cm}^* = 2E_0/\pi = 0,64E_0$ và:

$$P_{cmax} = \frac{2}{\pi^2 \cdot \eta_2^2} \frac{E_0^2}{R_t} \quad (4.118)$$

Cần chú ý là không thể chỉ chọn tranzisto theo công suất mà phải chọn theo cả điện áp. Biên độ điện áp trên cuộn sơ cấp $U_{Cm} \approx E_0$ nên điện áp ngược đặt lên tranzisto đang khoá là $E_0 + U_{Cm} \approx 2E_0$.



Hình 4.43
a) Khuếch đại công suất đẩy kéo có biến áp
b) Đồ thị 1/2 chu kỳ điện áp ra

Ở chế độ B, theo lý thuyết, không cần đặt thiên áp cực B, tức là $U_{BE0} = 0$. Tuy nhiên đoạn đầu của đặc tuyến vào của tranzistor là đoạn không tuyến tính (khi dòng bazơ nhỏ) nên méo phi tuyến tăng, gọi là méo góc (hình 4.44a).

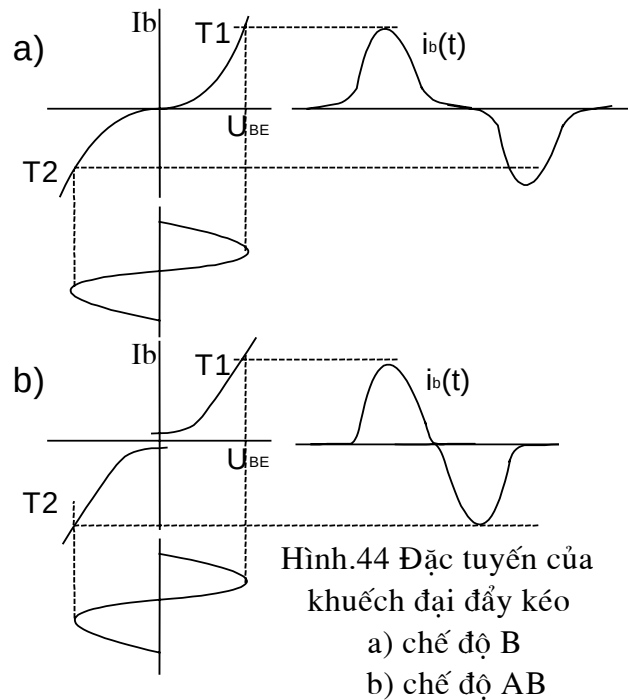
Ở đây là đặc tuyến vào của hai tranzistor vẽ chung trên một đồ thị. Từ hình 4.44a ta thấy nếu u_v là hình sin thì i_B không phải là hình sin khi i_B gần gốc tọa độ, vì vậy dòng i_C cũng sẽ khác dạng hình sin. Ở chế độ A hiện tượng này không có vì dòng i_B tĩnh đủ lớn để loại bỏ đoạn gốc tọa độ.

Muốn giảm méo góc phải chuyển sang làm việc ở chế độ AB

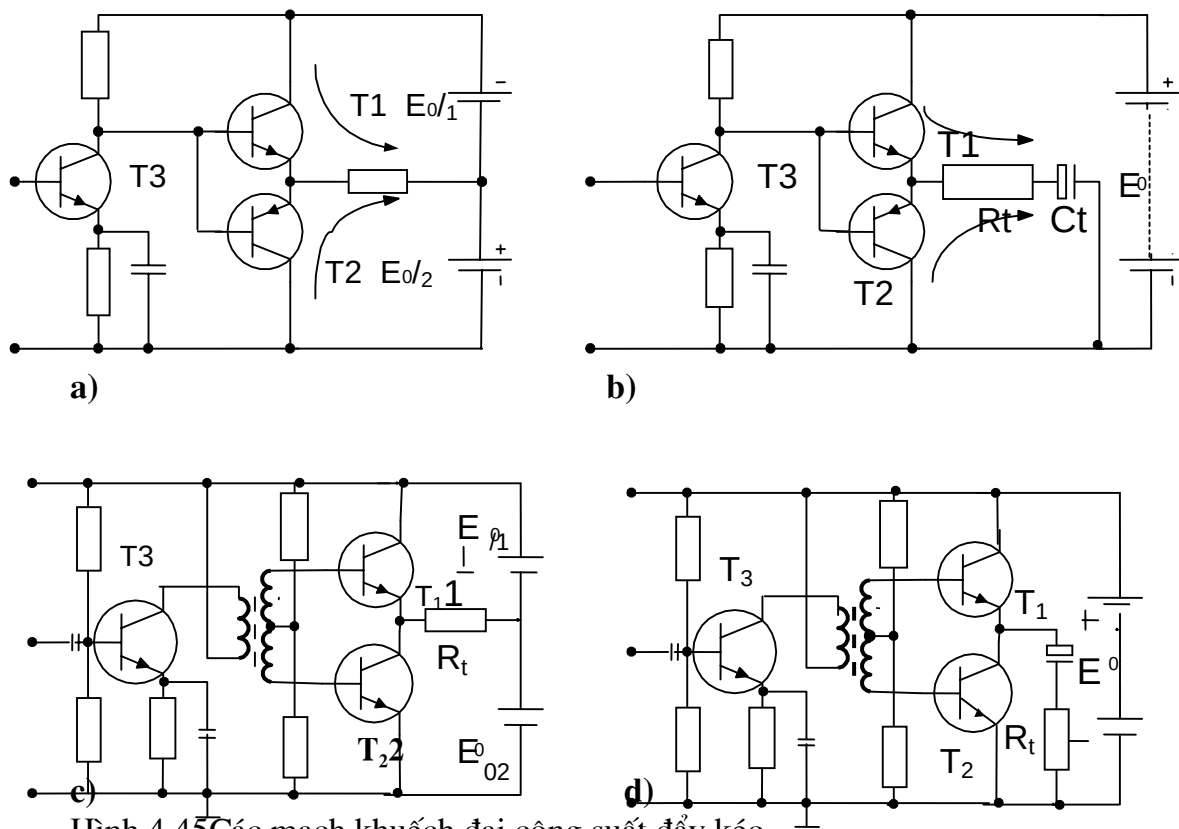
bằng cặp điện trở định thiên $R_1 R_2$. Đặc tuyến vào của hai tranzistor có định thiên U_{BO} vẽ chung đồ thị

hình 4.44b. Ở đây chọn U_{BO} , I_{BO} và I_{CO} khá nhỏ nên mọi công thức ở chế độ B đúng cho chế độ AB.

4.11.3. Khuếch đại công suất đẩy kéo không biến áp.



Trong các sơ đồ khuếch đại công suất đã xét dùng biến áp để phối hợp trở kháng tải với tranzisto để có công suất ra lớn, hiệu suất cao. Nếu tranzisto có hồ dẫn S lớn thì có thể mắc tải trực tiếp vào colecto của tranzisto (trở kháng tải có thể nhỏ tới mức chỉ vài Ω), nghĩa là không cần biến áp. Mạch khuếch đại không biến áp đơn thường mắc theo sơ đồ lặp emitter để dễ phối hợp trở kháng. Trở kháng ra của mạch lặp emitter cỡ $1/S$; khi S đủ lớn có thể mắc tải khá nhỏ. Tuy nhiên nếu công suất ra cỡ vài chục đến vài trăm mW trở lên thì không nên mắc lặp emitter vì mạch này có hiệu suất nhỏ. Các mạch khuếch đại không biến áp thường mắc theo sơ đồ đẩy kéo, làm việc ở chế độ B hoặc AB. Mạch có thể dùng tranzisto khác loại hoặc cùng loại. Mạch điện hình 4.45a là mạch đẩy kéo với T_1 là tranzisto



Hình 4.45 Các mạch khuếch đại công suất đẩy kéo

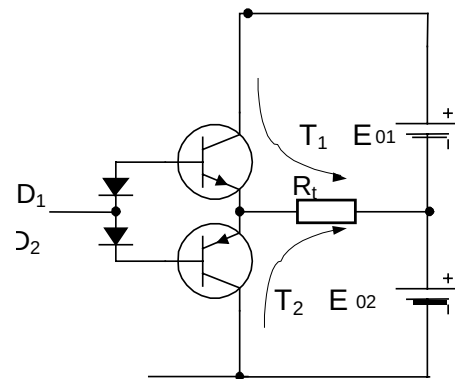
ngược, T_2 -thuận, dùng nguồn đối xứng (hai nguồn riêng biệt). Do hai tranzist khác loại nên chúng cùng được kích thích bởi một điện áp (bazơ đấu với nhau và nối với đầu ra của tầng T3). Cần lưu ý là khi mắc như vậy thì hai tranzisto phải có tham số và đặc tuyến cơ bản giống nhau. Khi làm việc ở chế độ B thì khi không có tín hiệu vào, cả hai tranzisto đều đóng, điện áp của các colectơ là $E_0/2$ (so với mát), dòng qua tải bằng không, sụt áp trên tải cũng bằng không. Khi đưa vào tín hiệu hình sin

thì hai tranzisto sẽ xen kẽ nhau đóng mở ,các dòng colectơ sẽ là các dòng hình sin với độ rộng bằng nửa chu kỳ(góc cắt $\theta=90^\circ$) ;dòng điện trong các tranzisto có chiều ngược nhau,dòng qua tải là tổng nên cũng có dạng hình sin. Nếu mắc tải qua tụ C_1 thì có thể dùng một nguồn nuôi E_0 như ở hình 4.45b.

Để tránh phiền phức khi lựa chọn hoặc thay thế các Tranzitor khác loại nhưng lại đồng nhất về tham số, có thể sử dụng hai Tranzitor cùng loại như hình 4.45c. Ở đây một Tranzitor mắc Emitơ chung(T_1), tranzitor kia mắc côlectơ chung(T_2). Sơ đồ hình 4.45d dùng 2 tranzitor cùng loại với một nguồn E_0 tương tự như 4.45b.Trong cả hai sơ đồ này phải có tần khuếch đại đảo pha T_3 .

Trong các mạch khuếch đại công suất không biến áp có thể ổn định nhiệt bằng mạch bù hoặc mạch hồi tiếp âm như trong các mạch khuếch đại đã xét. Người ta dùng diot, tranzitor hoặc điện trở nhiệt để bù nhiệt.

Ví dụ hình 4.46 là khuếch đại đẩy kéo với đầu vào của T_1 và T_2 đấu với hai diot D_1 và D_2 vừa định thiên tạo chế độ AB, vừa bù nhiệt. hai diot này được phân cực thuận ,sụt áp trên chúng sẽ đặt điểm công tác cho hai tranzisto.Điện áp phân cực cho T_1 và T_2 để tạo U_{B0} là điện áp thuận sụt trên D_1 và D_2 , $U_{B1,B2} = (1,1 \div 1,2)V$ và có hệ số nhiệt âm($-1mA/^{\circ}C$) để bù lại sự tăng dòng I_{C0} theo nhiệt độ. Ngoài ra còn có R_1, R_2 là hai điện trở(nhỏ hơn R_t) tạo hồi tiếp âm ổn định nhiệt cho T_1 và T_2 . Sự làm việc của sơ đồ này cũng tương tự như hình 4.45b.



Hình 4.46

Cuối cùng cần nhấn mạnh rằng, trong các mạch khuếch đại công suất lớn, để tăng khả năng chịu dòng của các tranzisto, các tranzisto công suất có thể được mắc song song .

Chương 5

KHUẾCH ĐẠI THUẬT TOÁN VÀ ỨNG DỤNG CỦA CHÚNG

Như đã nói ở chương 2, ngày nay IC analog sử dụng rộng rãi trong kỹ thuật điện tử. Khi sử dụng chúng cần đấu thêm các điện trở, tụ điện, điện cảm tùy theo từng loại và chức năng của chúng. Sơ đồ đấu cũng như trị số của các linh kiện ngoài được cho trong các sổ tay IC analog. Các IC analog được chế tạo chủ yếu dưới dạng khuếch đại thuật toán - như một mạch khuếch đại lý tưởng - thực hiện nhiều chức năng trong các máy điện tử một cách gọn - nhẹ - hiệu suất cao. Ở chương này ta xét các khuếch đại thuật toán và một số ứng dụng của chúng.

5.1 KHUẾCH ĐẠI VI SAI

Khuếch đại vi sai là khuếch đại mà tín hiệu ra không tỷ lệ với trị tuyệt đối của tín hiệu vào mà tỷ lệ với hiệu của tín hiệu vào. Khuếch đại vi sai được sử dụng để khuếch đại tín hiệu có tần số giới hạn dưới nhỏ (tới vài Hz), gọi là tín hiệu biến thiên chậm hay tín hiệu một chiều. Ta có thể coi dải thông của nó là $0 \div f_c$. Nếu sử dụng khuếch đại RC để khuếch đại loại tín hiệu này thì các tụ nối tầng phải có trị số rất lớn nên bất tiện. Khuếch đại vi sai thích hợp cho loại tín hiệu này, ngoài ra nó còn có nhiều tính chất quý báu mà ta sẽ nói tới sau này. Khuếch đại vi sai là cơ sở để xây dựng khuếch đại thuật toán nên ta xét lý thuyết loại khuếch đại này.

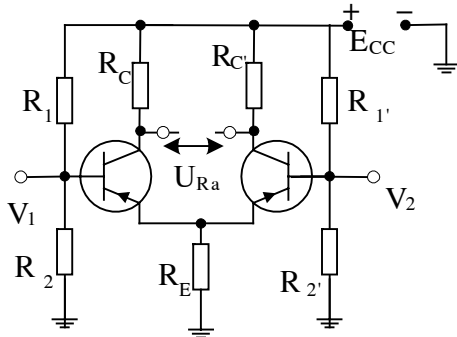
5.1.1. Sơ đồ nguyên lý của khuếch đại vi sai.

Xét sơ đồ nguyên lý của khuếch đại vi sai trên hình 5.1. Đây là một cầu cân bằng song song: hai nhánh của cầu là R_{C1} và R_{C2} , hai nhánh kia là hai tranzisto T_1 và T_2 . Nếu $R_{C1} = R_{C2}$ và hai tranzisto có tham số hệt nhau thì cầu cân bằng. Mạch có hai đầu vào V_1 và V_2 , tín hiệu ra U_{ra} lấy giữa hai colecto của T_1 và T_2 . Nếu đưa vào hai đầu vào hai tín hiệu giống hệt nhau cả về biên độ và pha thì tín hiệu đó gọi là đồng pha, còn biên độ như nhau nhưng ngược pha thì gọi là tín hiệu ngược pha hay tín hiệu *hiệu*.

Xét phản ứng của mạch đối với tín hiệu vào đồng pha và ngược pha:

Nếu coi mạch hình 5.1 hoàn toàn đối xứng ($R_1' = R_1$, $R_2' = R_2$, $R_{C1} = R_{C2}$, T_1 và T_2 giống hệt nhau) thì tín hiệu vào đồng pha sẽ gây nên phản ứng hệt nhau cả về trị tuyệt đối và dấu của các dòng emitter và colectơ của T_1 và T_2 . Như vậy điện áp ở hai colectơ sẽ biến thiên như nhau và điện áp ra sẽ bằng không, giống như ở trạng thái tĩnh. Nói cách khác là mạch ra của khuếch đại vi sai lý tưởng không phản ứng với tín hiệu vào đồng pha. Trong khi đó gia số của dòng emitter của T_1 , T_2 sẽ tạo nên trên

R_E một điện áp hồi tiếp âm làm giảm lượng biến thiên của collector so với trường hợp $R_E = 0$.



Hình 5.1. KĐ vi sai trên tranzisto lưỡng cực

Khi tín hiệu vào là ngược pha đặt vào hai bazơ thì các dòng biến thiên như nhau về trị tuyệt đối nhưng ngược chiều (ngược dấu), tức là điện áp U_{ra} sẽ xuất hiện. Lúc này điện áp hồi tiếp âm trên R_E không xuất hiện vì dòng emitter của một tranzisto tăng bao nhiêu thì dòng emitter của tranzisto kia giảm đi bấy nhiêu. Như vậy khuếch đại vi sai phản ứng với tín hiệu vào ngược pha.

Vì khuếch đại vi sai lý tưởng phản ứng với tín hiệu vào ngược pha, không phản ứng với tín hiệu vào đồng pha nên tất cả những biến thiên do nhiệt độ, lão hoá linh kiện, tạp âm, nhiễu...

có thể coi là các tác động vào đồng pha. Tức là khuếch đại vi sai sẽ làm việc ổn định, ít bị nhiễu tác động.

Trên vừa phân tích tác dụng của R_E ta thấy R_E càng lớn thì hồi tiếp âm sẽ càng lớn, càng có tác dụng nén các tín hiệu vào đồng pha ký sinh. Tuy nhiên nếu R_E chọn lớn thì nguồn E_{CC} phải chọn lớn. Cần chọn một phân tử có trị số điện trở lớn đối với các biến nhanh (điện trở xoay chiều lớn), trị số điện trở nhỏ đối với các biến thiên chậm (điện trở một chiều nhỏ) thay vào điện trở R_E . Phân tử như vậy chính là tranzistor T_3 trong sơ đồ hình 5.2a.

Đặc tính ra của tranzistor trình bày trên hình 5.2b. Từ hình này ta thấy điện trở một chiều $R = \frac{U_{CE0}}{I_{C0}}$ nhỏ hơn nhiều so với điện trở xoay chiều $R_{\sim} = \frac{\Delta U_{CE}}{\Delta I_C}$.

Tranzistor T_3 được mắc vào mạch emitter như ở hình 5.2a làm tăng thêm khả năng ứng dụng của khuếch đại vi sai.

Khuếch đại vi sai có thể có hai nguồn độc lập E_{CC} và E_{02} như ở hình 5.2a hoặc một nguồn chung. Các điện trở R_3, R_4, R_5 có chức năng như trong các mạch khuếch đại đã xét. Diot D mắc thuận vào phân áp bazơ của T_3 nhằm tăng khả năng ổn định nhiệt, sẽ nói đến ở các phần sau.

Xét cách đưa tín hiệu vào và lấy tín hiệu ra ở mạch hình 5.2a. Tín hiệu vào có thể đưa vào các đầu vào ký hiệu V_1, V_2, V_3 và V_4 theo các phương án sau:

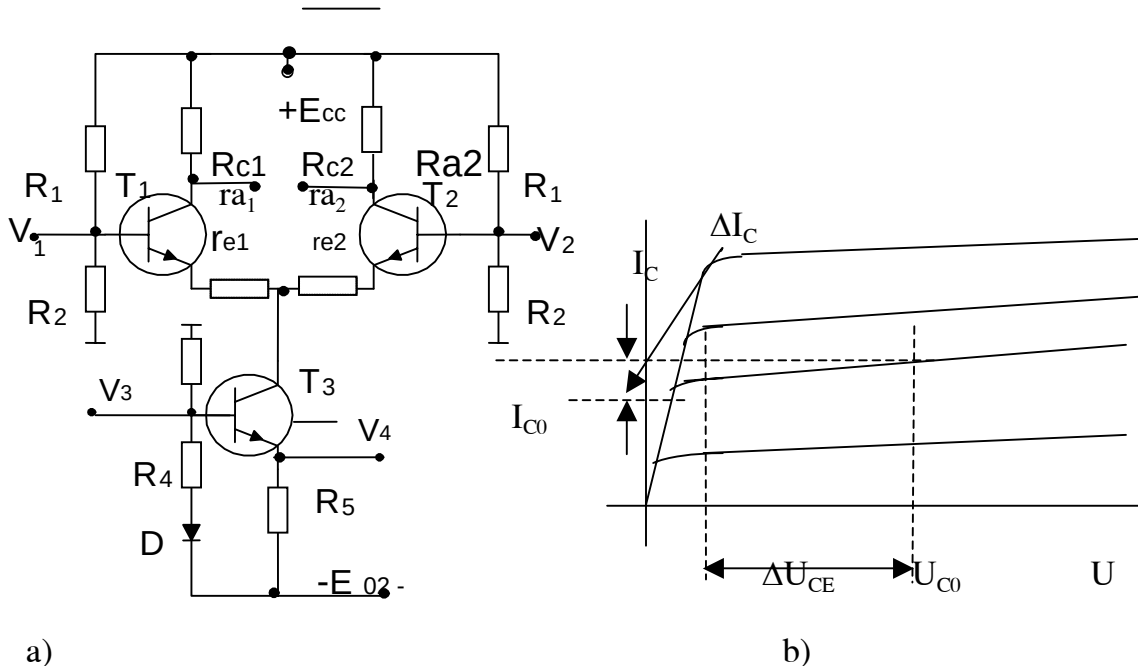
- Tín hiệu vào có thể đưa vào hai cực V_1 và V_2 . Lúc này hai cực của nguồn tín hiệu hoặc là phải cách điện với "mát", hoặc là phải có cực tính đối xứng qua "mát". Cách đưa tín hiệu vào như vậy gọi là đưa vào đối xứng, các đầu vào này của khuếch đại vi sai gọi là đầu vào đối xứng.

- Tín hiệu vào có thể đưa vào V_1 (hoặc V_2), lúc đó V_2 (hoặc V_1) phải đấu qua

một điện trở nhỏ hoặc đấu trực tiếp xuống “mát”. Khuếch đại vi sai trong trường hợp này gọi là có đầu vào không đối xứng với tín hiệu vào không đối xứng.

- Tín hiệu vào có thể đưa vào cực V_3 hoặc V_4 và điểm "mát". Nếu nguồn tín hiệu có hai cực cách ly với "mát" thì có thể đưa vào hai điểm V_3 và V_4 .

Tín hiệu ra lấy ở hai điểm r_{a1} và r_{a2} - lấy ra đối xứng hoặc lấy ra giữa r_{a1} hoặc



Hình 5.2 a) Mạch KĐVS có nguồn dòng b) Đặc tuyến ra của tranzisto

r_{a2} so với "mát". Nếu tín hiệu vào đưa vào V_1 không đối xứng thì tín hiệu ra ở r_{a1} quay pha 180° , lúc này r_{a1} gọi là đầu ra đảo, r_{a2} gọi là đầu ra không đảo.

5.1.2. Đặc tính truyền đạt của khuếch đại vi sai

Nếu tín hiệu vào đối xứng đưa vào V_1 và V_2 ký hiệu là U_h thì đặc tính truyền đạt sẽ là sự phụ thuộc của các dòng colectơ vào tín hiệu này.

Nếu đầu vào V_3 và V_4 không đưa tín hiệu nào vào thì T_3 có thể coi là một nguồn dòng I_0 có nội trở R_0 tại điểm công tác. Điện trở này thực tế có trị số khá lớn so với các điện trở trong mạch nên có thể coi nguồn dòng I_0 là lý tưởng. Ta tìm đặc tính truyền đạt $I_C = f(U_h)$.

Dòng colectơ trong tranzistor ở chế độ khuếch đại có biểu thức:

$$I_E = I_{E0} e^{\frac{U_{BE}}{U_T}} \quad (5.1)$$

Trong đó I_{E0} là dòng emitơ khi $U_{BE} = 0$ và mặt ghép colectơ phân cực ngược. U_T - điện áp nhiệt ($0,25mV$), lúc này:

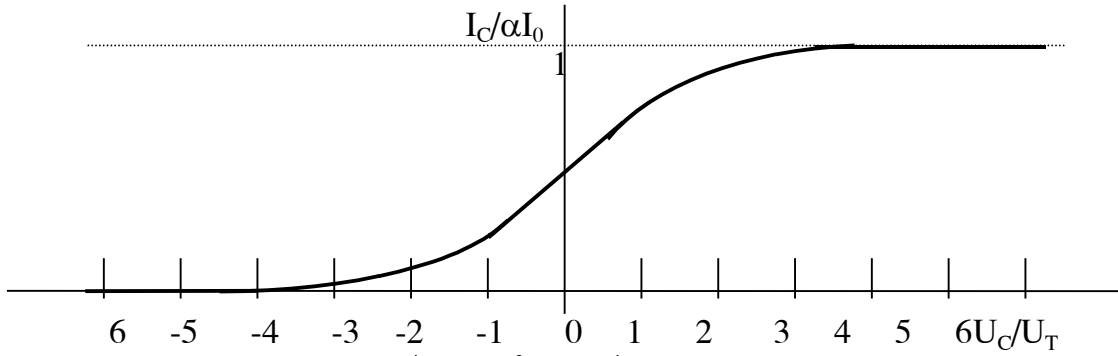
$$I_0 = I_{E01} + I_{E02} = I_{E01} e^{\frac{U_{BE1}}{U_T} (1 + e^{\frac{U_{BE2} - U_{BE1}}{U_T}})} \quad (5.2)$$

Điện áp vào $U_h = U_{V1} - U_{V2} = U_{BE1} - U_{BE2}$ và $I_C \approx \alpha I_E$ nên

$$I_{C1} = \frac{\alpha I_0}{1 + e^{-U_h/U_T}} \quad (5.3)$$

$$I_{C2} = \frac{\alpha I_0}{1 + e^{U_h/U_T}} \quad (5.4)$$

Để tiện có thể quy chuẩn I_C theo αI_0 và U_h theo U_T thì đồ thị (5.3) và (5.4) có dạng như ở hình 5.3



Hình 5.3 Đặc tính truyền đạt của khuếch đại thuật toán.

Có thể xác định hồ dẫn (độ dốc) của đặc tuyến truyền đạt hình 5.3

$$S_1 = \frac{dI_{C1}}{dU_h} = \frac{\alpha I_0 e^{-\frac{U_h}{U_T}}}{U_T (1 + e^{-\frac{U_h}{U_T}})} \quad (5.5)$$

Vì $I_{C1} + I_{C2} \approx \alpha I_0 = \text{const}$ mà theo (5.3) và (5.4) thì $dI_{C1} = -dI_{C2}$ nên

$$S_2 = \frac{dI_{C2}}{dU_h} = -S_1 \quad (5.6)$$

Có thể dễ dàng xác định $S_{1(2)}$ đạt max tại $U_h/U_T = 0$ và:

$$S_{l(2)\max} = \frac{\alpha I_0}{4U_T} \quad (5.7)$$

5.1.3. Phân tích phổ của tín hiệu ra trong khuếch đại vi sai .

Với đặc tính truyền đạt không phải là đường thẳng như hình 5.3 thì rõ ràng khuếch đại vi sai sẽ gây méo phi tuyến, đặc biệt khi $U_h > U_T$. Ta xác định các thành phần hài của dòng colectơ khi tín hiệu vào là dạng hình sin

$$U_V(t) = U_0 + U_m \cos \omega t \quad (5.8)$$

Trong đó U_0 - điện áp định thiên (bazơ)

Thay (5.8) vào (5.3) và (5.4) ta có:

$$i_{c1}(t) = \frac{\alpha I_0}{1 + e^{-\frac{U_0 + U_m \cos \omega t}{U_T}}} \quad (5.9)$$

$$i_{c2}(t) = \frac{\alpha I_0}{1 + e^{\frac{U_0 + U_m \cos \omega t}{U_T}}} \quad (5.10)$$

Các hàm (10.9) và (10.10) là hàm chẵn nên phân tích thành chuỗi Furrier sẽ được:

$$i_{C1}(t) = \alpha I_0 \left(\frac{a_0}{2} + \sum_{n=1}^{\infty} a_n \cos n\omega t \right) \quad (5.11)$$

$$i_{C2}(t) = \alpha I_0 \left(\frac{b_0}{2} + \sum_{n=1}^{\infty} b_n \cos n\omega t \right) \quad (5.12)$$

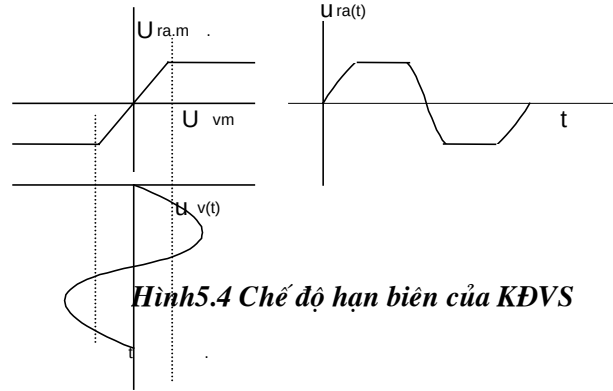
$$a_n = \frac{\omega}{\pi} \int_0^{\frac{2\pi}{\omega}} \frac{\cos n\omega t}{1 + e^{-\frac{U_0 + U_m \cos \omega t}{U_T}}} dt \quad (5.13)$$

$$b_n = \frac{\omega}{\pi} \int_0^{\frac{2\pi}{\omega}} \frac{\cos n\omega t}{1 + e^{\frac{U_0 + U_m \cos \omega t}{U_T}}} dt \quad (5.14)$$

Từ (5.13) và (5.14) có thể thấy $a_n + b_n = 2 \cdot \frac{\sin n\pi}{n\pi}$ nên $n = 0$ thì $a_0 + b_0 = 2$,

$n \neq 0$ thì $a_0 + b_0 = 0$ nên $a_n = b_n$. Như vậy với $n \neq 0$ thì các thành phần hài dòng colectơ của T_1 và T_2 trong khuếch đại vi sai hình 5.2a có trị số như nhau và pha ngược pha nhau .

Cần chú ý một đặc điểm của khuếch đại vi sai là nếu $U_0 = 0$ thì trong các dòng I_{C1} và I_{C2} sẽ không có các hài bậc chẵn. Mặt khác nếu thay đổi cực tính của U_0 thì pha của các hài chẵn sẽ biến đổi một lượng là 180° , còn pha các hài lẻ vẫn giữ nguyên. Các kết luận trên rút ra từ việc phân tích các biểu thức (5.11 ÷ 5.14). Thực tế khi $U_h = (5 \div 6)U_T$ thì các dòng i_C có dạng như ở hình 5.4, tức là tăng khuếch đại vi sai làm việc như một mạch khuếch đại - hạn biên.



Hình 5.4 Chế độ hạn biên của KĐVS

Để tăng độ tuyến tính của khuếch đại vi sai, tức là mở rộng dải thông của nó người ta thường gây hồi tiếp âm bằng cách mắc vào mạch emitter của T_1, T_2 các điện trở r_{E1} và r_{E2} như ở hình 5.2a.

5.1.4. Nguồn dòng trong khuếch đại vi sai.

Như đã nói ở trên T_3 trong khuếch đại vi sai hình 5.2a đóng vai trò của nguồn dòng. Có thể phân tích mạch hình 5.2a để xác định trị số của nguồn dòng I_0 (dòng collector của T_3) như sau:

$$I_0 = \alpha_3 \frac{R_4(E_{02} - U_{BE3}) + (U_0 - U_{BE3})R_3}{[R_5 + r_{E3} + (1 - \alpha_3)(r_{B3} + \frac{R_3 R_4}{R_3 + R_4})](R_3 + R_4)} \quad (5.15a)$$

Trong đó α_3 - hệ số truyền đạt dòng emitter của T_3 , U_{BE3} - điện áp emitter - bazơ của T_3 , U_D - sụt áp thuận trên diốt, r_{E3} - điện trở phân bố miền emitter T_1 , r_{E3} - điện trở khối bazơ T_3 . Thực tế thì R_5 chọn khá lớn so với các thành phần trong dấu móc của (5.15) và U_D chọn xấp xỉ bằng U_{BE3} để bù nhiệt có hiệu quả cao nên:

$$I_0 \approx \frac{\alpha_3 R_4 (E_{02} - U_{BE3})}{R_5 (R_3 + R_4)} \quad (5.15b)$$

Từ (5.15b) ta thấy nguồn dòng I_0 sẽ ổn định khi nguồn E_{02} ổn định, nguồn E_{01} không ảnh hưởng đến nguồn dòng I_0 .

5.1.5. Tính khuếch đại của khuếch đại vi sai.

Xét đặc tính khuếch đại của khuếch đại vi sai với một số phương án đưa tín hiệu vào và lấy tín hiệu ra như sau:

a. Vào đối xứng - Ra không đối xứng:

$$K_1 = \frac{U_{ra1}}{U_{v1} - U_{v2}} = \frac{U_{ra1}}{U_h}; \quad K_2 = \frac{U_{ra2}}{U_{v1} - U_{v2}} = \frac{U_{ra2}}{U_h}$$

Trong đó U_{ra1} và U_{ra2} điện áp lấy ở colectơ của T1 và T2 so với "mát". Có thể thấy ngay rằng

$$K_1 = + S_1 R_t' \quad (5.16a)$$

$$K_2 = - S_2 R_t'' \quad (5.16b)$$

S_1, S_2 - hệ dẫn của đặc tính truyền đạt tại điểm công tác, R_t', R_t'' - điện trở tải tổng quát của T₁ và T₂:

$$R_t' = \frac{R_c \cdot R_{v1}}{R_c + R_{v1}}; \quad R_t'' = \frac{R_c \cdot R_{v2}}{R_c + R_{v2}};$$

R_{v1}, R_{v2} - điện trở đầu vào của các tầng tiếp theo mắc vào mạch colectơ của T₁ và T₂ (không có trong hình (5.2a)).

Trường hợp không tải hoặc $R_{v1} \gg R_c, R_{v2} \gg R_c$ thì $R_t' = R_t'' \approx R_c$ và mạch đối xứng hoàn toàn $S_1 = - S_2$ thì $K_1 = - K_2$. Dấu trừ nói lên điện áp ra ở hai colectơ của T1 và T2 là ngược pha nhau.

b - Vào đối xứng - ra đối xứng .

$$K = \frac{U_{ra1} - U_{ra2}}{U_{v1} - U_{v2}} = \frac{U_{ra1} - U_{ra2}}{U_h} = -2S_1 R_t^* \quad (5.17)$$

$$R_t^* = \frac{R_c \cdot 0,5R_t}{R_c + 0,5R_t}, \quad R_t \text{ điện trở tải mắc giữa hai colectơ của T}_1 \text{ và T}_2$$

Khi $R_t = \infty$ thì $K = 2K_1 = - 2K_2$.

c - Vào không đối xứng - ra không đối xứng.

Xét trường hợp tín hiệu đưa vào V_1 , đầu V_2 nối với $R_{b\sim} = \frac{R_1 R_2}{R_1 + R_2}$ xuống

mát, tín hiệu ra lấy ở R_{a1} là colectơ của T₁. Với giả thiết là $R_t = R_{v1} = \infty$ thì

$$K_{11} = \frac{U_{ra1}}{U_{v1}} = - S_{11} R_c \quad (5.18)$$

$$\text{với } S_{11} = \frac{dI_{c1}}{dU_{BE1}} = \frac{\alpha I_0}{4U_T + I_0(1 - \alpha)R_{b\sim}}$$

Vì $|S_{11}| < |S_1|$ nên $|K_{11}| < |K_1|$. Khi $R_{b\sim} \rightarrow 0$ thì $|S_{11}| \rightarrow |S_1|$ và $|K_{11}| \rightarrow |K_1|$. Trường hợp này ứng với mắc ba zơ của T₂ qua một tụ trị số lớn xuống "mát", sao cho

ở tần số biên dưới $\omega_{thấp} = \omega_t$ thì $\frac{1}{\omega_t C} \ll R_{b\sim}$

Trong khuếch đại vi sai người ta còn đưa ra hệ số khuếch đại đồng pha K_{cm} . Tín hiệu nào đồng pha là trung bình cộng đại số của hai tín hiệu vào :

$$U_{cm} = \frac{U_{v1} + U_{v2}}{2}$$

Khi $U_{V1} = U_{V2}$, tức là $U_h = 0$ thì có chế độ khuếch đại tín hiệu đồng pha. Hệ số khuếch đại tín hiệu đồng pha được định nghĩa là

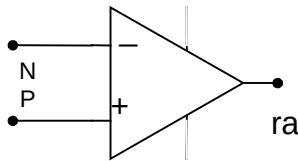
$$K_{cm} = \frac{U_{ra1}}{U_{cm}} \quad \text{hoặc} \quad \frac{U_{ra2}}{U_{cm}} \quad (5.19)$$

Nếu R_E càng lớn thì K_{cm} càng nhỏ. Khi $R_E \rightarrow \infty$ thì $K_{cm} \rightarrow 0$

Trong khuếch đại vi sai, do tính đối xứng lý tưởng không tuyệt đối nên xảy ra hiện tượng " trôi điểm không". Nghĩa là mặc dù các đầu vào $V1$ và $V2$ không có tín hiệu vào (ví dụ đầu thông $V1$ và $V2$) nhưng vẫn tồn tại một điện áp ra khác không (đo được) giữa hai collector T_1 và T_2 , là một hàm ngẫu nhiên của biến thời gian. Đó là một hiện tượng tạo tín hiệu giả (nhiều) ở đầu ra, đặc biệt có hại trong các máy đo lường. Có thể giảm bớt trôi điểm không bằng cách chọn T_1 và T_2 có tham số càng giống nhau càng tốt, các điện trở trong mạch chọn loại có độ sai số nhỏ và cùng một hệ số nhiệt.

5.2 .KHUẾCH ĐẠI THUẬT TOÁN

Khuếch đại thuật toán ngày nay được sản xuất dưới dạng các IC tương tự(analog). Có từ "thuật toán" vì lần đầu tiên chế tạo ra chúng người ta sử dụng chúng trong các máy điện toán. Do sự ra đời của khuếch đại thuật toán mà các mạch tổ hợp analog đã chiếm một vai trò quan trọng trong kỹ thuật mạch điện tử. Trước đây chưa có khuếch đại thuật toán thì đã tồn tại vô số các mạch chức năng khác nhau. Ngày nay, nhờ sự ra đời của khuếch đại thuật toán số lượng đó đã giảm xuống một cách đáng kể vì có thể dùng khuếch đại thuật toán để thực hiện các chức năng khác nhau nhờ mạch hồi tiếp ngoài thích hợp. Trong nhiều trường hợp dùng khuếch đại thuật toán có thể tạo hàm đơn giản hơn, chính xác hơn và giá thành rẻ hơn các mạch khuếch đại rời rạc (được lắp bằng các linh kiện rời) .



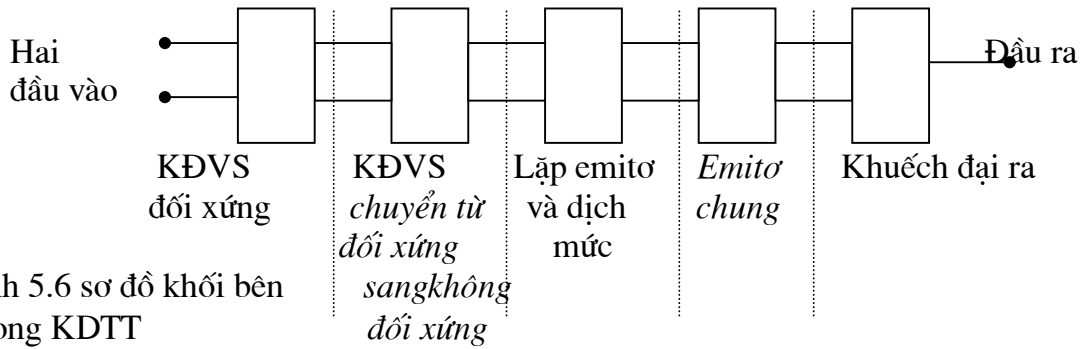
Hình 5.5 ký hiệu của KĐTT

Hình 5.4 là ký hiệu của KĐTT :

Đầu vào (+) gọi là đầu vào không đảo P(positive), đầu vào (-) gọi là đầu vào đảo N (negative) và một đầu ra .

KĐTT ngày nay có thể được chế tạo như một IC hoặc nằm trong một phần của IC đa chức năng .

5.2.1 Cấu tạo của KĐTT. Để đạt được các chỉ tiêu kỹ thuật gần với dạng lý tưởng các hãng điện tử trên thế giới chế tạo các IC KĐTT khá đa dạng nhưng nhìn chung đều tuân thủ sơ đồ khối như ở hình 5.6



Hình 5.6 sơ đồ khối bên trong KĐTT

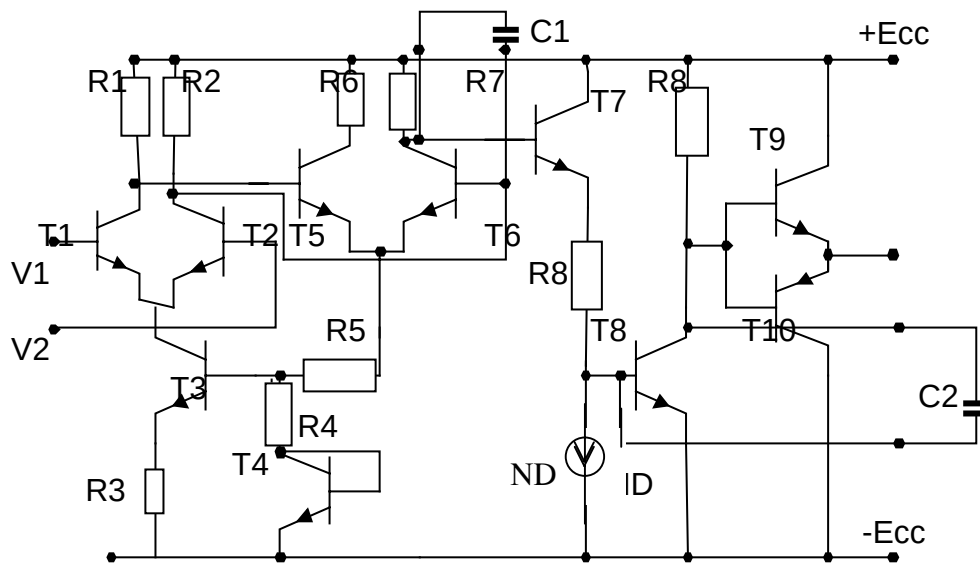
Để có đầu vào đối xứng tầng đầu tiên bao giờ cũng là tầng khuếch đại vi sai đối xứng có dòng tĩnh nhỏ, trở kháng vào lớn, cho phép mắc thêm mạch bù trôi.

Tầng thứ hai là tầng khuếch đại vi sai cho phép chuyển từ đầu vào đối xứng sang đầu ra không đối xứng.

Các tầng trung gian nhằm khuếch đại tín hiệu lên đủ lớn để có thể kích thích cho tầng cuối.

Tầng cuối tức tầng ra phải đảm bảo có dòng ra lớn, điện áp ra lớn và điện trở ra nhỏ. Mạch này thường là khuếch đại đẩy kéo có bù kèm theo mạch chống qua tải.

Trong KĐTT ghép giữa các tầng thực hiện trực tiếp (colector của tầng trước nối



Hình 5.7 Sơ đồ nguyên lý một KĐTT

trực tiếp với bazơ của tầng sau) vì vậy các tranzisto n-p-n càng về sau càng có điểm công tác tĩnh đẩy dần về phía các giá trị dương. Vì vậy phải có một mạch dịch mức đẩy lùi điểm tĩnh về phía âm nằm trong một mạch nào đó của KĐTT.

Ví dụ ta xét KĐTT hình 5.7

KĐTT ở đây có thể phân thành 4 tầng như sau:

Tầng thứ nhất là tầng KĐVS đối xứng trên T_1 và T_2 . Để tăng trở kháng vào chọn dòng colectơ và emitơ của chúng nhỏ, sao cho hồ dẫn truyền đạt nhỏ. Có thể thay T_1 và T_2 bằng tranzisto trường để tăng trở kháng vào T_3 , T_4 , R_3 , R_4 , và R_5 tạo thành nguồn dòng tương tự như hình 5.2a (ở đây T_4 mắc thành điốt để bù nhiệt)

Tầng thứ hai là KĐVS đầu vào đối xứng, đầu ra không đối xứng: emitơ của chúng cũng đấu vào nguồn dòng T_3 . Tầng này có hệ số khuếch đại điện áp lớn.

Tầng thứ ba là tầng ra khuếch đại đẩy kéo $T_9 - T_{10}$ mắc colectơ chung, cho hệ số khuếch đại công suất lớn, trở kháng ra nhỏ.

Giữa tầng thứ hai và tầng ra là tầng đệm T_7, T_8 nhằm phối hợp trở kháng giữa chúng và đảm bảo dịch mức điện áp. Ở đây T_7 là mạch lặp emitơ, tín hiệu lấy ra trên một phần của tải là R_9 và trở kháng vào của T_8 . Tầng T_8 mắc emitơ chung. Chọn R_9 thích hợp và dòng qua nó thích hợp sẽ tạo được một nguồn dòng đưa vào bazơ của T_8 sẽ cho mức điện áp một chiều thích hợp ở bazơ của T_9 và T_{10} để đảm bảo có điện áp ra bằng 0 khi không có tín hiệu vào. Mạch ngoài mắc thêm R_{10} , C_1 , C_2 để chống tự kích.

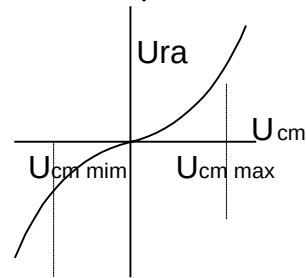
5.2.2 Các tham số của KĐTT

- Hệ số khuếch đại hiệu K_o được xác định theo biểu thức:

$$K_o = \frac{U_r}{U_h} = \frac{U_r}{U_p - U_N} = \begin{cases} \frac{U_r}{U_p} \text{ khi } U_N = 0 \\ -\frac{U_r}{U_N} \text{ khi } U_p = 0 \end{cases} \quad (5.20)$$

Theo lý thuyết $K_o = \infty$, thực tế $K_o = 10^3 \div 10^6$

- Đặc tính biên độ tần số: Theo lý thuyết thì đặc tính biên độ tần số sẽ là K_o trong suốt dải tần số từ $0 \div \infty$. Thực tế đặc tính tần số sẽ gục xuống ở tần số f_c do tồn tại các điện dung ký sinh tạo thành những khâu lọc RC thông thấp mắc giữa các tầng. Tùy theo từng loại KĐTT mà dải thông có thể từ 0 tới vài MHz hoặc cao hơn.



Hình 5.7

- Hệ số khuếch đại đồng pha K_{cm}

Nếu đặt đầu vào thuận P và đầu đảo N các điện áp bằng nhau:

$$U_p = U_N = U_{cm} \neq 0 \text{ thì } U_h = 0. \text{ Theo}$$

định nghĩa:

$$U_r = K_o (U_p - U_N) \quad (5.21)$$

Thì $U_r = 0$. Tuy nhiên thực tế không như vậy mà quan hệ giữa K_{cm} và U_{cm} có dạng như hình 5.7.

Hệ số khuếch đại đồng pha được định nghĩa là :

$$K_{cm} = \frac{\Delta U_r}{\Delta U_{cm}} \quad (5.22)$$

K_{cm} nói chung phụ thuộc vào mức điện áp vào đồng pha. Giá trị cực đại của điện áp vào đồng pha cho trong các sổ tay của IC cho biết giới hạn của điện áp vào đồng pha cực đại để hệ số khuếch đại đồng pha không vượt quá phạm vi cho phép. Lý tưởng $K_{cm} = 0$, thực tế K_{cm} luôn nhỏ hơn K_0

- Điện trở vào hiệu, điện trở vào đồng pha:

Điện trở vào hiệu r_h và điện trở vào đồng pha r_{cm} được định nghĩa theo (5.23) và (5.24):

$$r_h = \begin{cases} \frac{\Delta U_p}{\Delta I_p} \text{ khi } U_N = 0 \\ \frac{\Delta U_N}{\Delta I_N} \text{ khi } U_p = 0 \end{cases} \quad (5.23)$$

$$r_{cm} = \frac{\Delta U_p}{\Delta I_p} = \frac{\Delta U_N}{\Delta I_N} \text{ khi } U_N = U_p = U_{cm} \quad (5.24)$$

Điện trở ra của KĐTT đánh giá sự biến thiên của điện áp ra theo tải :

$$r_r = \frac{\Delta U_r}{\Delta I_r} \quad (5.25)$$

- Dòng vào tĩnh, điện áp vào lệch không :

Dòng vào tĩnh trung bình I_t là:

$$I_t = \frac{I_p + I_N}{2} \text{ với } U_N = U_p = 0 \quad (5.27)$$

Dòng vào lệch không là I_0 :

$$I_0 = I_p - I_N \text{ khi } U_N = U_p = 0 \quad (5.28)$$

Thông thường $I_0 = 0,1 I_t$.

Dòng vào lệch không là dòng phụ thuộc vào nhiệt độ. Nhiệt độ thay đổi làm trôi dòng lệch không.

Trong KĐTT thực tế thì khi $U_N = U_p = 0$ vẫn có $U_r \neq 0$. Lúc này $U_r \neq 0$ là do điện áp lệch không ở đầu vào gây nên. Vì vậy người ta định nghĩa điện áp lệch không U_0 là hiệu điện áp cần phải đặt giữa hai đầu vào để có điện áp ra bằng không

$$U_0 = U_p - U_N \text{ khi } U_r = 0 \quad (5.29)$$

5.2. 3 Các sơ đồ mắc cơ bản của KĐTT

Khi sử dụng KĐTT trong các mạch điện người ta thường sử dụng hồi tiếp âm mà không dùng hồi tiếp dương vì hồi tiếp dương làm cho khuếch đại làm việc ở chế

độ bão hoà. Trong một số trường hợp có thể dùng cả hồi tiếp âm và hồi tiếp dương với hồi tiếp dương luôn nhỏ hơn hồi tiếp âm. Về đầu vào có thể sử dụng một hoặc cả hai đầu vào .

5.2.3.1 Các sơ đồ khuếch đại đảo

+ Sơ đồ biến đổi điện áp - điện áp

Mạch mắc như hình 5.8a . Vì $K_0 \rightarrow \infty$ nên điện áp ở đầu vào N là $U_N \approx U_h \approx 0$, điểm N có thể coi là điểm đất giả $U_r \approx U_{RN}$, $U_v \approx U_{R1}$. Định luật Kiéc-khốp 1 viết cho nút N là :

$$\frac{U_v}{R_1} + \frac{U_{ra}}{R_N} \approx 0 \text{ vì dòng } I_N = 0 \text{ (do trở kháng}$$

vào rất lớn $r_h \rightarrow \infty$)

Từ đó ta có

$$U_r = -\frac{R_N}{R_1} U_v \text{ hay } K = -\frac{R_N}{R_1} \quad (5.30)$$

Từ (5.30) ta thấy điện áp U_v được biến đổi thành $U_r = -\frac{R_N}{R_1} U_v$; hệ số khuếch đại $K = -\frac{R_N}{R_1}$; điện

áp ra ngược pha so với điện áp vào. Điện trở R_N gây hồi tiếp âm song song theo điện áp làm cho hệ số khuếch đại từ K_0 giảm xuống còn là $\frac{R_N}{R_1}$.

Trở kháng vào :

$$R_v = \frac{U_v}{I_v} = \frac{U_v}{U_v/R_1} = R_1 \quad (5.31)$$

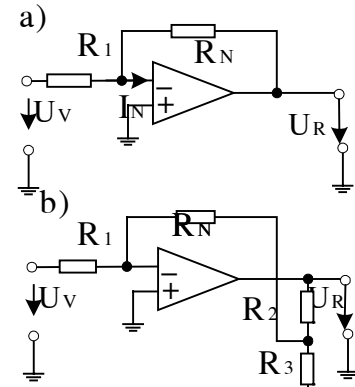
Nhược điểm của sơ đồ hình 5.8a là có $Z_v = \frac{U_v}{I_v} = R_1$ nhỏ. Để khắc phục nhược điểm này ta mắc mạch như hình 5.8b

$$\text{Với nút N có phương trình: } \frac{U_v}{R_1} = -\frac{U_3}{R_N} \quad (5.32)$$

Nếu chọn $R_N \gg R_3$ thì $U_3 \approx \frac{U_r}{R_2 + R_3} \cdot R_3$ nên:

$$U_r = -U_v \frac{R_N}{R_1} \cdot \frac{R_2 + R_3}{R_3} \text{ hay } U_r = -U_v \frac{R_N}{R_1} \left(1 + \frac{R_2}{R_3}\right) \quad (5.33)$$

$$\text{Vậy } K = -\frac{R_N}{R_1} \left(1 + \frac{R_2}{R_3}\right) \quad (5.34)$$



Hình 5.8. KĐTT mắc đảo

Theo (5.38) muốn có hệ số khuếch đại K lớn thì phải chọn R_1 nhỏ. Nếu chọn $R_1 = R_2$ thì:

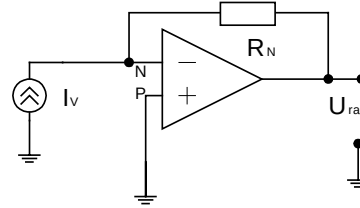
$$K = \left(\frac{R_N}{R_1} + \frac{R_N}{R_3} \right) \quad (5.35)$$

Để tăng trở kháng $Z_V = R_1$ có thể chọn R_1 lớn tùy ý, khi đó hệ số khuếch đại sẽ được xác định bởi $\frac{R_N}{R_3}$.

+ *Sơ đồ biến đổi dòng điện - điện áp hình 5.9*

Sơ đồ này biến đổi dòng điện đầu vào thành điện áp đầu ra tỷ lệ với nó. Tương tự như trên vì $K_0 = \infty$; $U_N \approx U_P \approx 0$, $r_h \rightarrow \infty$ nên dòng $I_N = 0$ nên định luật Kiêc-khốp I viết cho nút N sẽ là:

$$I_V = -\frac{U_r}{R_N} \text{ hay } U_r = -R_N I_V \quad (5.32)$$



Hình 5.9 Sơ đồ biến đổi dòng điện - điện áp

5.2.3.2 Các sơ đồ khuếch đại không đảo.

+ *Xét sơ đồ mạch thông dụng điện áp - điện áp hình 5.10a.*

Với $K_0 \rightarrow \infty$, $r_h \rightarrow \infty$ nên $U_h = 0$ nghĩa là $U_N = U_V$ và dòng vào bằng không.

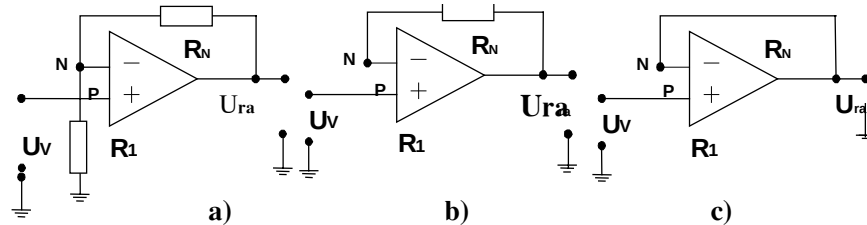
do vậy:
$$U_N = \frac{U_r}{R_1 + R_N} \cdot R_1 = U_V.$$

Từ đó có:

$$K = \frac{U_r}{U_V} = \frac{R_1 + R_N}{R_1} = 1 + \frac{R_N}{R_1} \quad (5.33)$$

$$Z_V = R_d = \infty.$$

Các mạch hình 5.10b, c là các mạch khuếch đại lặp (điện áp): vì $U_d = 0$ nên $U_N = U_P$, vì $I_N = 0$, dòng qua R_N bằng 0 và thế điểm ra bằng thế điểm N nên:



$$K = \frac{U_r}{U_V} = 1.$$

Hình 5.10 a) Sơ đồ mắc không đảo b,c) các mạch lặp lại

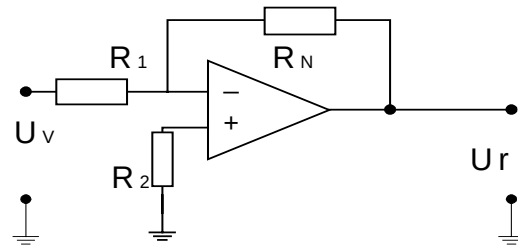
5.2.3.3. Các mạch bù trôi và đặc tính tần số trong KĐTT.

a. Các mạch bù trôi.

Khi dùng KĐTT để khuếch đại tín hiệu một chiều nhỏ, các sai số chủ yếu sẽ do dòng điện tĩnh, điện áp lệch không và hiện tượng trôi gây ra.

Các dòng điện đầu vào I_N và I_P ở đầu vào của KĐTT chính là các dòng bazơ tĩnh của KĐVS ở đầu vào. Dòng tĩnh I_N và I_P xấp xỉ bằng nhau, gây nên sụt áp ở các đầu vào.

Do trở kháng đầu vào N và P không đồng nhất nên các sụt áp này cũng không bằng nhau. Hiệu điện thế ở



Hình 5.11. đầu N và đầu P chính là điện áp lệch không. Để cho điện áp lệch không nhỏ người ta không đấu đầu P (không đảo) trực tiếp xuống đất mà đấu qua điện trở R_2 như hình 5.11. Điện trở R_2 có trị số bằng điện trở của vào đảo N:

$$R_2 = \frac{R_1 \cdot R_N}{R_1 + R_N} \quad (5.36)$$

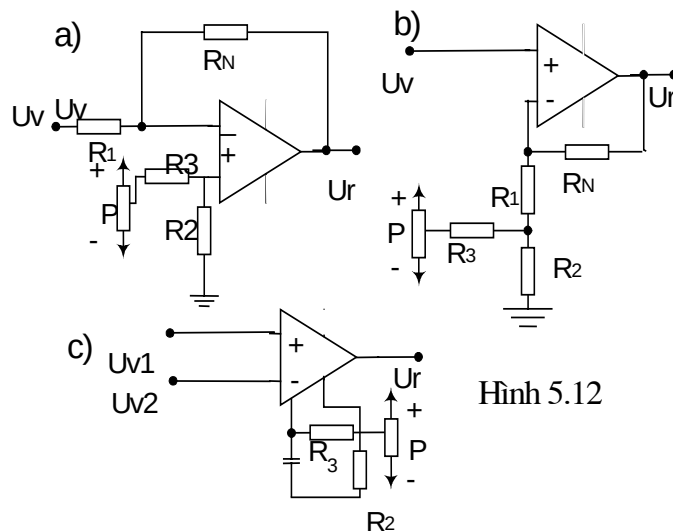
Lúc đó áp một chiều trên đầu vào N và P là $I_N \cdot (R_1 // R_N)$ và $I_P \cdot (R_1 // R_N)$; $I_P = I_N$ nên hai điện áp này xấp xỉ nhau. Tuy nhiên do dòng $I_N \neq I_P$ nên $I_0 = I_P - I_N$ sẽ gây nên một điện áp lệch không ở đầu vào là $U_0 = (I_P - I_N) (R_1 // R_2)$. Điện áp này sẽ gây nên một điện áp lệch không ở đầu ra:

$$U_{o_r} = (1 + \frac{R_N}{R_1}) U_0 \quad (5.37)$$

Để triệt điện áp lệch không ở đầu ra U_{o2} người ta mắc nguồn có hai cực tính như ở hình 5.12. Ở hình 5.12 a,b chỉnh triết áp R_P về phía nguồn + hoặc - tùy theo cực tính của $U_0 = U_P - U_N$ là âm hoặc dương. Trường hợp cân sử dụng cả hai cửa vào thì mạch bù được mắc ở cửa khác có liên hệ với cửa vào như ở hình 5.12c. Trong các sơ đồ trên phải chọn $R_3 \gg R_2$ để mạch bù không ảnh hưởng đến hoạt động bình thường của mạch. Thực tế R_2 cỡ vài KΩ, R_3 cỡ vài trăm KΩ.

b. Mạch bù đặc tính tần số

Trong KĐTT các tầng được ghép trực tiếp nên các điện trở cùng với các điện dung ký sinh sẽ tạo thành các đốt lọc thông thấp RC. Truyền qua mỗi đốt như vậy thì điện áp tín hiệu sẽ bị quay pha đi

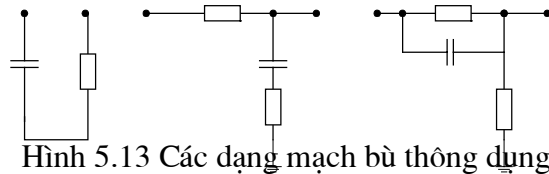


Hình 5.12

một lượng nhất định $\Delta\varphi$. Ở một tần số nào đó thì lượng quay pha từ đầu vào đến đầu ra của KĐTT có thể là π , nghĩa là vai trò của các cửa sẽ đổi chỗ cho nhau, cửa vào đảo thành cửa và không đảo và ngược lại. Như vậy hồi tiếp âm ở tần số này sẽ trở thành hồi tiếp dương. Nếu thỏa mãn cả điều kiện cân bằng biên độ và điều kiện cân bằng pha thì KĐTT sẽ bị tự kích.

Muốn KĐTT không bị tự kích người ta thường phá vỡ điều kiện cân bằng pha bằng cách mắc mạch RC, gọi là mạch bù pha, vào giữa các tầng. Các mạch bù pha thường dùng có dạng như ở hình 5.13. Trị số các linh kiện mạch 5.13 và cách mắc chúng vào chân các IC KĐTT cho trong các sổ tay của IC tuyến tính.

Ở hình 5.12 a,b chỉnh triết áp R_p về phía nguồn + hoặc - tùy theo cực tính của $U_O = U_P - U_N$ là âm hoặc dương. Trường hợp cần sử dụng cả hai cửa vào thì mạch bù được mắc ở cửa khác có liên hệ với cửa vào như ở hình 5.12c. Trong các sơ đồ trên phải chọn $R_3 \gg R_2$ để mạch bù không ảnh hưởng đến hoạt động bình thường của mạch. Thực tế R_2 cỡ vài $K\Omega$, R_3 cỡ vài trăm $K\Omega$.



Hình 5.13 Các dạng mạch bù thông dụng

5.3 MỘT SỐ MẠCH TÍNH TOÁN VÀ ĐIỀU KHIỂN TUYẾN TÍNH TRÊN KĐTT.

KĐTT được sử dụng như một mạch đa chức năng. Thay đổi các linh kiện trong mạch hồi tiếp có thể thực hiện được nhiều phép tính toán và điều khiển nhờ KĐTT. Xét một số mạch đơn giản.

5.3.1. Mạch cộng và mạch trừ

a. Mạch cộng đảo

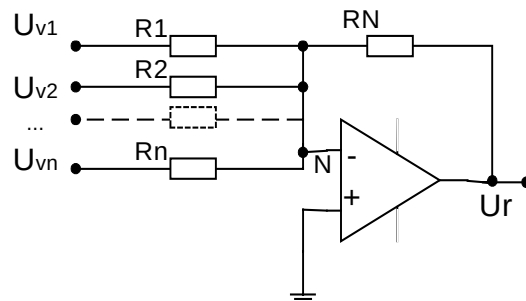
Mạch hình 5.14 được thực hiện cộng và đảo pha các điện áp đầu vào.

Vì $K_0 \rightarrow \infty$ nên điểm N là đất ảo và

$$I_N = \frac{U_N}{R_N} = -\left(\frac{U_{V1}}{R_1} + \frac{U_{V2}}{R_2} + \dots + \frac{U_{Vn}}{R_n}\right)$$

Từ đó ta có:

$$\begin{aligned} U_r &= -\left(\frac{R_N U_{V1}}{R_1} + \frac{R_N U_{V2}}{R_2} + \dots + \frac{R_N U_{Vn}}{R_n}\right) \\ &= -(\alpha_1 U_{V1} + \alpha_2 U_{V2} + \dots + \alpha_n U_{Vn}) \end{aligned}$$



Hình 5.14 Mạch cộng đảo

Hay
$$U_r = - \sum_{i=1}^n \alpha_i U_{Vi} \quad (5.38)$$

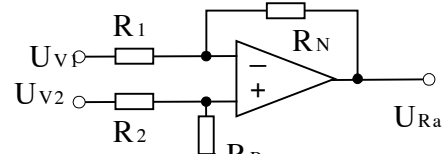
Trong đó $\alpha_i = \frac{R_N}{R_i}$.

b. Mạch trừ

Xét mạch trừ hai điện áp vào trên hình 5.15. Cũng lý luận gần đúng tương tự như trên có thể tính được U_N và U_P như sau:

$$U_P = \frac{U_{V2}}{R_2 + R_P} \cdot R_P;$$

$$U_N = U_{R_N} + U_{ra} = \frac{U_{V1} - U_r}{R_1 + R_N} \cdot R_N + U_{ra}$$



Hình 5.15. Mạch trừ 2 điện áp

Nhưng $U_P \approx U_N$ (Vì $U_h = 0$) nên :

$$\frac{U_{V2}}{R_2 + R_P} \cdot R_P = \frac{U_{V1} - U_{ra}}{R_1 + R_N} \cdot R_N + U_{ra} = \frac{U_{V1}}{R_1 + R_N} \cdot R_N - \frac{U_{ra}}{R_1 + R_N} \cdot R_N + U_{ra}$$

$$\text{Hay } U_{ra} = \frac{\frac{U_{V2}}{R_2 + R_P} \cdot R_P - \frac{U_{V1}}{R_1 + R_N} \cdot R_N}{1 - \frac{R_N}{R_1 + R_N}} = \frac{\frac{U_{V2}}{R_2 + R_P} \cdot R_P - \frac{U_{V1}}{R_1 + R_N} \cdot R_N}{\frac{R_1}{R_1 + R_N}} =$$

Đặt $\alpha_N = \frac{R_N}{R_1}$; $\alpha_P = \frac{R_P}{R_2}$ thì:

$$U_{ra} = \frac{\frac{U_{V2}}{1 + \frac{1}{\alpha_P}} - \frac{U_{V1}}{1 + \frac{1}{\alpha_N}}}{\frac{1}{1 + \alpha_N}} = \left(\frac{U_{V2} \alpha_P}{1 + \alpha_P} - \frac{U_{V1} \alpha_N}{1 + \alpha_N} \right) (1 + \alpha_N)$$

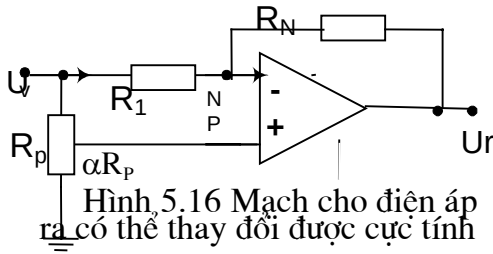
Tức
$$U_{ra} = \frac{1 + \alpha_N}{1 + \alpha_P} \alpha_P U_{V2} - \alpha_N U_{V1} \quad (5.39)$$

Chọn $\alpha_N = \alpha_P = \alpha$ thì

$$U_r = \alpha(U_{V2} - U_{V1}) \quad (5.40)$$

5.3. 2. Mạch cho phép chọn điện áp ra có cực tính thay đổi .

Xét mạch hình 5.16. Mạch chọn $R_1 = R_N$



Hình 5.16 Mạch cho điện áp ra có thể thay đổi được cực tính

$$U_p = \frac{U_v}{R_p} \cdot \alpha R_p = \alpha U_v ;$$

$$U_N = U_v + \frac{U_r - U_v}{2} = \frac{U_r + U_v}{2}$$

$$\text{Vì } U_p = U_N \text{ nên } \alpha U_v = \frac{U_r + U_v}{2}$$

$$U_r = (2\alpha - 1)U_v \quad (5.41)$$

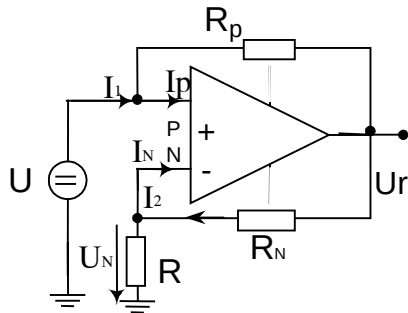
Theo 5.41 thì khi $\alpha = 0,5$, $U_r = 0$; khi $\alpha > 0,5$, U_r cùng dấu với U_v ; khi $\alpha < 0,5$, U_r khác dấu với U_v . Hệ số α : $0 \leq \alpha \leq 1$.

5.3.3. Mạch biến đổi trở kháng.

a) Mạch tạo điện trở âm (NIC)

Nếu dùng cả hồi tiếp dương và hồi tiếp âm như mạch hình 5.17 sẽ tạo được điện trở vào có trị số âm. Thật vậy:

Theo tính chất của KĐTT thì I_N và $I_p \approx 0$, $U_N = U_p$ nên từ hình 5.17



Hình 5.17
Mạch
NIC

$$I_1 = \frac{U_p - U_r}{R_p}; U_p = I_1 R_p + U_r$$

$$I_2 = \frac{U_r - U_N}{R_N}; U_N = U_r - I_2 R_N$$

Vì $U_p = U_N$ nên $I_1 R_p = -I_2 R_N$ hay

$$I_1 = -\frac{I_2 R_N}{R_p} \quad (5.42)$$

Theo 5.42 thì nếu U_p có cực tính dương thì dòng I_2 sẽ là dương và dòng I_1 sẽ là âm,

điện trở đầu vào $R_v = U_p / I_1$ sẽ là âm.

b) *Girato*: *Girato* tạo ra phần tử điện cảm L từ các phần tử tích cực, thường dùng ngày nay là KĐTT. *Girato* có ký hiệu như hình 5.18a.

Hệ phương trình truyền đạt của *gi rato* phải thỏa mãn:

$$\left. \begin{aligned} I_1 &= \frac{U_2}{R_M} \\ I_2 &= \frac{U_1}{R_M} \end{aligned} \right\} \quad (5.43)$$

R_M -tham số biến đổi.

Từ hệ phương trình (5.43) có sơ đồ tương đương của girato như hình 5.18b. Girato được xây dựng trên NIC có dạng như ở hình 5.19. Lập các phương trình cho các nút P_1 , N_1 , P_2 và N_2 sẽ có :

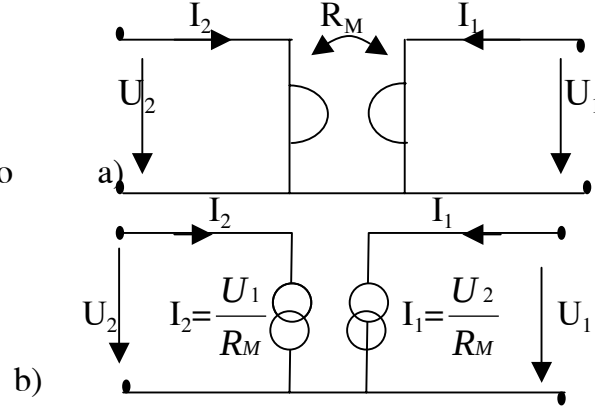
$$I_2 + \frac{U_3 - U_2}{R_M} - \frac{U_2}{R_M} = 0 \quad ; \quad \frac{U_3 - U_2}{R_M} - \frac{U_2 - U_1}{R_M} = 0$$

$$\frac{U_2 - U_1}{R_M} + \frac{U_4 - U_1}{R_M} - I_1 = 0 \quad ; \quad \frac{U_4 - U_2}{R_M} - \frac{U_1}{R_M} = 0$$

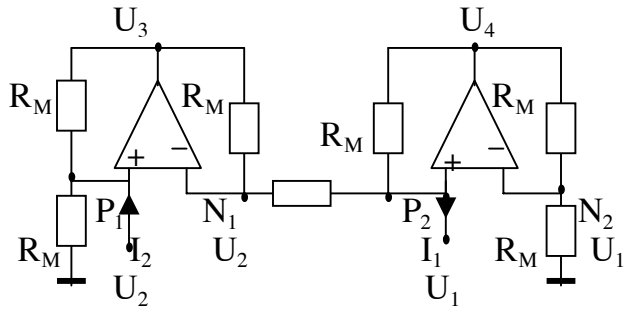
Hình 5.18.

a) Ký hiệu girato

b) Sơ đồ tương đương girato



Hình 5.19
Girato trên NIC



Loại U_3 , U_4 ra khỏi hệ trên sẽ nhận được

$$I_1 = \frac{U_2}{R_M} \quad ; \quad I_2 = \frac{U_1}{R_M}$$

Bây giờ mắc tải cho Girato như hình 5.20, tìm trở kháng vào đầu kia :

$$U_1 = I_1 R_t; \quad I_2 = \frac{U_1}{R_M} = \frac{I_1 R_t}{R_M} = \frac{U_2 R_t}{R_M^2};$$

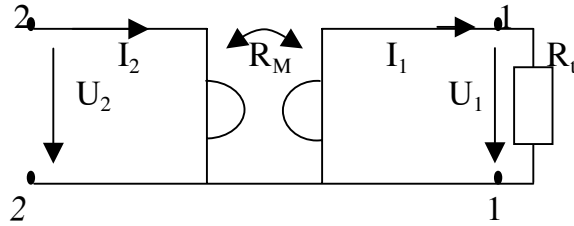
$$Z_{v2} = \frac{U_2}{I_2} = \frac{R_M^2}{R_t} \quad (5.44)$$

Nếu mắc tải vào đầu 2-2 thì

$$I_2 = -\frac{U_2}{R_t}; \quad I_1 = \frac{U_2}{R_M} = -\frac{I_2 R_t}{R_M} = -\frac{U_1 R_t}{R_M^2} \text{ và}$$

$$Z_{V1} = -\frac{U_1}{I_1} = \frac{R_M^2}{R_t} \quad (5.45)$$

Hình 5.20.
Girato mắc tải



Như vậy mắc vào 1-1 hoặc 2-2 thì trở kháng vào đầu kia sẽ là $\frac{R_M^2}{R_t}$.

Giả sử ta mắc tại tụ C vào thì trở kháng vào đầu kia là :

$$Z_v = \frac{R_M^2}{Z_t} = j\omega C R_M^2$$

Giarato cho một điện cảm tương đương $L = C R_M^2$

ví dụ $R_M = 100k\Omega$, $C = 1\mu F$, thì $L = (10^5)^2 \cdot 10^{-6} = 10^4 \text{ H}$.

Đó là một điện cảm có trị số lớn tạo từ hai KĐTT, 6 điện trở và một tụ điện (Hình 5.19)

Nếu mắc song song với girato một tụ điện sẽ được một khung cộng hưởng song song không có tổn hao, tức là có hệ số phẩm chất rất lớn.

5.3.4. Mạch vi phân và mạch tích phân.

a. Mạch tích phân

Mạch điện hình 5.21 là một mạch tích phân thông thường vì:

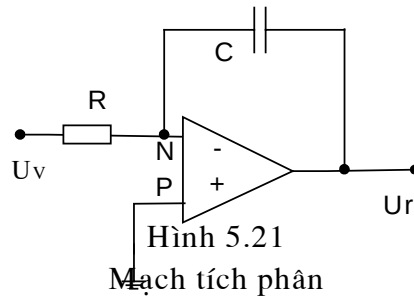
$$U_r \approx U_C = -\frac{1}{C} \int i_C dt \approx -\frac{1}{RC} \int U_v dt$$

Chuyển sang tích phân xác định:

$$U_r = -\frac{1}{RC} \int_0^t U_v dt + U_r(0) \quad (.46)$$

Mạch phân tích tổng: Mạch điện hình 5.22 thực hiện phân tích tổng:

$$U_r = -\frac{1}{C} \int \left(\frac{U_1}{R_1} + \frac{U_2}{R_2} + \dots + \frac{U_n}{R_n} \right) dt \quad (5.47)$$



Hình 5.21
Mạch tích phân

+ Mạch tích phân hiệu: Hình 5.22b.

Phương trình dòng điện viết cho điểm nút N và nút P là:

$$\frac{U_1 - U_N}{R_1} + C_N \frac{d(U_r - U_N)}{dt} = 0$$

$$\frac{U_V - U_P}{R_2} + C_P \frac{dU_P}{dt} = 0$$

Cho $U_N = U_P$, $C_N R_1 = C_P R_2 = RC$ sẽ được:

$$U_r = \frac{1}{RC} \int (U_2 - U_1) dt \quad (5.48)$$

b. Mạch vi phân

Mạch hình 5.23a là một mạch vi phân thông thường cho:

$$U_r = U_{RN} = R_N I_N = -R_N C \frac{dU_V}{dt} \quad (5.49)$$

Nếu $U_V = U_{Vm} \sin \omega t$ thì $U_r = -R_N C \omega U_{Vm} \cos \omega t$

Như vậy hệ số khuếch đại

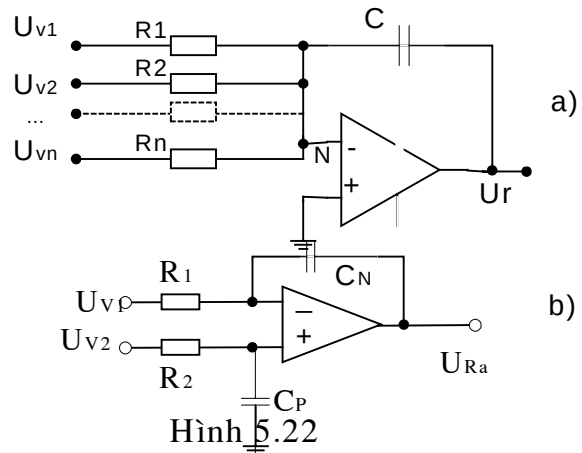
$$K = \frac{U_{rm}}{U_{Vm}} = \omega R_N C \text{ phụ thuộc vào tần số. Vì}$$

vậy

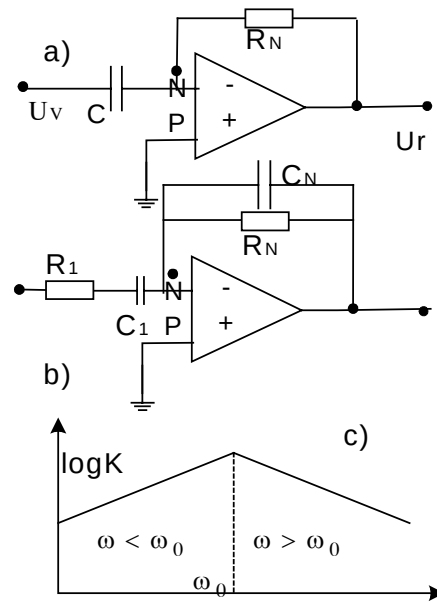
tạp âm ở tần số cao lớn, trở kháng $Z_V = \frac{1}{j\omega C}$ sẽ

giảm đi khi tần số tăng.

Để có mạch vi phân tốt hơn dùng mạch hình 5.23b. Mặc thêm đốt $R_1 C_1$ thì tác dụng vi phân chỉ thực hiện ở tần số $\omega \ll \omega_0 = \frac{1}{R_1 C_1}$, lúc này có thể coi C_N hở mạch. Điện áp ra là $U_r = -R_N C_1 \frac{dU_V}{dt}$. Ở tần số cao thì hồi tiếp âm trên C_N càng lớn. Nếu chọn $R_1 C_1 = R_N C_N$ thì khi $\omega < \omega_0$ hệ số khuếch đại sẽ giảm tần số khi tần số tăng, $\omega > \omega_0$ hệ số khuếch đại sẽ giảm tần



a) Mạch tích phân tổng
b) Mạch tích phân hiệu



Hình 5.23
Mạch tích phân

số khi tần số tăng(Hình 5.23c)

5.4.5. Mạch lọc tích cực.

Ở dải tần số cao người ta thường sử dụng các mạch lọc thụ động LC. ở tần số thấp các mạch lọc đó cần có điện cảm L lớn, làm cho mạch lọc trở nên nặng nề, cồng kềnh, chất lượng kém. Vì vậy ở tần số thấp dưới vài MHz ngày nay người ta thường sử dụng các mạch lọc tích cực xây dựng trên khuếch đại thuật toán và các phần tử RC. Khác với mạch lọc thụ động, mạch lọc tích cực được đặc trưng bởi ba tham số quan trọng là tần số giới hạn f_g , bậc n của bộ lọc và loại bộ lọc.

Tần số giới hạn f_g là tần số mà tại đó đặc tuyến biên độ tần số của hàm truyền đạt giảm 3dB (dexibell)so với hệ số truyền đạt ở tần số trung tâm. Bậc n của bộ lọc xác định độ dốc của đặc tuyến biên độ tần số ở lân cận tần số f_g .

Loại của bộ lọc xác định dạng của đặc tính biên độ tần số ở lân cận tần số giới hạn và trong miền dải thông. Người ta sử dụng nhiều loại bộ lọc:

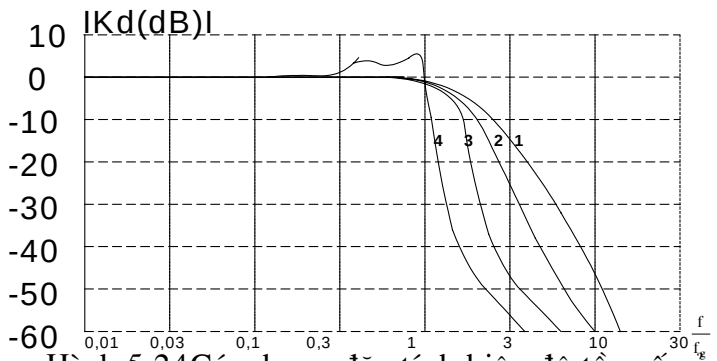
Bessell, Butterworth, Tschebyscheff. Đặc tuyến của từng loại bộ lọc đó biểu diễn trên hình 4.24. Các mạch lọc đều có sơ đồ nguyên lý của mạch điện giống nhau, chúng chỉ khác nhau trị số các linh kiện RC trong mạch. Đường 1 hình 5.24 ứng với đặc tuyến tần số của mạch lọc thông thấp RC thụ động; đường 2 là mạch lọc Bessell. Đường 3 có đặc tuyến phẳng kéo dài rồi gấp khúc trước khi đạt tần số giới hạn f_g .

Để tiện xét các mạch lọc, dựa vào hàm truyền toán tử quy chuẩn tổng quát của mạch lọc thông thấp dạng:

$$K_d(p) = \frac{K_{do}}{1 + C_1 S + C_2 S^2 + \dots + C_n S^n} \quad (5.50)$$

Trong đó toán tử S là toán tử quy chuẩn $S = \frac{s}{\omega_g} = \frac{j\omega}{\omega_g} = j \frac{f}{f_g} = j\Omega$; C_i là các hệ số thực và dương; bậc của bộ lọc là bậc của đa thức mẫu số của(5.50) có thể phân tích về dạng:

$$K_d(s) = \frac{1}{\prod_i (1 + a_i S + b_i S^2)} \quad (5.51)$$



Hình 5.24 Các dạng đặc tính biên độ tần số của mạch lọc thông thấp

Với a_i, b_i là các hệ số thực và dương. Khi bậc n là lẻ sẽ có một hệ số $b_i = 0$. Khi $b_i \neq 0$ thì đa thức bậc hai sẽ có nghiệm phức liên hợp.

a). *Thực hiện mạch lọc thông thấp.*

Các mạch lọc ứng với mẫu số là đa thức bậc hai là thông dụng hơn cả. Mạch lọc có thể thực hiện hồi tiếp âm một vòng hoặc hai vòng và vòng hồi tiếp dương.

Hình 5.25a là một mạch lọc thông thấp bậc hai có một vòng hồi tiếp âm.

Viết phương trình điện thế nút rồi tìm hàm truyền đạt sẽ được:

$$K_d(s) = \frac{U_r(s)}{U_v(s)} = \frac{1}{1 + 2S\omega_g RC_1 + S^2\omega_g^2 R^2 C_1 C_2} \quad (5.52)$$

So sánh (5.52) với (5.50) sẽ được $K_{do} = 1, a_1 = 2\omega_g RC_1; b_1 = \omega_g^2 R^2 C_1 C_2$.

Tuỳ theo loại mạch lọc mà xác định các hệ số a_1 và b_1 rồi xác định các linh kiện. Thường chọn trước một thành phần rồi xác hai thành phần còn lại. Ví dụ nếu chọn trước C_1 thì:

$$R = \frac{a_1}{4\pi f_g C_1}; \quad C_2 = \frac{b_1}{(2\pi f_g)^2 R^2 C_1} = \frac{b_1 (4\pi)^2 f_g^2 C_1^2}{(2\pi f_g)^2 a_1^2 C_1} = \frac{4b_1 C_1}{a_1^2}$$

Hình 5.25b là mạch lọc thông thấp bậc hai có hai vòng hồi tiếp âm. Hàm truyền đạt của mạch là:

$$K(p) = \frac{\frac{R_2}{R_1}}{1 + S\omega_g C_1 (R_2 + R_3 + \frac{R_2 R_3}{R_1}) + S^2 \omega_g^2 C_1 C_2 R_1 R_2} \quad (5.53)$$

$$\text{Từ đó } K_{do} = \frac{R_2}{R_1}; a_1 = \omega_g C_1 (R_2 + R_3 + \frac{R_2 R_3}{R_1}); b_1 = \omega_g^2 C_1 C_2 R_1 R_2$$

Cho C_1, C_2 và K_{do} sẽ tính được:

$$R_2 = \frac{a_1 C_2 - \sqrt{a_1^2 C_2^2 - 4C_1 C_2 b_1 (1 + K_{do})}}{4\pi f_g C_1 C_2}$$

$$R_1 = \frac{R_2}{K_{do}}; \quad R_3 = \frac{b_1}{4\pi^2 f_g^2 C_1 C_2 R_2}$$

$$\text{Để } R_2 \text{ có giá trị thực dương cần chọn } \frac{C_2}{C_1} \geq \frac{4b_1 (1 + K_{do})}{a_1^2}$$

Mạch lọc thông thấp hình 5.25c có một vòng hồi tiếp dương với hàm truyền

$$K_d = \frac{K}{1 + S\omega_g[R_1C_1 + R_2C_1 + (1-K)R_1C_2] + S^2\omega_g^2C_1C_2R_1R_2} \quad (5.54)$$

Nếu chọn $K = 1$ thì :

$$K_d = \frac{1}{1 + S\omega_gC_1(R_1 + R_2) + S^2\omega_g^2C_1C_2R_1R_2} \quad (5.55)$$

$$R = \frac{a_1}{4\pi f_g C_1} \quad ; \quad C_2 = \frac{4b_1 C_1}{a_1^2}$$

cho C_1, C_2 tính K_{do} , R_1 và R_2

$$K_{do}=1 \quad ; \quad R_{1,2} = \frac{a_1 C_2 \pm \sqrt{a_1^2 C_2^2 - 4b_1 C_1 C_2}}{4\pi f_g C_1 C_2}$$

Để $R_1 R_2$ nhận các giá trị thực thì $\frac{c_2}{c_1} \geq \frac{4b_1}{a_1}$

nếu chọn $R_1=R_2=R$, $C_1=C_2=C$ thì (5.54) sẽ có dạng

$$K_d = \frac{K}{1 + S\omega_g(3-K)RC + S^2\omega_g^2R^2C^2} \quad (5.56)$$

$$a_1 = p\omega_g(3-K)RC; \quad b_1 = \omega_g^2 R^2 C^2$$

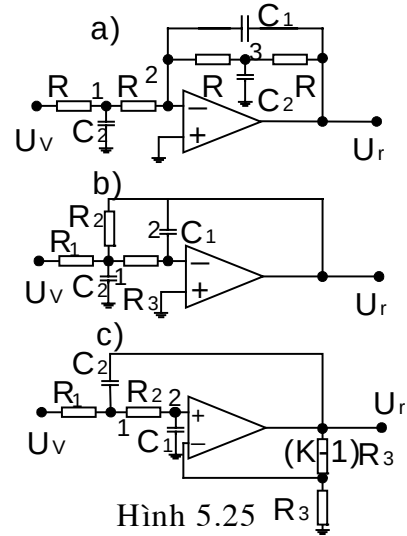
$$RC = \frac{\sqrt{b_1}}{2\pi f_g}; \quad K = K_{do} = 3 - \frac{a_1}{2\pi f_g RC} = 3 - \frac{a_1}{\sqrt{b_1}}$$

Như vậy K phụ thuộc vào a_1 , b_1 . Khi $K=3$ thì $a_1=0$ nên (5.56) có dạng

$$K_d = \frac{K}{1 + S^2\omega_g^2R^2C^2} = \frac{K}{1 - \Omega^2\omega_g^2R^2C^2} \quad (5.57)$$

Khi $\Omega = 1$ tức $f = f_g$ thì $K_d = \infty$, mạch tự kích. Như vậy khi $K=3$ rất khó thực hiện loại mạch này. Tuy nhiên loại của mạch lọc lại phụ thuộc vào K mà không xác định bởi trị số linh kiện RC. Do vậy có thể thay đổi tần số giới hạn f_g bằng cách thay đổi RC mà không ảnh hưởng đến tính chất của bộ lọc.

b) Mạch lọc thông cao bậc hai:

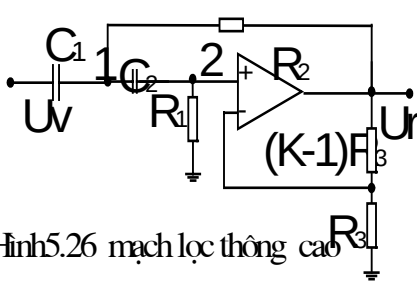


Hình 5.25 Các dạng lọc thông thấp

Có thể tạo ra mạch lọc thông cao bằng cách đổi chỗ các điện trở với tụ điện trong các mạch lọc thông thấp đã xét. Ví dụ như mạch hình 5.26 là mạch biến đổi như vừa nói ở mạch 5.25c. Có thể tìm biểu thức hàm truyền đạt từ (5.54) bằng cách thay S bằng $\frac{1}{S}$, C bằng R và R bằng C.

$$K_d = \frac{K}{1 + \frac{1}{S} \cdot \frac{R_2(C_1 + C_2) + R_1 C_2(1 - K)}{\omega_g R_1 R_2 C_1 C_2} + \frac{1}{S^2} \cdot \frac{1}{\omega_g^2 C_1 C_2 R_1 R_2}} \quad (5.58)$$

Tương tự như lọc thông thấp; $K=1$, $C_1 = C_2 = C$ thì



Hình 5.26 mạch lọc thông cao

$$K_d = \frac{1}{1 + \frac{1}{S} \cdot \frac{2}{\omega_g R_1 C} + \frac{1}{S^2} \cdot \frac{1}{\omega_g^2 C^2 R_1 R_2}} \quad (5.59)$$

$$K_{d\infty} = 1; \quad a_1 = \frac{2}{\omega_g R_1 C}; \quad R_1 = \frac{1}{2\pi f_g a_1 C};$$

$$b_1 = \frac{1}{\omega_g^2 C^2 R_1 R_2}; \quad R_2 = \frac{a_1}{2\pi f_g C b_1};$$

$$\text{Nếu chọn } R_1 = R_2 = R, C_1 = C_2 = C \text{ thì } RC = \frac{1}{2\pi f_g \sqrt{b_1}}; \quad K = K_{d\infty} = 3 - \frac{a_1}{\sqrt{b_1}}.$$

c) Mạch chọn lọc tần số và mạch lọc thông dải

Nếu mắc chuỗi một khâu lọc thông cao và một khâu lọc thông thấp, sẽ được một mạch lọc thông dải. Nếu mạch lọc thông dải có $f_{gt} = f_{gd} = f_0$ thì nó sẽ là một mạch chọn lọc như một mạch cộng hưởng.

Để đơn giản xét một khâu lọc thông thấp và thông cao bậc nhất

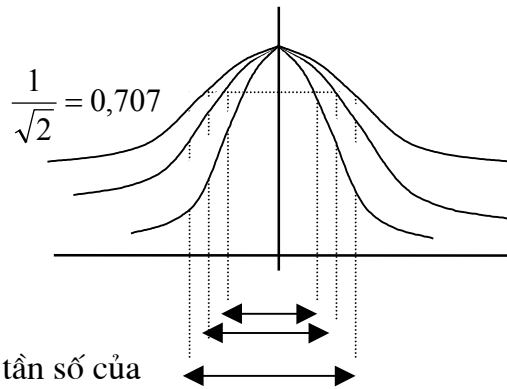
$$K_d = \frac{K_{do}}{(1 + a_1 s)} \cdot \frac{K_{d\infty}}{\left(1 + \frac{a_1}{s}\right)} = \frac{K_{do} \cdot K_{d\infty} \cdot s}{(1 + a_1 s)(s + a_1)} = \frac{K_{do} \cdot K_{d\infty} \cdot s}{a_1 + (a_1^2 + 1)s + a_1 s^2} \quad (5.60)$$

Đặt $A = K_{do} \cdot K_{d\infty}$; $a_1^2 + 1 = \beta$ và với lọc bậc nhất thì (5.60) sẽ có dạng

$$K_d = \frac{AS}{1 + \beta S + S^2} \quad (5.61)$$

(5.61) là đặc tính tần số của một mạch cộng hưởng. Tại tần số cộng hưởng f_0 tức

$$S = \frac{j\omega}{\omega_0} = j \text{ thì } K_{d/f_0} = \frac{A}{\beta} = K_{dch} \quad (5.62)$$



Hình 5.27
Đặc tính tần số của

Độ rộng dải thông ứng với

$$|K_d| = \frac{K_{dch}}{\sqrt{2}} = \frac{A}{\sqrt{2}\beta}$$

Từ đó

$$\Omega_{1,2} = \sqrt{\frac{2+\beta^2}{2} + \frac{\beta}{2}\sqrt{4+\beta^2}} \quad (5.63)$$

Hệ số phẩm chất Q xác định :

$$Q = \frac{f_0}{\beta} = \frac{f_0}{f_2 - f_1} = \frac{1}{\Omega_2 - \Omega_1} \quad (5.64)$$

Thay (5.63) vào (5.64) sẽ tìm được :

$$Q = \frac{1}{\beta} \quad (5.65)$$

vậy

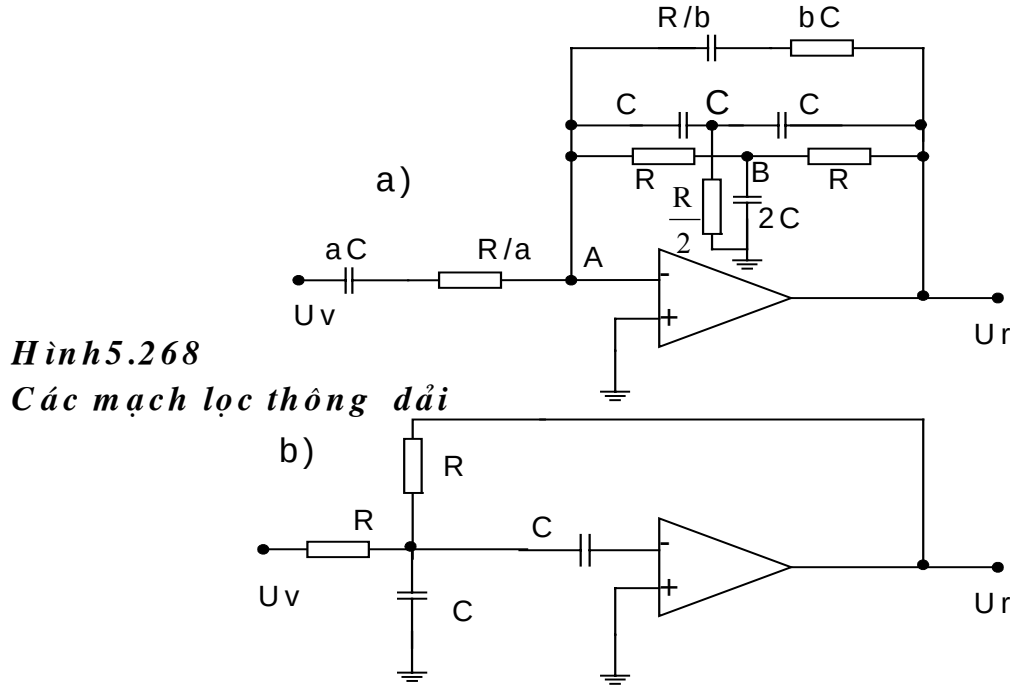
$$K_d = \frac{\frac{K_{dch}}{Q} S}{1 + \frac{1}{Q} S + S^2} \quad (5.66)$$

Từ (5.66) có thể tìm được modun của đặc tính biên độ tần số :

$$|K_d| = \frac{\frac{K_{dch}}{Q} \Omega}{\sqrt{1 + \Omega^2 \left(\frac{1}{Q^2} - 2 \right) + \Omega^4}} \quad (5.67)$$

Theo (5.67) có thể dựng đặc tính tần số của mạch như ở hình 5.27 ứng với $Q_1 < Q_2 < Q_3$ khi hệ số phẩm chất Q càng lớn thì độ dốc của đặc tính tần số ở lân cận điểm cộng hưởng càng lớn. Về nguyên lý có thể xây dựng các mạch lọc thông dải bằng cách mắc sâu chuỗi các mạch lọc thông thấp và thông cao như vừa nêu ở trên. Tuy nhiên lúc này mạch trở nên phức tạp nên người ta xây dựng các khâu lọc thông dải bậc hai theo các sơ đồ hình 5.28.

Với mạch hình 5.28a thì khâu aC và R/a tạo thành khâu lọc thông cao, khâu bC,



Hình 5.268

Các mạch lọc thông dải

R/b tạo thành khâu lọc thông thấp. Trong mạch hồi tiếp mắc thêm cầu T kép R-C để cải thiện đặc tính chọn lọc của mạch.

Hàm truyền của mạch này có dạng :

$$K_d = \frac{-2aS}{1 + 2bS + S^2} \quad (5.68)$$

với $f_0 = \frac{1}{2\pi RC}$; $S = j \frac{\omega}{\omega_0}$. So sánh (5.68) và (5.69) sẽ được : $Q = \frac{1}{2b}$; $K_{dCh} = \frac{a}{b}$

Như vậy mạch này cho phép chọn Q, K_{dCh} , f_0 tùy ý không phụ thuộc lẫn nhau.

Mạch hình 5.28b có một vòng hồi tiếp dương với hàm truyền :

$$K_d = \frac{KRC\omega_0 S}{1 + RC\omega_0(3-K)S + R^2 C^2 \omega_0^2 S^2} \quad (5.69)$$

So sánh (5.69) với (5.66) rút ra :

$$Q = \frac{1}{3-K} ; \quad K_{dCh} = \frac{3}{3-K} = KQ \quad f_0 = \frac{1}{2\pi RC} .$$

Ở đây K và Q phụ thuộc lẫn nhau. Có thể thay đổi Q bằng cách thay đổi K mà không ảnh hưởng đến f_0 . Chọn $K \neq 3$ vì $K = 3$ thì mạch tự kích.

Tham số của mạch lọc Butterworth

Bảng 5.1

n	i	$a_i(P)$	$b_i(P)$	f_{gi}/f_g
1	1	1,0000	0,0000	1,0000
2	1	1,4142	1,0000	1,0000
3	1	1,0000	0,0000	1,0000
	2	1,0000	1,0000	1,2720
4	1	1,8478	1,0000	0,7190
	2	0,7654	1,0000	1,3900

Bây giờ xét một ví dụ mạch lọc thông cao Butterworth bậc 4 từ hai mạch bậc hai một vòng hồi tiếp dương (hình 5.26) với tần số giới hạn $f_g = 100\text{Hz}$

Tham số của mạch lọc Butterworth cho trong bảng 5.1 trên.

Theo (5.58) hàm

truyền của một khâu lọc bậc hai hình 5.26 có dạng :

$$K_d = \frac{U_r(S)}{U_v(S)} = \frac{K}{1 + \frac{1}{S\omega_g} \left[\frac{1}{R_1 C_1} + \frac{1}{R_1 C_2} + \frac{1-K}{R_2 C_1} \right] + \frac{1}{S^2 \omega_g^2 R_1 R_2 C_1 C_2}}$$

Với mạch lọc Butterworth bậc 4 theo bảng trên sẽ có :

$$a_1 = 0,7654 ; b_1 = 1 ; a_2 = 1,8478 ; b_2 = 1$$

Như vậy biểu thức hàm truyền tổng quát của mạch lọc Butterworth bậc 4 sẽ là :

$$K_d = \frac{K_1 K_2}{\left(1 + \frac{1}{S} \cdot 0,7654 + \frac{1}{S^2} \right) \left(1 + \frac{1}{S} \cdot 1,8478 + \frac{1}{S^2} \right)}$$

chọn $R_1 = R_2 = R$; $C_1 = C_2 = C$; thì khâu lọc sẽ có hàm truyền :

$$K_d = \frac{K}{1 + \frac{1}{S\omega_g} \left(\frac{3-K}{RC} \right) + \frac{1}{S^2 \omega_g^2 R^2 C^2}}$$

$$\text{Từ đó } a_1 = \frac{3-K}{\omega_g RC} ; b_1 = \frac{1}{\omega_g^2 R^2 C^2}$$

$$\text{Vậy } K_1 = 3 - \frac{a_1}{\sqrt{b_1}} = 3 - \frac{0,7654}{\sqrt{1}} = 2,2346$$

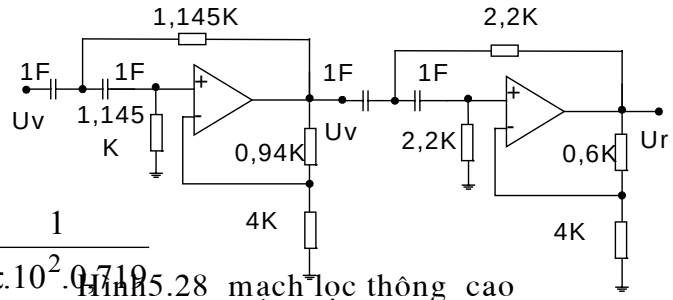
$$R_1 C_1 = \frac{3-K_1}{\omega_{g1} a_1} = \frac{3-2,2346}{2\pi \cdot 100 \cdot 1,39 \cdot 0,7654} \approx 0,001145 = R_2 C_2.$$

$$\text{Chọn } C_1 = C_2 = C = 1\mu\text{F} = 10^{-6} \text{ F thì } R_1 = R_2 = \frac{0,001145}{10^{-6}} = 1,145\text{K}\Omega$$

Chọn $R_3 = 4 \text{ K}\Omega$ thì $R_4 = (K_1 - 1)R_3 = 4,94 \text{ K}\Omega$

Tương tự $K_2 = 3 - 1,8478 = 1,1522$.

$$\frac{R_1' C_1'}{\omega_{g2} a_1} = \frac{3 - K_2}{2\pi \cdot 100 \cdot 0,719 \cdot 1,8478} = \frac{1}{2\pi \cdot 10^2 \cdot 0,719}$$



Hình 5.28 mạch lọc thông cao Burtterworth bậc bốn

Chọn $C_1' = C_2' = C_1 = C_2 = C = 1\mu\text{F}$

$R_1' = R_2' = 2,2 \text{ K}\Omega$.

$R_4' = R_3'(K_2 - 1) = 4 \cdot (1,1522 - 1) = 0,6 \text{ K}\Omega$

Sơ đồ nguyên lý của toàn mạch lọc trình bày trên hình 5.29

5.5 MỘT SỐ MẠCH TẠO HÀM PHI TUYẾN TRÊN KĐTT

Để tạo ra các mạch tạo hàm phi tuyến phải dùng các phần tử phi tuyến trong vòng hồi tiếp của KĐTT. Các phần tử phi tuyến thường sử dụng là điôt hoặc tranzisto.

5.5.1. Mạch khuếch đại loga

Mạch khuếch đại loga cho điện áp ra tỷ lệ với loga của điện áp vào. Mạch được thực hiện như ở hình 5.30. Phần tử phi tuyến dùng ở đây là điôt 5.30a và tranzisto hình 5.30b. Xét mạch hình 5.30a. Dòng điôt có quan hệ :

$$I_D = I_0 e^{\frac{U_D}{U_T}} \quad (5.70)$$

I_D và U_D - dòng qua điôt và điện áp đặt lên điôt; I_0 dòng ban đầu ứng với điện áp ngược cho phép; U_T điện áp nhiệt cỡ 26mV .

Thay $I_D \approx I_R = \frac{U_v}{R}$ vào (5.70) sẽ có

$$\frac{U_v}{R} = I_0 e^{\frac{U_D}{U_T}}$$

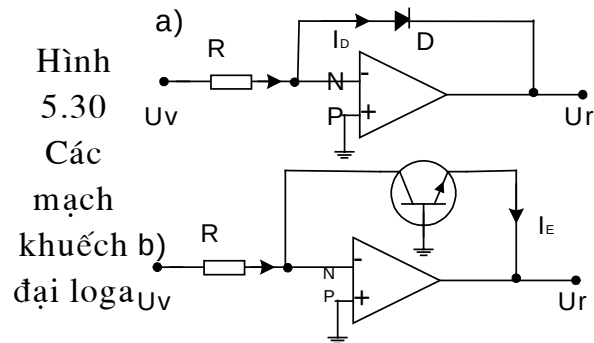
Vì cực P đấu đất nên

$$U_r \approx - U_D \text{ hay : } \frac{U_v}{R} = I_0 e^{-\frac{U_r}{U_T}}$$

$$U_r = - U_T \ln \frac{U_v}{R I_0} \quad (5.71)$$

Trong biểu thức trên tiện nhất là chọn $R I_0 = 1$

Trong mạch hình 5.30b thì dòng điện qua tranzisto có quan hệ với điện áp:



Hình 5.30

Các mạch khuếch đại loga

$$I_E = I_{Ebh} \left(e^{\frac{U_{BE}}{U_T}} - 1 \right), \quad I_E \text{ báo hiệu dòng } I_E \text{ trong chế độ bão hoà.}$$

$$\text{Với } e^{\frac{U_{BE}}{U_T}} \gg 1 \text{ thì } I_E \approx I_{Ebh} e^{\frac{U_{BE}}{U_T}}; \quad I_R = \frac{U_v}{R} \text{ nên}$$

$$U_r \approx -U_{BE} = -U_T \ln \frac{U_v}{R \cdot I_{Ebh}} \quad (5.72)$$

Mạch điện hình 5.30 chỉ làm việc với điện áp vào dương. Khi điện áp vào âm mạch hồi tiếp bị ngắt nên không có khuếch đại lôga. Có thể đổi tranzisto n-p-n thành p-n-p để đổi dấu điện áp ra.

5.5.2. Mạch khuếch đại đối lôga (nâng lên hàm mũ).

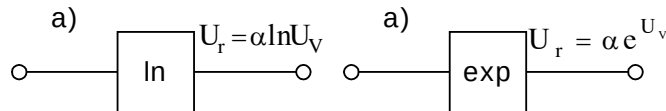
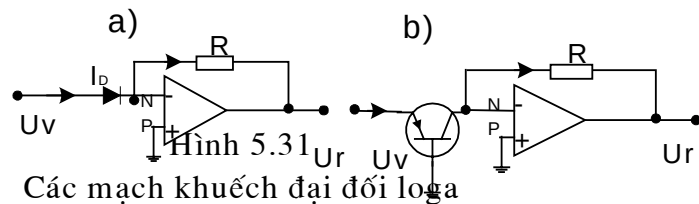
Mạch hình 5.31 là các mạch khuếch đại đối lôga. Để dễ dàng nhận thấy rằng ở mạch hình (5.31a) thì

$$U_r = -R I_0 e^{\frac{U_v}{U_T}} \quad (5.73)$$

Ở mạch hình (5.31b) thì

$$U_r \approx -R I_{bh} e^{\frac{U_v}{U_T}} \quad (5.74)$$

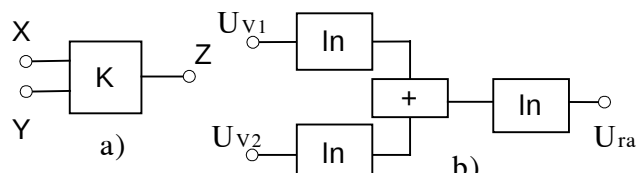
Ký hiệu của mạch KĐ lôga và đối lôga tương ứng như hình 5.32a và 5.32b



Hình 5.31 Các mạch khuếch đại đối lôga

5.5.3. Mạch nhân tương tự và mạch lũy thừa.

Mạch nhân được định nghĩa là mạch có tín hiệu ở đầu ra Z của nó tỷ lệ với tích của tín hiệu ở 2 đầu vào X và Y, tức $Z = k \cdot X \cdot Y$ với k - hệ số tỷ lệ hay hệ số truyền của của mạch nhân. Bộ nhân lý tưởng có các trở kháng vào Z_{vX} và $Z_{vY} = \infty$, trở kháng ra $Z_R = 0$ hệ số truyền đạt k là một hằng số. Mạch nhân tương tự có ký hiệu như ở hình 5.33a. Mạch nhân có thể thực hiện theo phương pháp chia thời gian, dùng khuếch đại lôga và đối lôga, hoặc thay đổi hồ dẫn của tranzisto. Ở đây ta xét hai phương án dùng khuếch đại lôga và đối lôga:



Hình 2.33. Mạch nhân tương tự

a) Ký hiệu b) Thực hiện trên KĐ lôga và đối lôga

Hình 5.33b là mạch nhân tương tự xây dựng trên khuếch đại lôga và đối lôga. Đầu ra của hai mạch lôga là $\ln 1$ và $\ln 2$ tương ứng là $\alpha_1 \ln U_{v1}$, $\alpha_2 \ln U_{v2}$. ở đầu ra của

mạch tổng là $\ln U_{V1} + \ln U_{V2} = \ln(U_{V1} \cdot U_{V2})$ (chọn $\alpha_1 = \alpha_2 = 1$); ở đầu ra của khuếch đại đối loga sẽ được phép nhân:

$$U_r = K e^{\ln(U_{V1} \cdot U_{V2})} = K U_{V1} \cdot U_{V2} \quad (5.75)$$

Mạch này có lấy loga nên chỉ nhân với các tín hiệu dương $U_v > 0$. Vì mạch nhân 4200 thực hiện theo sơ đồ này.

Mạch nhân thực hiện theo nguyên lý biến đổi hồ dẫn của tranzisto như sau:

Trong Tranzisto lưỡng cực có quan hệ:

$$S = \frac{dI_c}{dU_{BE}} = I_c / U_T \quad (5.76)$$

Quan hệ này là tuyến tính khi dòng colectơ nhỏ hơn 0,1mA. Sử dụng (5.76) để thực hiện phép nhân trên khuếch đại vi sai như sau:

Khi tín hiệu vào X đưa đến đầu vào của khuếch đại vi sai thì ở đầu ra là $Z = K \cdot X$, với K là hệ số khuếch đại của khuếch đại vi sai. Tín hiệu thứ hai là Y đưa đến điều khiển dòng tĩnh colectơ của tranzisto, dòng này thay đổi làm hệ số khuếch đại biến đổi theo nên:

$$Z = K \cdot X \cdot Y.$$

Đấu hai đầu của mạch nhân với nhau thì $U_x = U_y$ nên được mạch lũy thừa bậc hai.

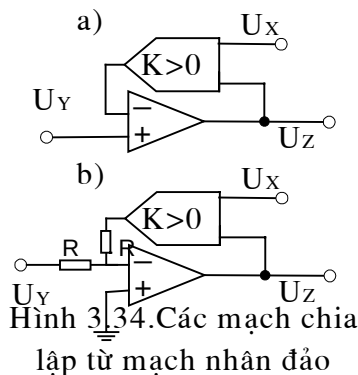
$$U_Z = K U_X^2 \quad (5.77)$$

5.5.4. Mạch chia và mạch khai căn

Mạch chia cũng có thể xây dựng theo các nguyên tắc sau:

- Chia theo nguyên tắc nhân đảo.
- Chia bằng cách biến đổi hồ dẫn.
- Chia bằng mạch loga và đối loga.

Mạch chia theo nguyên tắc nhân đảo có sơ đồ nguyên lý trên hình 5.34.



Mạch hình 5.34a-mạch chia thuận: Ở đầu ra của bộ nhân tức đầu vào đảo của KĐTT có $U_N = K \cdot U_X \cdot U_Z$, ở cửa thuận P có $U_Y = U_P$. Theo tính chất của KĐTT thì $U_N = U_P$ nên $K U_X U_Z = U_Y$. từ đó ta có:

$$U_{Ra} = U_Z = \frac{U_Y}{K U_X} \quad (5.78)$$

Mạch hình 5.34b-mạch chia đảo có quan hệ:

$$U_P = 0 = U_N = \frac{K U_X \cdot U_Z - U_Y}{2};$$

$$\text{từ đó ta có: } U_Z = \frac{U_Y}{K U_X} \quad (5.79)$$

Trong các biểu thức (5.78) và (5.79) U_Y có dấu tùy ý, còn U_X luôn dương.

Nếu $U_X < 0$ thì hồi tiếp qua đầu bộ nhân về là hồi tiếp dương nhanh chóng đưa KĐTT vào trạng thái bão hoà sẽ gây méo lớn. Nếu $K < 0$ thì U_X phải âm.

Hình 5.35a là ký hiệu của mạch chia, hình 5.35b là mạch chia xây dựng đơn giản trên mạch loga và đối loga.

Theo sơ đồ này, tương tự như 5.5.3 sẽ có:

$$U_r = e^{(\ln U_{v1} - \ln U_{v2})} = e^{\ln \frac{U_{v1}}{U_{v2}}} = \frac{U_{v1}}{U_{v2}}$$

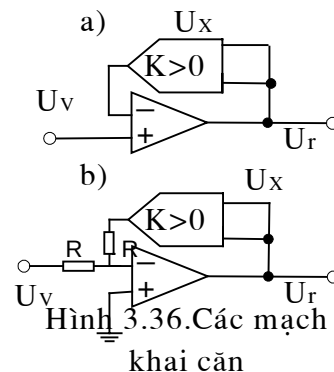
Hình 5.36 là các mạch khai căn. Chúng được thực hiện bằng cách mắc vào mạch hồi tiếp mạch lũy thừa.

Mạch hình 5.36a là mạch khai căn không đảo, điện áp đầu ra của mạch nhân là $U_V = K.U_r^2$. Điện áp này đưa tới đầu không vào đảo nên:

$$U_r = \sqrt{\frac{U_v}{K}} \quad \text{với } U_v > 0 \quad (5.80)$$

Mạch 5.36b là mạch khai căn không đảo

$$U_r = \sqrt{\frac{U_v}{K}} \quad \text{với } U_v < 0 \quad (5.81)$$



5.5.5. Mạch so sánh tương tự.

Mạch so sánh có nhiệm vụ so sánh một điện áp vào U_v với một điện áp chuẩn U_{ch} . Trong mạch so sánh, tín hiệu vào tương tự sẽ được biến thành tín hiệu ra dưới dạng mã nhị phân, nghĩa là sẽ có mức ra là thấp (L) hoặc cao (H). Bộ so sánh thực hiện trên khuếch đại thuật toán làm việc ở chế độ bão hoà nên các ra thấp và cao chính là các mức dương và âm của nguồn. (ở những bộ so sánh chuyên dụng thì hai mức này ứng với các mức logic).

a) Đặc tuyến truyền đạt của bộ so sánh:

ở một bộ so sánh lý tưởng (hình 5.37a) thì tín hiệu vào và ra có quan hệ:

$$\left. \begin{aligned} U_p - U_n > 0 &\rightarrow U_{ra} = U_{ra\text{ CAO}} = U_{rH} \\ U_p - U_n < 0 &\rightarrow U_{ra} = U_{ra\text{ THẤP}} = U_{rT} \end{aligned} \right\} \quad (6.82)$$

Nếu $U_p = U_n$ thì điện áp ra của bộ so sánh lý tưởng bằng không. Nếu điện áp vào khác nhau thì bộ so sánh sẽ ở trạng thái bão hoà và điện áp ra sẽ ở mức cao hoặc mức thấp. Như vậy đặc tuyến truyền đạt lý tưởng sẽ có dạng hình 5.37b.

Mạch so sánh thực tế có hệ số truyền đạt hữu hạn trong miền khuếch đại và có điện áp lệch không U_0 cỡ mV nên đặc tuyến truyền đạt thực tế có dạng như ở hình 6.37c. Để có độ chính xác cao cần có mạch bù không.

b) Bộ so sánh không có trễ.

Ở bộ so sánh hình 5.38a, điện áp cân so sánh và điện áp chuẩn đưa vào hai cửa khác nhau. Có thể đưa hai điện áp vào cùng một cửa như ở hình 5.38b qua hai điện trở R_1, R_2 để tạo các dòng cửa vào. Điện áp vào hiệu bằng không nếu dòng vào bằng nhau và ngược dấu, tức là:

$$U_V/R_1 = -U_{Ch}/R_2$$

Trong cả hai trường hợp đều có thể đổi chỗ cho nhau.

Nếu chú ý đến điện áp lệch không đầu vào thì điện áp vào tương ứng với mức chuyển trạng thái của mạch so sánh ở sơ đồ a) là:

$$U_V = U_{Ch} + U_0$$

và ở sơ đồ b) là:

$$\frac{U_V - U_0}{R_1} + \frac{U_{Ch} - U_0}{R_2} = I_N, \text{ do vậy}$$

$$U_V = -\frac{R_1}{R_2} U_{Ch} + U_0 \left(1 + \frac{R_1}{R_2}\right) + I_N R_1 \quad (6.83)$$

c) Bộ so sánh có trễ.

Thông thường trên đầu vào của bộ so sánh ngoài tín hiệu thường có nhiễu nên khi điện áp vào ở mức gần với mức chuyển trạng thái của bộ so sánh thì điện áp nhiễu có thể làm cho bộ so sánh lật trạng thái liên tục, do vậy mức tín hiệu ra không xác định. Để loại trừ khả năng đó người ta mắc một mạch hồi tiếp dương. Khi hồi tiếp dương đủ lớn sao cho hệ số truyền vòng $K\beta > 1$ thì mạch so sánh làm việc như một trigơ (xem § 8.4 chương 8). Có hai sơ đồ so sánh loại này là mắc đảo và mắc không đảo.

Hình 5.39a là bộ so sánh mắc đảo. Ở đây hồi tiếp dương từ đầu ra qua bộ phân áp R_1-R_2 quay trở lại đầu vào. Khi U_V có giá trị âm lớn thì điện áp ra $U_r = U_{r\max} = U_{rH}$, lúc đó cửa vào thuận có điện áp:

$$U_{p\max} = U_{r\max} \cdot \frac{R_1}{R_1 + R_2} \quad (5.84)$$

Nếu tăng U_V thì lúc đầu $U_r = \text{const}$, nhưng khi $U_V = U_{p\max}$ thì bộ so sánh chuyển trạng thái từ $U_{r\max}$ sang $U_{r\min}$, nghĩa là:

$$U_r = U_{r\min} = U_{rL}$$

Lúc này điện áp hồi tiếp

$$U_p = U_{p \min} = U_{r \min} \cdot \frac{R_1}{R_1 + R_2} \quad (5.85)$$

Tiếp tục tăng U_v thì điện áp hiệu $U_d = U_p - U_v$ càng âm, làm cho tín hiệu ra giữ nguyên mức $U_{\min}$ (xem hình 5.38b), ở trạng thái này điện áp đặt vào cửa thuận U_p có giá trị nhỏ, do đó nếu giảm U_v thì mạch không chuyển trạng thái ở $U_{p \max}$ mà chuyển trạng thái ở $U_{p \min}$. Do đó ta có đặc tuyến truyền đạt tĩnh có trễ trên hình 9.38b.

Điện áp vào trễ U_{tr} được xác định bởi:

$$U_{tr} = U_{p \max} - U_{p \min} \quad (5.86)$$

Thay (5.84) và (5.85) vào (5.86) ta có:

$$U_{tr} = \frac{R_1}{R_1 + R_2} (U_{r \max} - U_{r \min}) = K_{ht} (U_{r \max} - U_{r \min}) \quad (5.87)$$

Các điện áp nhiễu có biên độ nhỏ hơn điện áp trễ, không có khả năng làm cho bộ so sánh lật trạng thái.

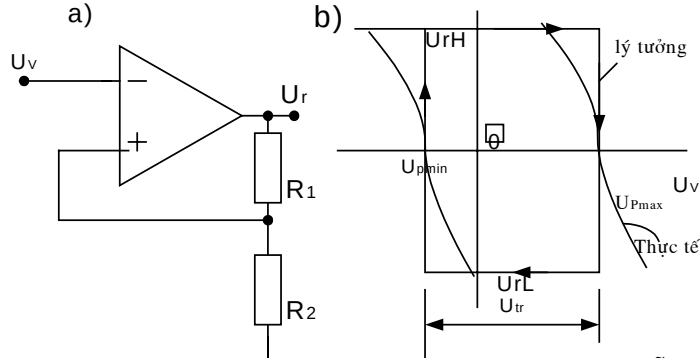
Điện áp trễ phải chọn đủ lớn đảm bảo điều kiện $K_v = K_{ht} \cdot K_0 > 1$ để mạch có thể lật trạng thái được. Lúc này mạch sẽ tự dao động, sau khi lật trạng thái nó chuyển sang làm việc ở chế độ bão hoà.

Với sơ đồ so sánh thuận (h.5.40a), nếu $U_v > 0$ thì $U_r = U_{\max} = U_{rH}$, khi giảm U_v điện áp ra giữ nguyên giá trị này cho đến khi $U_p = 0$ (vì cửa đảo nối đất) tức:

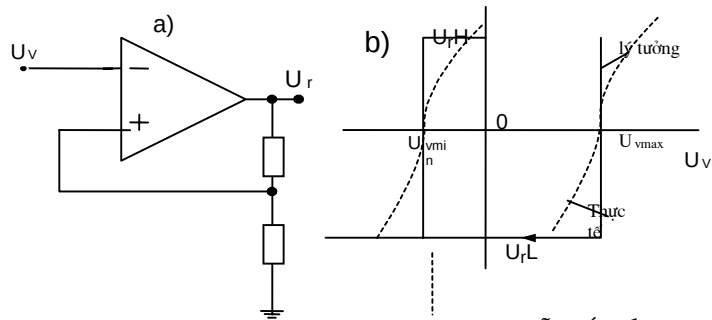
$$U_p = U_{r \max} \cdot \frac{R_1}{R_1 + R_2} +$$

$$U_v \cdot \frac{R_2}{R_1 + R_2} = 0$$

về cửa thuận.



Hình 6.39 Bộ so sánh trên KĐTT có trễ mắc đảo



Hình 6.40 Bộ so sánh trên KĐTT có trễ mắc thuận

Từ đó suy ra điện áp vào ứng với sự lật trạng thái từ mức cao sang mức thấp:

$$U_{v1} = U_{vmin} = -U_{rmax} \cdot \frac{R_1}{R_2} \quad (5.88)$$

Nếu tiếp tục giảm U_v thì $U_r = U_{rmin} = U_{rL}$ giữ nguyên không đổi.

Ngược lại, nếu tăng U_v thì lúc đầu $U_r = U_{rmin} = \text{const}$, lúc này

$$U_p = U_{amin} \cdot \frac{R_1}{R_1 + R_2} +$$

$$U_v \cdot \frac{R_2}{R_1 + R_2}$$

(5.89)

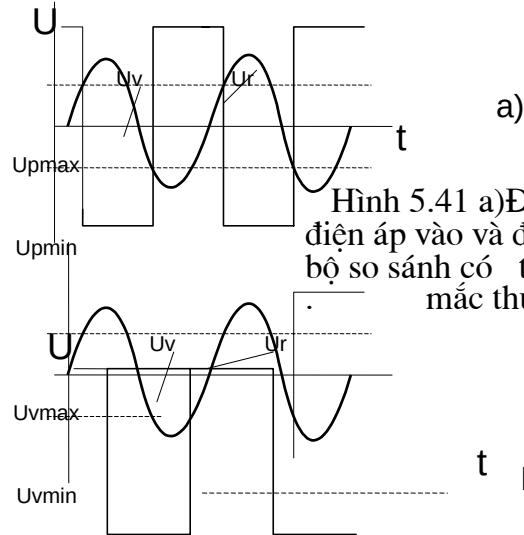
Nếu tăng U_v sao cho $U_p = 0$ thì mạch lại chuyển trạng thái.

Cho (5.89) bằng không, suy ra

$$U_{v2} = U_{vmax} = -\frac{R_1}{R_2} U_{rmin} \quad (5.90)$$

Đây chính là điện áp vào ứng với sự chuyển trạng thái của bộ so sánh từ mức thấp lên mức cao (xem hình 5.40b).

Các mạch so sánh có trễ trên đây thường được dùng để biến đổi điện áp vào hình sin thành điện áp ra dạng xung có biên độ xác định. Hình 5.41 minh họa ứng dụng đó.



Hình 5.41 a) Đồ thị **thời gian** điện áp vào và điện áp **ra của** bộ so sánh có trễ mắc **đảo b)** .
mắc thuận

Chương 6

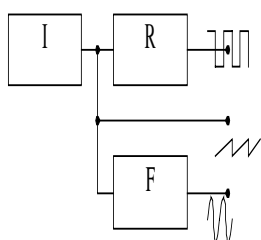
TẠO DAO ĐỘNG HÌNH SIN

6.1 KHÁI NIỆM CHUNG .

Các dao động hình sin (hay còn gọi là dao động điều hoà) có tần số từ vài Hz đến hàng ngàn Mhz được sử dụng rộng rãi trong các máy thông tin, máy đo lường, các thiết bị y tế vv...Đó là các máy phát sóng được thiết kế ở các dải sóng khác nhau với mục đích sử dụng tương ứng.

Các dao động hình sin có thể được tạo ra theo ba phương pháp sau đây:

- Tạo dao động hình sin bằng một hệ tự dao động gắn với một hệ bảo toàn tuyến tính.
- Biến đổi một tín hiệu tuần hoàn từ dạng không phải hình sin về dạng hình sin



Hình 6.1 Sơ đồ khối máy phát sóng đa chức năng

- Dùng các bộ biến đổi tương tự - số (AD), số - tương tự (DA)

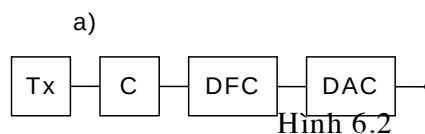
Trong chương này chỉ xét nguyên lý các mạch làm việc theo phương pháp thứ nhất là các mạch thông dụng hơn cả. Tuy nhiên trước tiên tìm hiểu qua về nguyên lý xây dựng các mạch theo phương pháp thứ hai và thứ ba.

Phương pháp thứ hai thường được sử dụng trong các máy phát sóng đa chức năng : tạo ra dao động dạng xung vuông, xung tam giác, dao động hình sin, thậm chí cả tín hiệu điều chế.

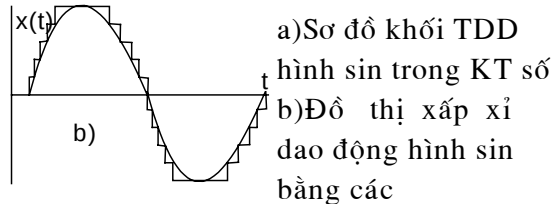
Một sơ đồ khối dạng này trình bày ở hình 6.1 Ở đây mạch tích phân I và Rolle R tạo thành một hệ tự dao động cho ra xung vuông và xung tam giác. Xung tam giác qua bộ biến đổi F được biến thành dao động hình sin. Nhược điểm của dao động hình sin này là có độ méo phi tuyến lớn hơn so với trường hợp 1.

Phương pháp thứ ba tạo ra dao động hình sin nhờ sử dụng kỹ thuật số (Hình 6.2a) . T_x là bộ tạo xung nhịp , C là bộ đếm thuận nghịch dùng để mở theo thời gian giá trị tức thời của đối số , DFC - bộ biến đổi số - hàm để tạo các giá trị của dao động hình sin ở dạng số , DAC - bộ biến đổi số - tương tự biến đổi tín hiệu số ở đầu ra của mạch DFC sang dạng tương tự là dao động hình sin.

Độ méo của dao động hình sin ở đây phụ thuộc vào số mẫu K được lấy trong một chu kỳ. (hình 6.2b).Số lượng lấy mẫu K càng lớn thì độ méo càng nhỏ , độ chính xác càng cao.

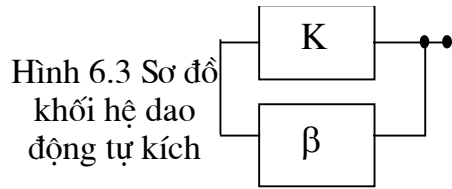


Hình 6.2



Bây giờ ta xét phương pháp thứ nhất là phương pháp thông dụng nhất. Một hệ dao động tự kích gắn với một hệ bảo toàn năng lượng có phần tử khuếch đại đơn hướng K và mạch hồi tiếp dương β như ở hình 6.3

Một hệ như vậy có quan hệ (xem hồi tiếp trong khuếch đại - chương 4) :



$$K_{\beta} = \frac{K}{1 - K\beta} \quad (6.1)$$

Trong đó K là hệ số khuếch đại của phần tử khuếch đại (đơn hướng), β hàm truyền đạt phức của mạch hồi tiếp, K_{β} là hệ số khuếch đại của mạch khuếch đại có hồi tiếp (xem 4.2.2).

Từ (6.1) dễ dàng nhận thấy khi :

$$K\beta = |K||\beta| e^{j(\varphi_K + \varphi_{\beta})} = 1 \quad (6.2)$$

thì $K_{\beta} = \infty$, mạch ở trạng thái tự kích, sẽ là một mạch tạo dao động.

Điều kiện (6.2) có thể viết cụ thể hơn

$$|K||\beta| = 1 \quad (6.3)$$

$$\varphi_K + \varphi_{\beta} = 2K\pi \quad (6.4)$$

Điều kiện (6.3) và (6.4) gọi tương ứng là điều kiện cân bằng biên độ và cân bằng pha.

Về mặt vật lý hệ hình (6.2) là một hệ tự dao động khi phần tử khuếch đại K bù đủ năng lượng tổn hao trong vòng hồi tiếp (điều kiện cân bằng biên độ) và bù đúng lúc (điều kiện cân bằng pha). Nếu điều kiện cân bằng pha (6.4) chỉ đúng cho một tần số thì dao động tạo ra sẽ là dao động hình sin của tần số đó.

Quá trình tạo dao động hình sin gồm ba giai đoạn như sau:

Khi ta đóng nguồn một chiều cho mạch thì ở đầu vào của mạch khuếch đại sẽ xuất hiện rất nhiều các thành phần hài do đột biến nguồn. Chúng được khuếch đại và qua mạch hồi tiếp dương để trở lại đầu vào. Lúc này các thành phần có biên độ rất nhỏ. Thành phần tần số thỏa mãn điều kiện (6.4) sẽ được tăng dần về biên độ. Giai đoạn này gọi là giai đoạn tự kích hay phát sinh dao động.

Giai đoạn thứ hai là giai đoạn thiết lập dao động : biên độ của dao động tăng dần. Trong giai đoạn này biên độ và tần số của dao động dần tiến về giá trị ổn định. Đây là quá trình quá độ diễn ra trong mạch.

Giai đoạn thứ ba là giai đoạn xác lập dao động, biên độ và tần số của dao động có giá trị ổn định.

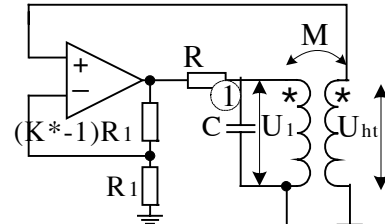
Các mạch tạo dao động hình sin dạng này có thể là thuần kháng LC ghép biến áp, ghép phân áp điện cảm (biến áp tự ngẫu), hoặc phân áp điện dung, có thể là dao động RC. Lần lượt sẽ xét nguyên lý làm việc của chúng.

6.2 TẠO DAO ĐỘNG HÌNH SIN LC GHEP HỖ CẢM.

Mạch tạo dao động loại này có một hệ thống chọn lọc (hệ thống các khung cộng

hưởng LC) mắc ở mạch ra hoặc mạch hồi tiếp. Phần tử khuếch đại K có thể là đèn điện tử, tranzto, khuếch đại thuật toán.

Xét sơ đồ hình 6.4 với phần tử khuếch đại là khuếch đại thuật toán mắc không đảo ; Mạch hồi tiếp là hệ cộng hưởng LC , hồi tiếp thực hiện qua đại lượng hồ cảm M(ghép biến áp)



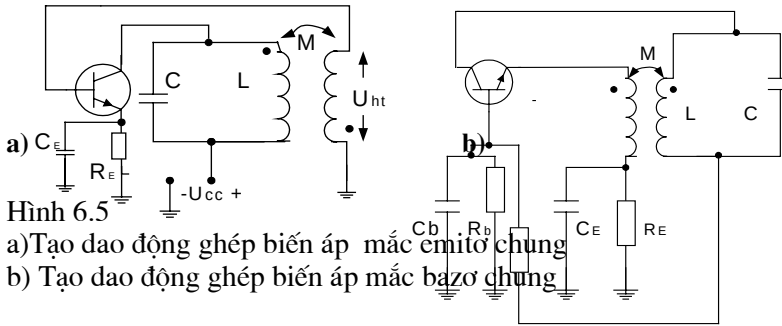
Hình 6.2. Mạch TDD ghép hồ cảm

($M = k\sqrt{L_1 L_2}$, $0 \leq k \leq 1$, L_1 và L_2 là điện cảm

tương ứng của cuộn sơ cấp và cuộn thứ cấp).ở

đây phần tử khuếch đại là khuếch đại thuật toán mắc không đảo, hệ thống cộng hưởng là khung cộng hưởng song song LC, điện áp hồi tiếp lấy trên cuộn thứ cấp, các dấu (*) chỉ các cực cùng tên để đảm bảo hồi tiếp dương. Hệ số khuếch đại của mạch khuếch đại là:

$$K = \frac{U_{ra}}{U_v} = \frac{U_{ra}}{U_N} = \frac{U_{ra}}{U_p} = \frac{(K^* - 1)R_1 + R_1}{R_1} = 1 + \frac{(K^* - 1)R_1}{R_1} = K^*$$



Hình 6.5

a) Tạo dao động ghép biến áp mắc emitor chung
b) Tạo dao động ghép biến áp mắc bazơ chung

Vì trở kháng ra của KĐTT nhỏ nên mắc thêm điện trở R giảm ảnh hưởng trở kháng ra nhỏ của KĐTT đến trở kháng sóng p của mạch cộng hưởng LC. Điện áp hồi

$$\text{tiếp : } u_{ht} = \frac{M}{L} u_1 = \beta u_1 \quad (6.5)$$

M - đại lượng hồ cảm, L - Điện cảm của khung dao động

$$u_{ra} = K^* u_{ht} \quad (6.6)$$

Tại nút 1 phương trình định luật kiếc khốp 1 là :

$$\frac{u_r - u_1}{R} - C \frac{du_1}{dt} - \frac{1}{L} \int u_1 dt = 0 \quad (6.7)$$

Thay (6.5) và (6.6) vào (6.7) được phương trình vi phân :

$$\frac{d^2 u_r}{dt^2} + 2\alpha \frac{du_r}{dt} + \omega_0^2 u_r = 0 \quad (6.8)$$

Trong đó $\alpha = \frac{1 - \beta K^*}{2RC}$ là hệ số suy giảm ; $\omega_0 = \frac{1}{\sqrt{LC}}$ Tần số cộng hưởng riêng của khung dao động LC.

Dạng phương trình (6.8) là một phương trình vi phân đặc trưng cho một hệ dao động tự do nói chung. Riêng đối với mạch hình 6.3 trong trường hợp tổng quát nó là một phương trình vi phân phi tuyến vì K^* phụ thuộc vào chế độ làm việc của phần tử khuếch đại.

Nghiệm của 6.8 có dạng :

$$u_{ra} = U_{ra0} e^{-\alpha t} \cos(\sqrt{\omega_0^2 - \alpha^2} t) \quad (6.9)$$

Với ba giai đoạn diễn ra trong mạch tạo dao động thì :

- ở giai đoạn tự kích dao động phải có biên độ $U_{ra0} e^{-\alpha t}$ tăng dần, nghĩa là $\alpha < 0$, $\beta K > 1$. Như vậy khi tự kích phần tử khuếch đại cần bù năng lượng lớn hơn phần năng lượng tổn hao trong vòng hồi tiếp dương.

- ở giai đoạn hai là giai đoạn quá độ, α giảm dần tiến tới giá trị $= 0$.

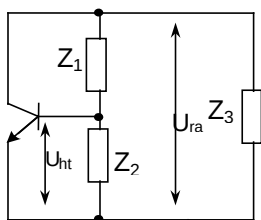
- ở giai đoạn ba $\alpha = 0$, biên độ và tần số cả dao động được xác lập.

Nếu $\alpha > 0$ thì mạch không thể tự kích.

Tương tự như mạch hình 6.4 là các mạch hình 6.5a,b dụng tranzisto lưỡng cực mắc theo sơ đồ emitter chung và bazơ chung. Hình 6.5a mắc emitter chung, tranzisto đảo pha tín hiệu từ đầu vào đến đầu ra nên hệ số hồi tiếp β sẽ có giá trị âm, tức là M nhận giá trị âm. còn ở mạch hình 6.5b thì tranzisto mắc bazơ chung nên tín hiệu không đảo pha từ đầu vào đến đầu ra, hệ số hồi tiếp dương nên M cũng dương tương tự như hình 6.4.

6.3 TẠO DAO ĐỘNG HÌNH SIN KIỂU BA ĐIỂM.

Mạch tạo dao động LC có thể có ba điểm nối giữa hệ thống chọn lọc và phần tử khuếch đại. Lúc này phần hồi tiếp dương được thực hiện qua bộ phân áp điện dung hoặc điện cảm. Đầu tiên xét nguyên lý chung như sơ đồ hình 6.6 (sơ đồ rút gọn không biểu diễn mạch cấp nguồn). Trong đó Z_1, Z_2, Z_3 là các phần tử của hệ cộng hưởng nối tiếp theo mạch vòng với



Hình 6.6 Sơ đồ TĐĐ ba điểm tổng quát

$$Z_1 = r_1 + jX_1$$

$$Z_2 = r_2 + jX_2$$

$$Z_3 = r_3 + jX_3$$

r_i - điện trở tổn hao của tổng trở Z_i , X_i có thể âm hoặc dương

tùy theo tính chất của Z_i và luôn thoả mãn:

$$r_i \ll X_i \quad (6.10)$$

Theo (4.28)' thì hệ số khuếch đại của mạch sẽ là

$$K = -S \cdot Z_t \quad (6.11)$$

Trong đó Z_t là trở kháng mạch tải của mạch khuếch đại :

$$Z_t \approx Z_3 // (Z_1 + Z_2) = \frac{Z_3(Z_1 + Z_2)}{Z_1 + Z_2 + Z_3} \quad (6.12)$$

Hệ số truyền của mạch hồi tiếp:

$$\beta = \frac{U_{ht}}{U_{ra}} \approx \frac{Z_2}{Z_1 + Z_2} \quad (6.13)$$

Điều kiện (6.2) sẽ là

$$K\beta = -\frac{Z_3(Z_1 + Z_2)}{(Z_1 + Z_2 + Z_3)} \cdot \frac{Z_2}{(Z_1 + Z_2)} = -\frac{Z_2 Z_3}{Z_1 + Z_2 + Z_3} = 1$$

Kết hợp điều kiện (6.10) sẽ được

$$K\beta \approx S \frac{X_2 X_3}{r_1 + r_2 + r_3 + j(X_1 + X_2 + X_3)} = 1$$

Như vậy thì

$$X_1 + X_2 + X_3 = 0 \quad (6.14)$$

$$\frac{SX_2 X_3}{r_1 + r_2 + r_3} = 1 \quad (6.15)$$

(6.14) và (6.15) tương ứng là điều kiện cân bằng pha và cân bằng biên độ. Từ (6.15) suy ra X_2 và X_3 phải cùng tính (cùng dấu) cảm hoặc cùng tính dung. Kết hợp với (6.14) thì X_1 phải khác dấu với X_2 và X_3 .

Như vậy có hai loại mạch ba điểm tổng quát hình 6.7 là:

- Mạch ba điểm điện cảm (hình 6.7.a) hay mạch Harley

$$X_2, X_3 > 0; X_1 < 0$$

- Mạch ba điểm điện dung (hình 6.7.b) hay mạch Collpid

$$X_2, X_3 < 0; X_1 > 0$$

Hình 6.8 là một mạch tạo dao động ba điểm điện cảm (sơ đồ Hartley) mắc emitor chung. ở đây

$$X_3 = X_{CE} = \omega L_1 > 0$$

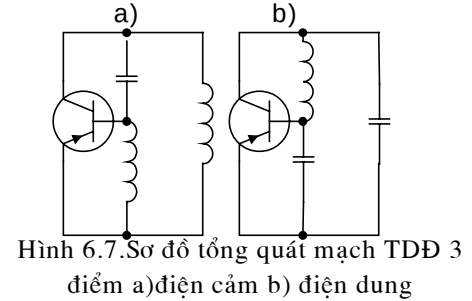
$$X_2 = X_{BE} = \omega L_2 > 0$$

$$X_1 = X_{CB} = -\frac{1}{\omega C} < 0$$

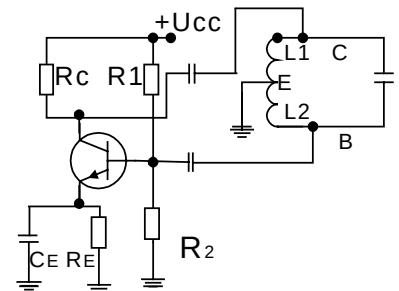
$$\text{Hệ số hồi tiếp } \beta = -\frac{U_{BE}}{U_{CE}} = -\frac{L_2}{L_1} = -n$$

(6.16)

Tần số cộng hưởng bằng tần số của dao động tạo ra thoả mãn (6.14) là:



Hình 6.7. Sơ đồ tổng quát mạch TĐĐ 3 điểm a) điện cảm b) điện dung



Hình 6.8 Mạch ba điểm điện cảm mắc Emitor

$$f_{dđ} = f_{Ch} = \frac{1}{2\pi\sqrt{(L_1 + L_2)C}} \quad (6.17)$$

Tại tần số cộng hưởng trở kháng tải Z_t sẽ là :

$$Z_{tch} = p^2 R_{td} // \frac{h_{11e}}{n^2} \quad (6.18)$$

Hệ số khuếch đại:

$$K = -S \cdot Z_{tch} = -\frac{h_{21e}}{h_{11e}} \left[p^2 R_{td} // \frac{h_{11e}}{n^2} \right] \quad (6.19)$$

Trong đó p là hệ số ghép tranzisto vào mạch cộng hưởng

$$p = \frac{L_1}{L_1 + L_2} \quad (6.20)$$

$\frac{h_{11e}}{n^2}$ - trở kháng vào của tranzisto phản ánh vào khung cộng hưởng .

$S = g_{21}$ hồ dẫn của tranzisto.

Thay (6.16) và (6.19) vào điều kiện (6.2) sẽ được :

$$(1+n^2)h_{11e} + n^2 R_{td} - n R_{td} h_{21e} \leq 0 \quad (6.21)$$

Trong biểu thức dấu " $<$ " ứng với giai đoạn quá độ (khi $K\beta > 1$); dấu " $=$ " ứng với giai đoạn xác lập dao động.

Thường $n \ll 1$ nên (6.21) có dạng :

$$n^2 \frac{R_{td}}{h_{11e}} - n \frac{h_{21e}}{h_{11e}} R_{td} + 1 \leq 0 \quad (6.22)$$

Giải (6.22) với dấu "=" tìm được hai giá trị của n là n_1 và n_2 :

$$n_{1,2} = \frac{h_{21e}}{2} \pm \sqrt{\left(\frac{h_{21e}}{2}\right)^2 - \frac{h_{11e}}{R_{td}}} \quad (6.23)$$

Giá trị của n nằm trong khoảng: $n_2 < n < n_1$ thì mạch sẽ dao động .

Khi dao động đã xác lập thì n nhận giá trị n_1 hoặc n_2 .

Hình 6.9a là mạch dao động ba điểm điện dung (Collpid) mắc emitor chung.

ở đây $X_1 = X_{CB} = \omega L > 0$

$$X_2 = X_{BE} = -\frac{1}{\omega C_2} < 0$$

$$X_3 = X_{CE} = -\frac{1}{\omega C_1} < 0$$

Tương tự như sơ đồ ba điểm điện cảm, ở đây

$$K = -g_{21e} Z_{t_{ch}} = -\frac{h_{21e}}{h_{11e}} \left[p^2 R_{td} // \frac{h_{11e}}{n^2} \right] \quad (6.24)$$

$$\beta = -\frac{C_1}{C_2} = -n \quad (6.25)$$

Điều kiện (6.2) sẽ là :

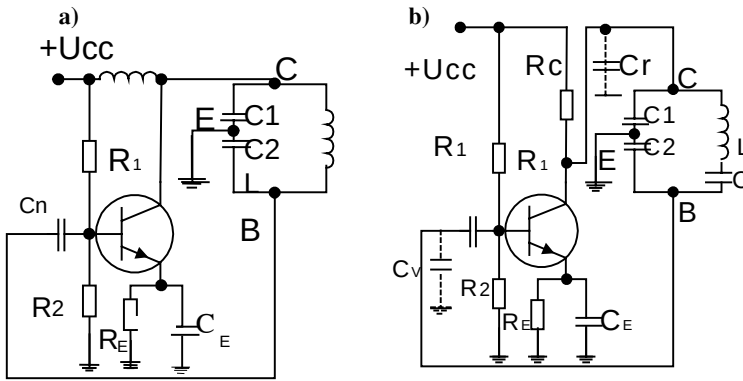
$$n^2 \frac{R_{td}}{h_{11e}} - n R_{td} \cdot \frac{h_{21e}}{h_{11e}} + 1 \leq 0 \quad (6.26)$$

Biểu thức (6.26) cũng là (6.22) nên mọi kết luận về n tương tự như đã xét.

Tần số của dao động tạo ra sẽ là:

$$f_{dd} = f_{ch} = \frac{1}{2\pi \sqrt{L \frac{C_1 C_2}{C_1 + C_2}}} \quad (6.27)$$

Một dạng mạch Collpid trình bày trên hình 6.9b gọi là mạch Clapp.



Hình 6.9 a) mạch dao động 3 điểm điện dung
b) mạch dao động 3 điểm điện dung Clapp

Khác với mạch ở hình 6.8a, ở mạch Clapp hình 6.8b thì

$$X_{CB} = X_L = \omega L - \frac{1}{\omega C}$$

Để thỏa mãn điều kiện cân bằng pha thì tại tần số dao động nhánh LC phải mang tính chất điện cảm

$$\omega_{dd} L > \frac{1}{\omega_{dd} C}$$

Hệ số ghép giữa

tranzisto và hệ thống cộng hưởng (lập bởi L và C_{td}).

$$p = \frac{U_{CE}}{U_{td}} = \frac{C_{td}}{C_1}$$

$$\text{Trong đó } \frac{1}{C_{td}} = \frac{1}{C_1} + \frac{1}{C_2} + \frac{1}{C}$$

Thường chọn $C \ll C_1, C_2$ nên $C_{td} \approx C$. Vì vậy $p \approx \frac{C}{C_1} \ll 1$; Nghĩa là

Tranzisto được ghép rất lỏng vào khung cộng hưởng nên điện dung ký sinh ở đầu

vào và đầu ra của nó rất ít ảnh hưởng đến khung cộng hưởng. Tần số của dao động tạo ra là:

$$f_{dd} \cong f_{ch} = \frac{1}{2\pi\sqrt{LC_{td}}} \cong \frac{1}{2\pi\sqrt{LC}} \quad (6.28)$$

Phân tích điều kiện (6.2) như đã làm ở trên xác định được

$$n_{1,2} = \frac{h_{21e}}{2} \pm \sqrt{\left(\frac{h_{21e}}{2}\right)^2 - \frac{h_{21e}}{R_{td}} \left(\frac{C_1}{C}\right)^2} \quad (6.29)$$

Giả sử với mạch 6.6a có các tham số :

$$L = 25\mu H; \quad C_1 = 1nF; \quad C_2 = 100nF; \quad h_{21e} = 100; \quad h_{11e} = 12,5k\Omega.$$

Hãy kiểm tra với hệ số phẩm chất $Q = 80$ xem mạch có dao động được hay không.

Điều kiện cân bằng biên độ

$$K\beta \approx \frac{nR_{td} \cdot h_{11e}}{n^2 R_{td} + h_{11e}(1+n)^2} \geq 1 \quad (6.30)$$

Điều kiện này tương tự như (6.21)

$$n = \beta = \frac{C_1}{C_2} = \frac{1}{100} = 0,01 = 10^{-2}$$

$$C_{td} = \frac{C_1 C_2}{C_1 + C_2} = \frac{1 \cdot 100}{1 + 100} \approx 1nF$$

$$R_{td} = \frac{\rho^2}{r} = \rho \cdot Q = \sqrt{\frac{L}{C_{td}}} \cdot Q = \sqrt{\frac{25 \cdot 10^{-6}}{1 \cdot 10^{-9}}} \cdot 80 = \sqrt{25 \cdot 10^3} \cdot 80 = 12,65k\Omega$$

Thay vào vế phải của (6.30)

$$K\beta = \frac{10^{-2} \cdot 12,650 \cdot 10^2}{10^{-4} \cdot 12650 + 12 \cdot 500} \approx 1,012$$

Điều kiện tự kích về biên độ là thỏa mãn. Còn điều kiện cân bằng pha thỏa mãn tại tần số:

$$f_{dd} = f_{ch} = \frac{1}{2\pi\sqrt{L \frac{C_1 C_2}{C_1 + C_2}}} = \frac{1}{2\pi\sqrt{LC_{td}}} = \frac{1}{2\pi\sqrt{250 \cdot 10^{-3} \cdot 10^{-9}}} = \frac{10^6}{2\pi\sqrt{250}}$$

$$\cong 0,010065 \cdot 10^6 \text{ Hz} = 10,065\text{KHz} \approx 10 \text{ kHz}$$

6.4 TẠO DAO ĐỘNG THẠCH ANH

Cho đến nay các mạch tạo dao động thạch anh vẫn được sử dụng rộng rãi trong các mạch điện tử để tạo ra dao động chuẩn có độ ổn định tần số cao.

Trước hết xét xem tại sao cần dùng thạch anh trong mạch tạo dao động. Như trên đã nói, nếu điều kiện cân bằng pha được thực hiện ở một tần số ω_{dd} thì sẽ tạo ra được dao động hình sin tần số đó. Trong thực tế có nhiều nguyên nhân làm thay đổi các thông số quyết định tần số của mạch (nhất là thông số điện cảm). Các thông số đó có thể liệt kê như: nhiệt độ, độ ẩm, biến dạng cơ học, thay đổi nguồn một chiều, lão hoá thông số các linh kiện.vv...Ta gọi chúng là các tác nhân gây mất ổn định. Như vậy điều kiện cân bằng pha sẽ là:

$$\varphi_k(m, \omega) + \varphi_\beta(n, \omega) = 0 \quad (6.32)$$

Argument (pha) của hệ số khuếch đại điện áp φ_k và hàm truyền đạt phức của mạch hồi tiếp dương φ_β là hàm của biến tần số ω và của các tác nhân gây mất ổn định tần số, đặc trưng bởi tham số m trong mạch khuếch đại và n trong mạch hồi tiếp.

Vi phân toàn phần biểu thức (6.32) rồi tìm ra số biến thiên của tần số $d\omega$ sẽ nhận được

$$d\omega = \frac{\frac{\partial \varphi_k}{\partial m} dm + \frac{\partial \varphi_\beta}{\partial n} dn}{\frac{\partial \varphi_k}{\partial \omega} + \frac{\partial \varphi_\beta}{\partial \omega}} \quad (6.33)$$

Từ (6.33) ta thấy có thể dùng một số nhóm biện pháp để giảm $d\omega$, tức là tăng độ ổn định tần số của các mạch tạo dao động.

Nhóm thứ nhất nhằm giảm chính các nguyên nhân gây mất ổn định bằng cách

- Dùng nguồn ổn áp
- Dùng các linh kiện có độ ổn định nhiệt cao
- Dùng các linh kiện với dung sai nhỏ
- Dùng các phân tử ổn định nhiệt
- Mắc tầng đệm ở đầu ra của mạch tạo dao động để giảm ảnh hưởng của tải

tới mạch tạo dao động.

Nhóm thứ hai giảm sự biến thiên của góc pha khi các tham số của mạch thay đổi,

tức là giảm $\frac{\partial \varphi_k}{\partial m}$ và giảm $\frac{\partial \varphi_\beta}{\partial n}$ bằng cách chọn các sơ đồ nguyên lý thích hợp.

Nhóm các biện pháp thứ ba nhằm tăng mẫu số của (6.33) tức là tăng tốc độ biến thiên của góc pha theo tần số-giá trị của $\frac{d\varphi}{d\omega}$ càng lớn càng tốt.

Để dàng nhận thấy được rằng, với một hệ thống cộng hưởng có hệ số phẩm chất Q thì tại tần số cộng hưởng $\left. \frac{d\varphi}{d\omega} \right|_{\omega=\omega_0} \approx -\frac{2Q}{\omega_0}$. Như vậy cần tăng hệ số phẩm chất Q để tăng độ ổn định tần số của mạch tạo dao động. Như đã xét ở chương 1 (1.6) thạch anh tương đương với một khung cộng hưởng có hệ số phẩm chất Q cực lớn. Vì vậy độ ổn định tần số tương đối $\frac{\Delta f}{f_0}$ của mạch tạo dao động thạch anh đạt $10^{-6} \div 10^{-8}$, trong khi đó các dạng dao động đã xét không vượt quá $10^{-3} \div 10^{-4}$.

Người ta chế tạo các loại thạch anh có tần số từ 1Khz đến 100MHz. Hình 6.10 là một số dạng mạch tạo dao động hình sin dùng thạch anh. Mạch hình 6.10a là mạch tạo dao động ba điểm điện dung Clapp đã xét. Nhánh có mắc thạch anh làm việc tương đương với một điện cảm, nghĩa là dao động tạo ra có tần số f_{dd} thỏa mãn điều kiện

$$\left. \begin{aligned} f_q < f_{dd} < f_p. \\ \frac{1}{\omega_{dd} C_s} < \omega_{dd} L_{td}. \end{aligned} \right\} \quad (6.34)$$

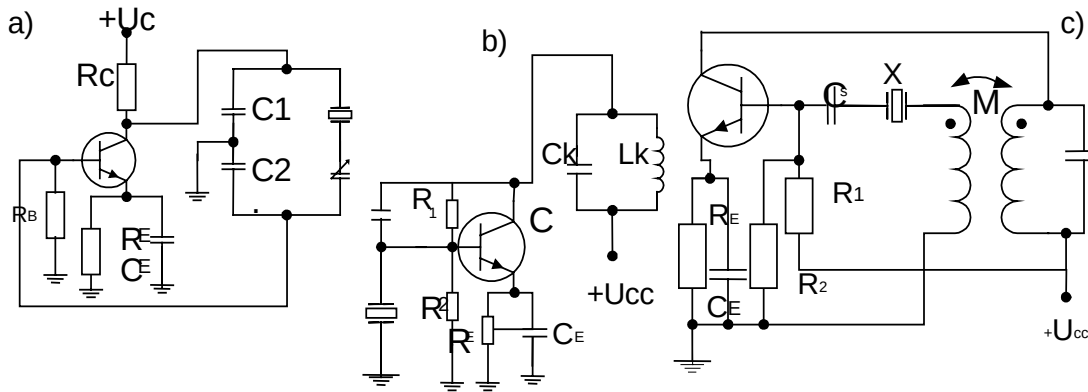
Trong đó L_{td} - điện cảm tương đương của thạch anh. Ngoài ra còn phải có $C_s \ll C_1, C_2$ (6.35)

Thực tế tần số dao động tạo ra gần bằng tần số cộng hưởng song song $f_{dd} \approx f_p$.

Hình 6.10b là mạch ba điểm điện cảm khi tần số dao động f_{dd} thỏa mãn điều kiện

$$\left. \begin{aligned} f_q < f_{dd} < f_p \\ \text{lúc đó : } Z_1 = Z_{BC} = -j \frac{1}{\omega_{dd} C} < 0 \\ Z_2 = Z_{BE} = j\omega_{dd} L_{td} > 0 \end{aligned} \right\} \quad (6.36)$$

$$Z_3 = Z_{CE} = L_K // C_S = Z_{td} > 0$$



Hình 6.10 Các mạch TĐĐ dùng thạch anh
a) mạch kiểu Clapp b) Mạch ba điểm điện cảm c) Mạch hồ cảm dùng thạch anh cộng hưởng nối tiếp.

Để thỏa mãn điều kiện trở kháng của khung cộng hưởng $Z_{td} > 0$ thì tần số dao động phải chọn

$$f_{dd} < \frac{1}{2\pi\sqrt{L_K C_K}} \quad (6.37)$$

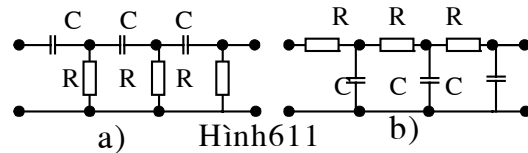
Mạch điện hình 6.10c tương tự như mạch ghép hồ cảm hình 6.4a đã xét. Tuy nhiên ở đây thạch anh mắc nhằm chọn lọc tần số hồi tiếp. Tại tần số f_q trở kháng của thạch anh $Z_q \approx 0$ nên tần số tạo ra $f_{dd} \approx f_q$

6.5. TẠO DAO ĐỘNG RC

Các mạch tạo dao động LC ở tần số thấp làm việc kém ổn định và có kích thước lớn do trị số điện cảm cần lớn. Vì vậy ở vùng tần số thấp thường sử dụng các mạch tạo dao động RC; tuy nhiên cũng có thể sử dụng các mạch tạo dao động RC với tần số tới vài MHz. Ở các mạch tạo dao động RC khâu hồi tiếp sử dụng các phần tử điện trở và điện dung.

6.5.1. Mạch tạo dao động kiểu cầu Xiphorop .

Mạch tạo dao động loại này khi sử dụng phần tử khuếch đại K là mạch Emitter chung hoặc khuếch đại thuật toán mắc đảo thì điện áp ra sẽ ngược pha với điện áp vào, tức là $\varphi_K = \pi$. Như vậy mạch hồi tiếp cũng phải quay pha (đi pha) tín hiệu một góc $\varphi_\beta = \pi$ để thỏa mãn điều kiện (6.4). Mạch RC quay pha (mạch hồi tiếp) thường dùng là mạch lọc thông cao hình 6.11a hoặc thông thấp 6.11b.



Mạch quay pha dạng lọc RC thông cao
Mạch quay pha dạng lọc RC thông thấp

Với lọc thông cao, mạch tạo dao động dùng Tranzisto mắc emitor chung có dạng hình 6.11.

Lập phương trình dòng điện mạch vòng hoặc điện thế điểm nút cho mạch hình 6.11a, giải tìm quan hệ giữa $U_B = U_{ht}$ và $U_C = U_{ra}$ sẽ tìm được:

$$\beta = \frac{U_{ht}}{U_r} = \frac{1}{1 - 5 \frac{1}{(\omega RC)^2} - j \frac{1}{\omega RC} \left(6 - \frac{1}{(\omega RC)^2} \right)} \quad (6.38)$$

Để có $\varphi_\beta = \pi$ tức β là một số thực âm thì:

$$6 - \frac{1}{(\omega RC)^2} = 0$$

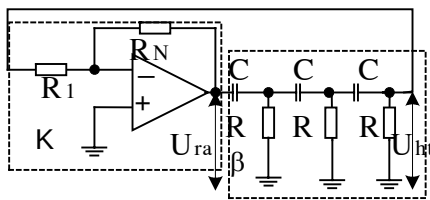
Từ đó xác định tần số của dao động:

$$\omega_{dd} = \frac{1}{\sqrt{6RC}}; \quad f_{dd} = \frac{1}{2\pi\sqrt{6RC}} \quad (6.39)$$

Thay ω_{dd} vào biểu thức (6.38) tìm được: $\beta = -\frac{1}{29}$ như vậy thì $K = -29$

Với mạch quay pha là bộ lọc thông thấp hình 6.10b sẽ tìm được

$$\omega_{dd} = \frac{1}{\sqrt{\frac{10}{7}RC}}; \quad \beta = -\frac{1}{18,4} \quad (6.40)$$



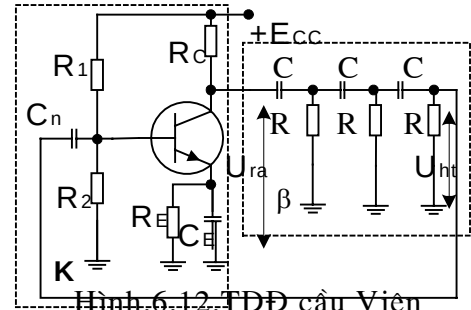
Hình.6.13 TĐĐ trên KĐTT mắc đảo

Sơ đồ TĐĐ trên hình 6.13 là mạch cầu Xiphorop xây dựng trên khuếch đại thuật toán tương tự như mạch hình 6.12. ở đây có hai mạch hồi tiếp: mạch β là mạch hồi tiếp dương bảo đảm cân bằng pha, mạch hồi tiếp âm $R_1 R_N$ đảm bảo hệ số khuếch đại $k = -\frac{R_N}{R_1} = -29$.

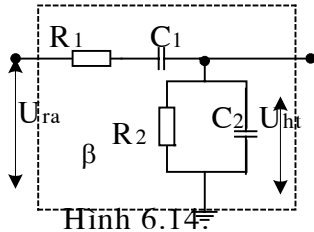
6.5.1. Mạch tạo dao động kiểu cầu Viên.

Nếu phần tử khuếch đại K có tín hiệu vào và ra đồng pha, tức $\varphi_K = 0$ thì mạch hồi tiếp sẽ là một mạch cầu Viên không quay pha dạng hình 6.14. Đó là một mạch lọc thông dải.

Để dàng xác định được hàm truyền của nó, coi Z_1 là R_1 mắc nối tiếp C_1 , coi Z_2 là R_2 mắc song song C_2 :



Hình.6.12 TĐĐ cầu Viên trên tranzisto mắc EC



Hình 6.14.
Mạch hồi tiếp cầu Viên

$$\beta = \frac{U_v}{U_r} = \frac{Z_2}{Z_1 + Z_2} = \frac{1}{1 + \frac{R_1}{2} + \frac{C_2}{C_1} + j\left(\omega R_1 C_2 - \frac{1}{\omega R_2 C_1}\right)} \quad (6.41)$$

Để $\varphi_\beta = 0$ thì β là một số thực dương nên $\omega R_1 C_2 - \frac{1}{\omega R_2 C_1} = 0$ từ đó sẽ có tần số của dao động

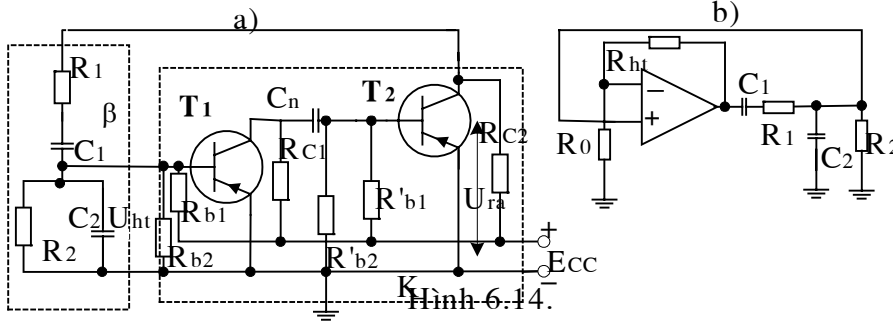
$$\omega_{dd} = \frac{1}{\sqrt{R_1 R_2 C_1 C_2}}; \quad f_{dd} = \frac{1}{2\pi\sqrt{R_1 R_2 C_1 C_2}} \quad (6.42)$$

Nếu chọn $R_1 = R_2 = R$, $C_1 = C_2 = C$ thì

$$f_{dd} = \frac{1}{2\pi RC}; \beta = \frac{1}{3} \text{ và } K = 3 \quad (6.43)$$

Hình 6.14a là mạch tạo dao động RC cầu Viên với mạch khuếch đại là gồm 2 tầng trên 2 tranzisto mắc emitor chung để ghép qua C_n có $\varphi_K=0$. Hai tầng T_1 và T_2 được định thiên tương ứng bằng $R_{b1}-R_{b2}$ và $R'_{b1}-R'_{b2}$.

Mạch hình 6.14b sử dụng khuếch đại thuật toán g với mạch hồi tiếp âm $R_0 R_N$ và hồi tiếp dương $R_1 C_1 R_2 C_2$ tạo thành mạch cầu Viên có 4 đỉnh là đầu vào đảo N, đầu ra; đầu vào không đảo P và mat. Các thông số xác định theo (6.43)



TĐĐ cầu Viên a) Trên 2 tranzisto mắc EC

b) Trên KĐTT mắc không đảo

Nhánh hồi tiếp âm $R_0 R_N$ xác định hệ số khuếch đại

$$K = 1 + \frac{R_N}{R_0} = 3$$

$$\text{do vậy } R_N = 2R_0 \quad (6.44)$$

Thực ra (6.44) cũng là điều kiện bằng của

cầu. Khi cầu cân bằng thì mạch không thể dao động nên cần chọn R_N lớn hơn $2R_0$ một chút.

Chương 7

NGUYÊN LÝ BIẾN ĐỔI PHI TUYẾN

7.1.KHÁI NIỆM CHUNG VỀ MẠCH PHI TUYẾN.

Các linh kiện điện tử được đặc trưng bởi các thông số điện của chúng như điện trở- R, điện cảm- L, điện dung- C. Nếu các thông số của chúng phụ thuộc vào điện áp, dòng điện thì chúng là những thông số phi tuyến; nếu không phụ thì chúng là những thông số tuyến tính. Một mạch điện có tất cả các thông số đều là tuyến tính thì được gọi là mạch điện tuyến tính. Một mạch điện có từ một thông số phi tuyến tính trở lên nó được gọi là mạch phi tuyến.

7.1.1.Một số phần tử phi tuyến thông dụng.

a).Điện trở phi tuyến. Các linh kiện điện tử đã xét như diot, tranzisto lưỡng cực, tranzisto trường, thyristo... đều thuộc loại điện trở phi tuyến. Đó là những phần tử có đặc tuyến VON-AMPE là các họ đường cong (mà không phải là đường thẳng biểu diễn bằng các hàm bậc nhất). Ví dụ ta xét một đường đặc tuyến của diot bán dẫn như trên hình 7.1a. Tại điểm M điện trở tĩnh (một chiều) là:

$$R_{oM} = U_M / I_M = \cotg \alpha \quad (7.1)$$

Điện trở xoay chiều tại điểm M là:

$$R_{\sim M} = \frac{dU}{dI} = \cotg \beta \quad (7.2)$$

Như vậy tại các điểm làm việc khác nhau trên đường đặc tính thì giá trị điện trở của diot sẽ khác nhau.

b)Điện dung phi tuyến:

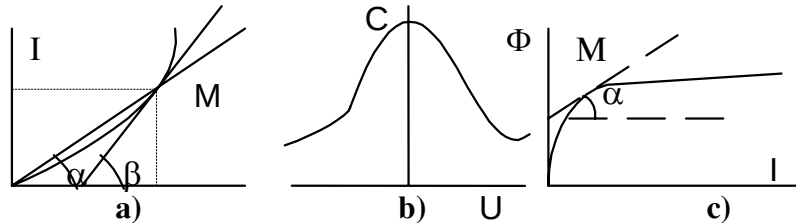
Một điện dung phi tuyến điển hình là diot biến dung varicap -đó là một mặt ghép bán dẫn n-p thường được phân cực ngược. Điện dung của nó phụ thuộc vào điện áp như sau:

$$C = \frac{k}{(U_d + \varphi)^\gamma} \quad (7.3)$$

Trong đó $\gamma = \frac{1}{3} \div \frac{1}{2}$, k

là hệ số tỷ lệ; φ -hiệu điện thế tiếp xúc, với diot silic là 0,7V;

U_d -điện áp đặt lên varicap. Quan hệ (7.3) trình bày trên đồ thị hình 7.1b. Rõ ràng trị số của điện dung C phụ thuộc vào điện áp đặt lên varicap.



Hình 7.1.a-đặc tuyến diot, b-đặc tuyến của varicap, c-đặc tuyến của cuộn dây lõi sắt.

c) **Điện cảm phi tuyến:** Một điện cảm phi tuyến điển hình là cuộn dây có lõi sắt từ. Từ thông Φ phụ thuộc vào dòng điện I theo đường cong hình 7.1c. Điện cảm xác định theo biểu thức:

$$L_M = \frac{d\Phi}{dI} \Big|_M = \operatorname{tg} \alpha \quad (7.4)$$

7.1.2. Các tính chất đặc trưng của mạch điện phi tuyến:

Mạch điện phi tuyến có những tính chất đặc trưng riêng của nó. Nếu xét một mạch phi tuyến trên quan điểm chỉ quan tâm đến quan hệ (toán học) giữa tác động đầu vào và phản ứng ở đầu ra thì quan hệ đó không phải là một quan hệ bậc nhất như trong mạch điện tuyến tính, mà là một hàm phi tuyến (không đường thẳng). Mạch phi tuyến đặc trưng bởi các tính chất sau đây:

- Không thể áp dụng nguyên lý xếp chồng cho mạch phi tuyến.
- Hệ phương trình đặc trưng cho mạch điện phi tuyến là một hệ phương trình vi phân phi tuyến, tức là hệ có hệ số phụ thuộc vào biến số.
- Mạch điện phi tuyến có khả năng làm giàu phổ của tín hiệu.

7.1.3. Tính chất làm giàu phổ tín hiệu của mạch phi tuyến.

Trong các tính chất trên của mạch phi tuyến thì tính chất làm giàu phổ tín hiệu được sử dụng để tạo ra các phổ mới trong các mạch điều chế, tách sóng, biến tần... Xét tính chất này như nguyên lý biến đổi phổ của tín hiệu.

Trong thực tế đặc tuyến là những đường cong được dựng bằng thực nghiệm. Để đơn giản, lấy phần tử phi tuyến là diot với đặc tuyến như ở hình 7.1a. Đặc tuyến này có thể lấy gần đúng (tiệm cận hoá) bằng một hàm giải tích là một đa thức lũy thừa:

$$i = \sum_{i=0}^n A_i u^i = A_0 + A_1 u + A_2 u^2 + A_3 u^3 + \dots \quad (7.5)$$

Trong đó A_i là các hằng số làm gần đúng (các hằng số tiệm cận), n là bậc của đa thức.

a) Trường hợp tác động đầu vào là một dao động điều hoà:

Nếu điện áp đặt lên diot là một hàm sin $u = U_{om} \cos(\omega t + \varphi_0)$ thì khi thay biểu thức của u vào (7.5) và biến đổi sẽ đưa được về dạng:

$$i = I_0 + I_{1m} \cos(\omega t + \varphi_0) + I_{2m} \cos 2(\omega t + \varphi_0) + I_{3m} \cos 3(\omega t + \varphi_0) + I_{4m} \cos 4(\omega t + \varphi_0) + \dots \quad (7.6)$$

Trong đó I_0 là thành phần một chiều, được xác định:

$$I_0 = A_0 + \frac{1}{2} A_2 U_{om}^2 + \frac{3}{8} A_4 U_{om}^4 + \dots + \frac{(2n)!}{2^{2n} (n!)^2} A_{2n} U_{om}^{2n} \quad (7.7)$$

I_{1m} - Biên độ của tần số cơ bản ω , được xác định:

$$I_{1m} = A_1 U_{0m} + \frac{3}{4} A_3 U_{0m}^3 + \frac{5}{8} A_5 U_{0m}^5 + \dots + \frac{(2n+1)!}{2^{2n} n!(n+1)!} A_{2n+1} U_{0m}^{2n+1} \quad (7.8)$$

I_{2m} -Biên độ hài bậc hai (tần số 2ω):

$$I_{2m} = \frac{1}{2} A_2 + \frac{1}{2} A_4 U_{0m}^2 + \dots + \frac{(2n+1)!}{2^{2n+1} n!(n+2)!} A_{2n+2} U_{0m}^{2n+2} \quad (7.9)$$

$$I_{nm} = \sum_{i=0}^n \frac{(2n+i)!}{2^{(2n+i-1)} n!(n+i)!} A_{2n+i} U_{0m}^{2n+i} \quad (7.10)$$

Như vậy, với điện áp đặt lên diot chỉ có một tần số ω thì dòng điện qua diot ngoài tần số đó còn có thành phần một chiều và các tần số $2\omega, 3\omega, \dots, n\omega$ -gọi tương ứng là các sóng hài bậc hai, ba, ..., n của dòng điện. Trong đó n là bậc của đa thức (7.5).

b) Trường hợp tác động đầu vào là hai dao động điều hoà:

Nếu đặt lên diot đồng thời hai điện áp điều hoà có tần số khác nhau $u_1 = U_{1m} \cos(\omega_1 t + \varphi_1)$; $u_2 = U_{2m} \cos(\omega_2 t + \varphi_2)$ thì khi thay $u = u_1 + u_2$ vào (7.5) và biến đổi sẽ nhận được dòng điện qua diot gồm thành phần một chiều và các tần số: $\omega_1, 2\omega_1, 3\omega_1, 4\omega_1, \dots$, $\omega_2, 2\omega_2, 3\omega_2, 4\omega_2, \dots$, $\omega_1 \pm \omega_2$, $2\omega_1 \pm \omega_2$, $\omega_1 \pm 2\omega_2$, $3\omega_1 \pm \omega_2, \dots$, $n\omega_1 \pm m\omega_2$ (xem 7.13).

Trường hợp này ngoài các thành phần hài của các tần số ω_1, ω_2 và các hài của chúng còn tạo ra các tần số tổ hợp $\omega_1 \pm \omega_2, 2\omega_1 \pm \omega_2, \omega_1 \pm 2\omega_2, \dots, k\omega_1 \pm l\omega_2$. các tần số tổ hợp này có bậc là $k+l$ với $k, l=1, 2, 3, \dots, n$

Trường hợp tổng quát, khi đưa tới đầu vào của một phần tử phi tuyến nhiều tần số $\omega_1, \omega_2, \dots, \omega_s$ thì đầu ra sẽ có các tần số đó, các hài của chúng và tần số tổ hợp

$$k\omega_1 \pm l\omega_2 \pm \dots h\omega_s, \quad (k, l, h=1, 2, 3, \dots, n).$$

Khả năng này của mạch phi tuyến được ứng dụng trong các mạch biến đổi phổ như biến tần, điều chế, tách sóng, tổ hợp tần số...

7.2. ĐIỀU BIÊN.

Tín hiệu điều biên đã xét trong chương 1. ở đây ta xét nguyên lý xây dựng các mạch điện tạo ra tín hiệu điều biên.

7.2.1. Nguyên lý điều biên.

Mạch điều biên nhằm tạo ra tín hiệu điều biên dạng (xem 1.4 chương 1):

$$u_{db} = U_{0m} [1 + m_{db} \cos(\Omega t + \varphi_\Omega)] \cos(\omega_0 t + \varphi_0) = U_{0m} \cos(\omega_0 t + \varphi_0) + \frac{1}{2} m_{db} U_{0m} \cos[(\omega_0 + \Omega)t + \varphi_0 + \varphi_\Omega] + \frac{1}{2} m_{db} U_{0m} \cos[(\omega_0 - \Omega)t + \varphi_0 - \varphi_\Omega] \quad (7.11)$$

Từ biểu thức này có thể suy ra hai nguyên lý tạo tín hiệu điều biên sau:

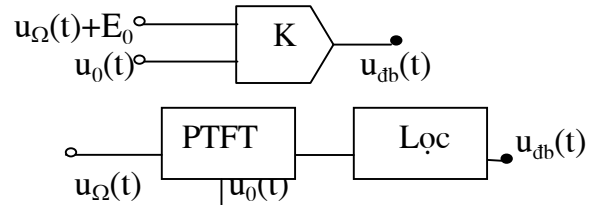
a) Điều biên dùng mạch nhân analog: Đặt vào một đầu vào của mạch nhân hình 7.2 a tín hiệu âm tần $u_\Omega(t) = U_{\Omega m} \cos(\Omega t + \varphi_\Omega)$ cùng với thành phần một chiều E_0 . Đầu vào

thứ hai đặt dao động sóng mang $u_0(t) = U_{0m} \cos(\omega_0 t + \varphi_0)$. Đầu ra sẽ nhận được tích của chúng là tín hiệu điều biên:

$$\begin{aligned} u_{ra}(t) &= u_{db}(t) = (E_0 + U_{\Omega m} \cos(\Omega t + \varphi_\Omega)) U_{0m} \cos(\omega_0 t + \varphi_0) \\ &= E_0 U_{0m} \cos(\omega_0 t + \varphi_0) + \frac{1}{2} E_0 U_{0m} \cos[(\omega_0 + \Omega)t + \varphi_0 + \varphi_\Omega] + \frac{1}{2} E_0 U_{0m} \cos[(\omega_0 - \Omega)t + \varphi_0 - \varphi_\Omega] \end{aligned} \quad (7.12)$$

b) Điều biên dùng mạch phi tuyến:

Theo nguyên lý hình 7.2.b) nếu đầu vào của phần tử phi tuyến là hai tần số Ω và ω_0 thì đầu ra có thể lấy được các tần số $\omega_0, \omega_0 + \Omega, \omega_0 - \Omega$. Đó chính là phổ của tín hiệu điều biên được tách ra nhờ mạch lọc theo sơ.



Hình 7.2a) điều biên dùng bộ nhân analog, b) điều biên dùng phần tử phi tuyến

7.2.2. Các mạch điều biên dùng diot.

a) Điều biên thông thường một diot: Xét sơ đồ hình 7.3a

Điện áp đặt lên diot gồm điện áp một chiều E_0 đặt điểm làm việc cho diot, điện áp âm tần $u_\Omega(t) = U_{\Omega m} \cos(\Omega t + \varphi_1)$ và tải tin $u_0(t) = U_{0m} \cos(\omega_0 t + \varphi_2)$. Tụ C_b dẫn tần số cao ω_0 .

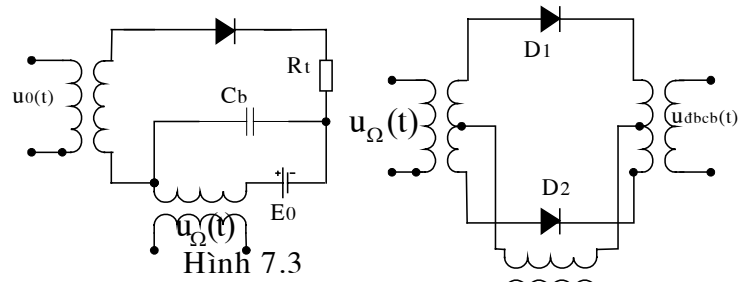
Thay $u = E_0 + u_\Omega(t) + u_0(t)$ vào biểu thức (7.5) với $n=3$ và biến đổi sẽ nhận được dòng điện qua diot như sau:

$$\begin{aligned} i &= I_0 + I_{01} \cos \Omega t + I_{10} \cos \omega_0 t + I_{02} \cos 2\Omega t + I_{20} \cos 2\omega_0 t + I_{03} \cos 3\Omega t + I_{30} \cos 3\omega_0 t + \\ &+ I_{11} \cos(\omega_0 + \Omega)t + I_{11} \cos(\omega_0 - \Omega)t + I_{12} \cos(\omega_0 + 2\Omega)t + I_{12} \cos(\omega_0 - 2\Omega)t + I_{21} \cos(2\omega_0 + \Omega)t \\ &+ I_{21} \cos(2\omega_0 - \Omega)t \end{aligned} \quad (7.13)$$

Trong đó: $I_0 = A_0 + A_1 E_0 + A_2 E_0^2 + A_3 E_0^3 + \frac{3}{4} (A_2 + 3A_3 E_0) (U_{0m}^2 + U_{\Omega m}^2)$

$$\left. \begin{aligned} I_{10} &= A_1 E_0 + 3A_2 E_0 + 3A_3 E_0^3 + \frac{3}{2} A_1 U_{0m} + \frac{3}{4} A_3 U_{0m}^2 \cdot U_{\Omega m} + A_3 U_{0m}^3 \\ I_{01} &= A_1 E_0 + 3A_2 E_0 + 3A_3 E_0^3 + A_1 U_{\Omega m} + \frac{3}{2} A_3 U_{0m} \cdot U_{\Omega m}^2 + \frac{3}{4} A_3 U_{\Omega m}^3 \\ I_{11} &= (A_2 + 2A_3 E_0) U_{0m} \cdot U_{\Omega m}; \quad I_{12} = \frac{3}{4} A_3 U_{0m} U_{\Omega m}^2; \\ I_{21} &= \frac{3}{4} A_3 U_{0m}^2 U_{\Omega m}; \quad I_{20} = \frac{1}{2} (A_2 + 3A_3 E_0) U_{\Omega m}^2; \\ I_{02} &= \frac{1}{2} (A_2 + 3A_3 E_0) U_{\Omega m}^2; \quad I_{30} = \frac{3}{4} A_3 U_{0m}^3 \\ I_{03} &= \frac{3}{4} A_3 U_{\Omega m}^3 \end{aligned} \right\} \quad (7.13)$$

Như vậy dòng điện qua diot chỉ có các tần số ω_0 , $\omega_0 + \Omega$ và $\omega_0 - \Omega$ (các thành phần chữ in nghiêng) là của tín hiệu điều biên, còn các tần số khác là méo phi tuyến. Mạch cộng hưởng song song RLC lọc lấy các tần số này, loại bỏ các méo phi tuyến. Trong thực tế



Hình 7.3
a) Điều biên thông thường dùng 1 diot
b) Điều biên cân bằng dùng diot

mạch cộng hưởng cần được thiết kế cộng hưởng ở tần số sóng mang ω_0 và có dải thông $2\Delta f_{\text{dải}} = 2F_{\text{max}}$, trong đó F_{max} là tần số cao nhất của tín hiệu sơ cấp. Điện áp điều biên sụt trên khung cộng hưởng là:

$$u_{\text{db}}(t) \approx R_{\text{ch}} [I_{10} \cos \omega_0 t + I_{11} \cos (\omega_0 + \Omega)t + I_{11} \cos (\omega_0 - \Omega)t] \quad (7.14)$$

b) Điều biên cân bằng.

Hình 7.3b) là điều biên cân bằng dùng hai diot. Có thể coi đây là hai sơ đồ hình 7.3a) ghép chung trên một tải. Điện áp sóng mang đặt lên hai diot là đồng pha, điện áp tín hiệu sơ cấp đặt lên chúng là ngược pha nên ta có:

$$\left. \begin{aligned} u_{D1}(t) &= u_0(t) + u_{\Omega}(t) = U_{0m} \cos \omega_0 t + U_{\Omega m} \cos \Omega t \\ u_{D2}(t) &= u_0(t) - u_{\Omega}(t) = U_{0m} \cos \omega_0 t - U_{\Omega m} \cos \Omega t \end{aligned} \right\} \quad (7.15)$$

Thay các giá trị của điện áp trên hai diot vào biểu thức (7.5), biến đổi tương tự như trên rồi tìm dòng điện qua cuộn sơ cấp của biến áp sẽ được :

$$i = i_{D1} - i_{D2} = I_{01} \cos \Omega t + I_{03} \cos 3\Omega t + I_{11} [\cos (\omega_0 + \Omega)t + \cos (\omega_0 - \Omega)t] + I_{21} [\cos (2\omega_0 + \Omega)t + \cos (2\omega_0 - \Omega)t] \quad (7.16)$$

Trong đó:

$$\left. \begin{aligned} I_{01} &= U_{0m} (2A_1 + 3A_3 U_{0m}^2 + \frac{1}{2} A_3 U_{\Omega m}^2) \\ I_{03} &= \frac{1}{2} A_3 U_{\Omega m}^3 \\ I_{11} &= 2A_2 U_{0m} \cdot U_{\Omega m} \\ I_{21} &= \frac{3}{2} A_3 U_{0m}^2 \cdot U_{\Omega m} \end{aligned} \right\} \quad (7.17)$$

Tín hiệu điều biên cân bằng chính là thành phần thứ ba trong (7.16) với biên độ I_{11} . So với thành phần I_{11} trong biểu thức (7.14) thì biên độ trong trường hợp này tăng gần như gấp đôi.

c) **Điều biên vòng:** sơ đồ điều biên vòng với bốn diot trình bày trên hình 7.4. Sơ đồ này chính là hai sơ đồ điều biên cân bằng hình 7.3b ghép lại. Từ đây dễ dàng nhận thấy điện áp tín hiệu sơ cấp $u_{\Omega}(t)$ đặt lên các diot D_1 và D_2 , D_3 và D_4 là đồng pha từng cặp một; tải tín $u_0(t)$ thì là các cặp D_1 và D_2 , D_3 và D_4 . Tức là:

$$\begin{aligned} u_{D1}(t) &= u_0(t) + u_{\Omega}(t) = U_{0m} \cos \omega_0 t + U_{\Omega m} \cos \Omega t \\ u_{D2}(t) &= u_0(t) - u_{\Omega}(t) = U_{0m} \cos \omega_0 t - U_{\Omega m} \cos \Omega t \\ u_{D3}(t) &= -u_0(t) - u_{\Omega}(t) = -U_{0m} \cos \omega_0 t - U_{\Omega m} \cos \Omega t \\ u_{D4}(t) &= -u_0(t) + u_{\Omega}(t) = -U_{0m} \cos \omega_0 t + U_{\Omega m} \cos \Omega t \end{aligned} \quad (7.17)$$

Cũng thay các biểu thức (4.17) vào (7.5) để tìm các dòng điện diot, sau đó tìm dòng ra:

$$i_{ra} = (i_{D1} - i_{D2}) + (i_{D3} - i_{D4}) = 2I_{11} [\cos(\omega_0 + \Omega)t + \cos(\omega_0 - \Omega)t] = 4A_2 U_{0m} \cdot U_{\Omega m} [\cos(\omega_0 + \Omega)t + \cos(\omega_0 - \Omega)t] \quad (7.18)$$

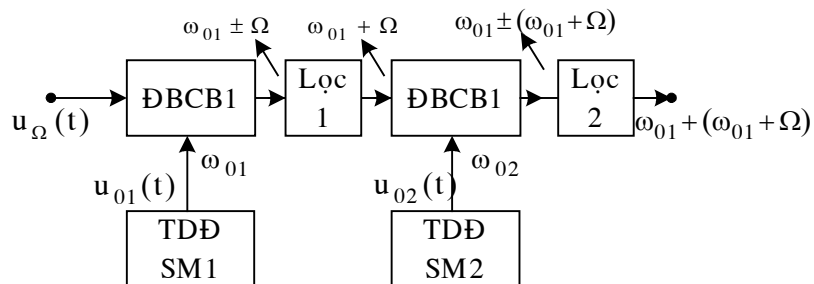
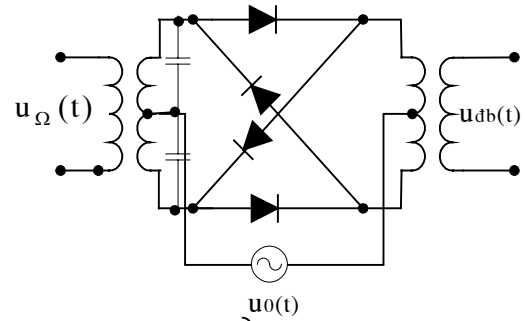
Như vậy mạch điều biên vòng cho biên độ tăng lên gấp đôi so với mạch điều biên cân bằng, khử được các hài bậc lẻ của Ω và các biên tần của $2\omega_0$. Trong thực tế đầu ra của mạch điều biên vòng có thể không cần dùng mạch lọc.

7.2.3. Nguyên lý điều chế đơn biên.

Có ba phương pháp điều chế đơn biên là: phương pháp lọc, phương pháp quay pha và phương pháp lọc-quay pha kết hợp. Ta xét sơ lược chúng.

a) phương pháp lọc.

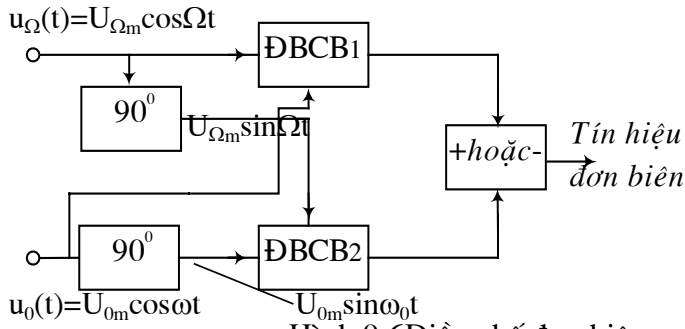
Từ tín hiệu điều biên cân bằng ta loại bỏ đi một biên (trên hoặc dưới) ta sẽ được tín hiệu đơn biên. Thực tế cách làm chỉ dùng một mạch lọc thì không đạt hiệu quả tốt vì hai dải biên trên và dưới nằm khá sát nhau. Vì vậy người ta điều chế hai lần để tăng khoảng cách giữa hai dải biên. Hình 7.5 là sơ đồ khối của mạch điều chế đơn biên dùng mạch lọc. Mạch điều biên cân bằng thứ nhất (ĐBCB1) điều biên với sóng mang ω_{01} , lấy từ mạch tạo dao động sóng mang thứ nhất (TDĐ SM1). Đầu ra



Hình 7.5 Sơ đồ khối mạch điều biên cân bằng dùng phương pháp lọc

của nó là tín hiệu điều biên cân bằng $\omega_{01} \pm \Omega$. Mạch thứ nhất lọc lấy một biên, giả sử biên trên $\omega_{01} + \Omega$ (lần lọc này chưa triệt để mà còn lẫn biên dưới $\omega_{01} - \Omega$). Mạch điều biên cân bằng lần thứ hai (ĐBCB 2) với sóng mang ω_{02} lấy từ mạch tạo dao động sóng mang thứ hai (TDĐ SM2) tạo ra hai biên mới là $\omega_{02} \pm (\omega_{01} + \Omega)$. Mạch lọc thứ hai lọc lấy một biên thuần khiết, ví dụ là biên trên $\omega_{02} + (\omega_{01} + \Omega)$

b) Điều chế đơn biên theo phương pháp quay pha



Hình 9.6 Điều chế đơn biên theo phương pháp quay pha

Phương pháp này dùng hai mạch điều biên cân bằng và hai mạch quay pha như trên hình 7.6. Giả sử mạch điều biên cân bằng thứ nhất điều biên tín hiệu sơ cấp và tải tín chưa quay pha (hàm cosin). Mạch điều biên thứ hai điều biên tín hiệu sơ cấp và tải tín đã quay pha (hàm sin). Đầu ra của chúng sẽ có những tín hiệu tương ứng là:

$$\begin{cases} u_{CB1} = U_{CBm} \cos \Omega t \cos \omega_0 t = \frac{1}{2} U_{CBm} [\cos(\omega_0 + \Omega)t + \cos(\omega_0 - \Omega)t] \\ u_{CB2} = U_{CBm} \sin \Omega t \sin \omega_0 t = \frac{1}{2} U_{CBm} [-\cos(\omega_0 + \Omega)t + \cos(\omega_0 - \Omega)t] \end{cases} \quad (7.19)$$

Hai tín hiệu này có thể gộp lại thành hiệu hoặc tổng. Nếu lấy tổng thì:

$$u_{\text{đơn biên}}(t) = u_{CB1}(t) + u_{CB2}(t) = U_{CBm} \cos(\omega_0 - \Omega)t \quad (7.20)$$

Nếu lấy hiệu:

$$u_{\text{đơn biên}}(t) = u_{CB1}(t) - u_{CB2}(t) = U_{CBm} \cos(\omega_0 + \Omega)t \quad (7.21)$$

c) Điều biên theo phương pháp kết hợp lọc và quay pha.

Kết hợp hai phương pháp trên sẽ cho kết quả tốt hơn để tạo ra tín hiệu đơn biên. Sơ đồ khối của phương pháp này trình bày trên hình 7.7. Tín hiệu sơ cấp qua bộ lọc hạn chế băng tần của nó rồi đưa vào điều biên cân bằng bước 1 trên (ĐBCB1) bằng sóng mang ω_{01} . Sóng mang này được quay pha đi 90° để điều biên cân bằng bước 1 dưới (ĐBCB1'). Đầu ra hai mạch điều biên cân bằng sẽ được tín hiệu

$$\begin{cases} u_{CB1} = U_{CBm} \cos \Omega t \cos \omega_0 t = \frac{1}{2} U_{CBm} [\cos(\omega_0 + \Omega)t + \cos(\omega_0 - \Omega)t] \\ u_{CB1}' = U_{CBm} \cos \Omega t \sin \omega_0 t = \frac{1}{2} U_{CBm} [-\sin(\omega_0 + \Omega)t + \sin(\omega_0 - \Omega)t] \end{cases} \quad (7.22)$$

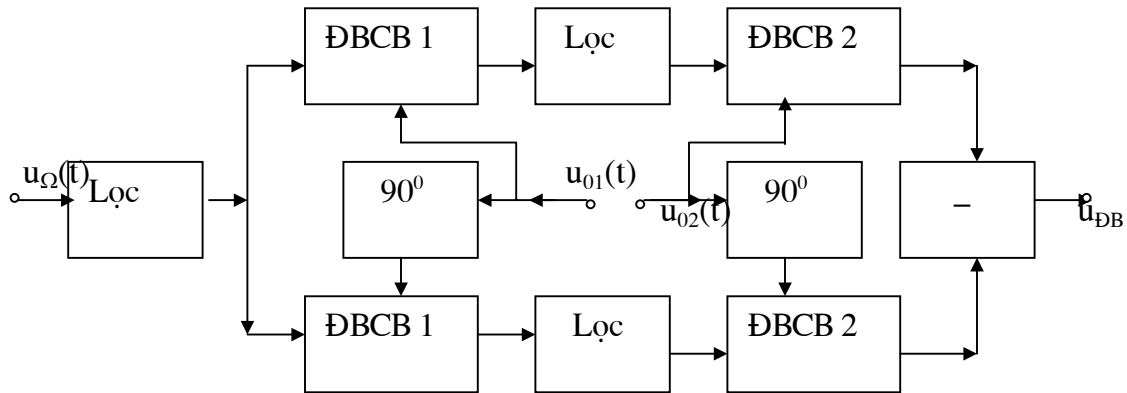
Hai mạch lọc tương ứng lọc lấy một biên của tín hiệu, giả sử biên trên $(\omega_{01} + \Omega)$. Chúng được mang điều chế lần hai với sóng mang ω_{02} . Đầu ra của hai mạch điều

biên cân bằng lẫn hai có:

$$\left. \begin{aligned} u_{CB2}(t) &= U_{CB1m} U_{02m} \cos(\omega_{01} + \Omega)t \cos \omega_{02}t = \\ &= \frac{1}{2} U_{CB1m} U_{02m} [\cos(\omega_{02} + \omega_{01} + \Omega)t + \cos(\omega_{02} - \omega_{01} - \Omega)t] \\ u_{CB2}(t)' &= U_{CB1m} U_{02m} \sin(\omega_{01} + \Omega)t \sin \omega_{02}t = \\ &= \frac{1}{2} U_{CB1m} U_{02m} [-\cos(\omega_{02} + \omega_{01} + \Omega)t + \cos(\omega_{02} - \omega_{01} - \Omega)t] \end{aligned} \right\} \quad (7.23)$$

Qua mạch hiệu sẽ được:

$$u_{\text{đơn biên}} = u_{\text{ĐBCB2}} - u_{\text{ĐBCB2}}' = \frac{1}{2} U_{CB1m} U_{02m} \cos(\omega_{02} + \omega_{01} + \Omega)t \quad (7.24)$$



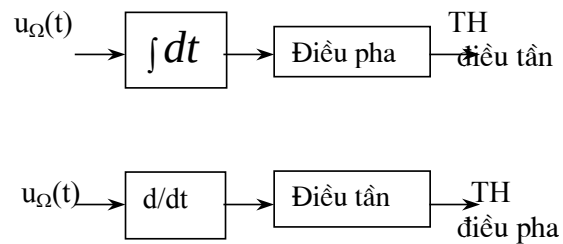
Hình 7.7 Sơ đồ khối điều biên đơn biên kết hợp lọc và quay pha

7.3 ĐIỀU TẦN VÀ ĐIỀU PHA.

Như đã xét trong chương 1, quan hệ giữa tần số và pha của dao động như sau:

$$\omega = d\varphi/dt \text{ và } \varphi = \int \omega dt$$

Từ đó ta thấy có thể tạo tín hiệu điều pha từ tín hiệu điều tần và ngược lại. Thật vậy nếu đưa tín hiệu sơ cấp đi qua mạch tích phân rồi thực hiện điều pha thì tín hiệu ra sẽ là tín hiệu điều tần như ở hình 7.8a. Còn nếu đưa tín hiệu sơ cấp đi qua mạch vi phân rồi đưa vào mạch điều tần như ở hình 7.8b thì sẽ được tín hiệu điều pha. Như vậy có thể thực hiện điều tần và điều pha trực tiếp hoặc gián tiếp. Ta xét một số cách điều tần trực tiếp.



Hình 7.8 Điều tần và điều pha gián tiếp

Trong kỹ thuật điện tử hiện đại người ta thực hiện điều tần trực tiếp bằng cách tạo ra các mạch tạo dao động có tần số được điều khiển bởi điện áp VCO(voltage controlled oscillator) hoặc dòng điện CCO(Current controlled oscillator), hoặc các mạch tạo dao động theo nguyên lý theo nguyên lý biến đổi điện áp tần số. Thường người ta sử dụng các mạch tạo dao động LC(đã xét trong chương 6) có tần số biến đổi theo điện áp của tín hiệu sơ cấp vì mạch dao động loại này có dải tần số biến đổi rộng và làm việc ổn định ở dải tần số cao.

7.3.1. Điều tần dùng VARICAP.

Varicap là loại diot biến dung được cấu tạo từ một mặt ghép n-p. Nếu cho diot phân cực ngược thì nó sẽ tương đương một tụ điện có điện dung C xác định theo công thức:

$$C = C_0 h \sqrt{\frac{\varphi_k}{\varphi_k + U}} \quad (7.23)$$

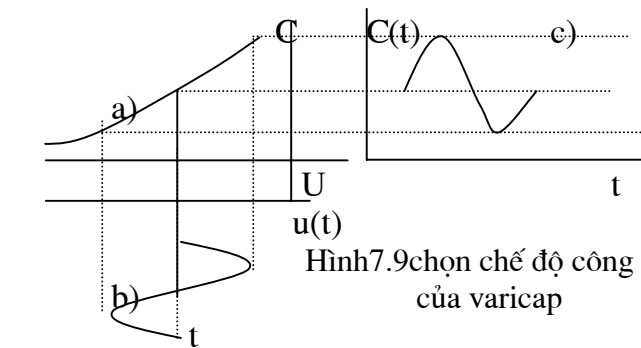
Trong đó $h=2/3$ -hằng số thực nghiệm; φ_k -mức hàng rào thế năng của vật liệu bán dẫn, U -điện áp đặt lên diot. C_0 -điện dung của varicap khi $U=0$. (suy từ 7.3)

Đặc tính của varicap có dạng hình 7.9a. Nếu điện áp đặt lên varicap có dạng hình sin như đồ thị hình 7.9b thì điện dung của varicap cũng có dạng hình sin 7.9c. Người ta sử dụng varicap như một điện dung trong thành phần của khung cộng hưởng của mạch tạo dao động hình sin để tạo tín hiệu điều tần. Một sơ đồ như vậy có dạng như ở hình 7.10.

Đây là một mạch dao động hình sin ghép biến áp. Các điện trở R_1, R_2, R_3 định thiên cho tranzisto, L_{ch} là cuộn chặn tần số cao không lọt vào nguồn, C_{n1} và C_{n2} là các tụ nối tầng. Diot C_D được cấp nguồn một chiều E_0 qua cuộn thứ cấp của biến áp. Điện áp âm tần $u_{\Omega}(t)$ ghép qua biến áp vào diot varicap. Điện dung C_D sẽ biến thiên theo điện áp âm tần $u_{\Omega}(t)$. Như vậy C_1 ghép song song với nhánh có C_D và C_{n2} mắc nối tiếp. Trị số của điện dung tương đương là:

$$C_{td} = C_1 + \frac{C_D \cdot C_{n2}}{C_D + C_{n2}} \quad (7.25)$$

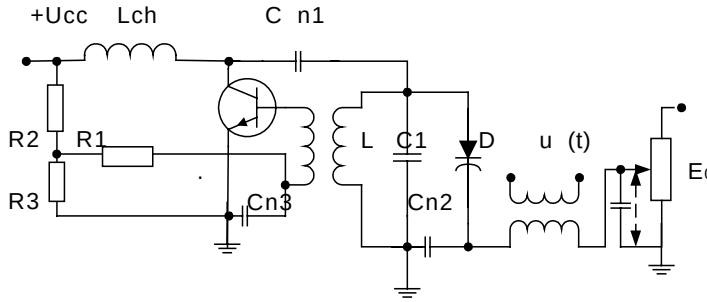
Nếu chọn $C_{n2} \gg C_D$ thì $C_{td} \approx C_1 + C_2$. Tần số của dao động tạo ra sẽ là:



Hình 7.9 chọn chế độ công tác của varicap

$$f_{dt} = \frac{1}{2\pi\sqrt{L(C_1 + C_D)}} \quad (7.26)$$

Trong công thức (7.26) C_D biến thiên theo quy luật của hàm sơ cấp $u_{\Omega}(t)$ nên

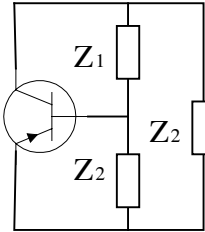


Hình 7.10 Điều tần dùng VARICAP

mạch này nếu chọn Z_1 và Z_2 thích hợp thì sẽ có $I_C \approx I_C$ và như vậy thì $Z \approx U / I_C$. Nhưng trong tranzisto ta có quan hệ sau:

$$I_C \approx \beta I_B \approx h_{21} I_B = \frac{h_{21}}{h_{11}} I_B = g_{21} \cdot U_{BE} = S \cdot U_{BE} \quad (7.27)$$

Ở đây $g_{21} = S$ là hõ dẫn của tranzisto. Vì vậy nên:



$$Z = U / I_C = \frac{U}{S \cdot U_{BE}} = \frac{Z_1 + Z_2}{S \cdot Z_2} \quad (7.28)$$

Để tạo thành dung kháng hoặc cảm kháng theo (7.28) sẽ có các phương án sau:

-Phương án 1: Chọn Z_1 là điện trở R , Z_2 là điện

Hình 7.11. Tranzisto mắc điện kháng

dung C sao cho $R \gg \frac{1}{\omega C}$ thì :

$$Z \approx \frac{R}{S \frac{1}{j\omega C}} = j\omega \frac{R \cdot C}{S} = j\omega L_{td}; \quad L_{td} = \frac{R \cdot C}{S} \quad (7.29)$$

-Phương án 2: Chọn Z_1 là điện dung C , Z_2 là điện trở R sao cho $R \ll \frac{1}{\omega C}$ thì

$$Z \approx \frac{1}{j\omega S C R} = \frac{1}{j\omega C_{td}}; \quad C_{td} = S \cdot C \cdot R \quad (7.30)$$

-Phương án 3: Chọn Z_1 là điện cảm L , Z_2 là điện trở R sao cho $R \ll \omega L$ thì

$$Z \approx j\omega \frac{L}{S \cdot R} = j\omega L_{td}; \quad L_{td} = \frac{L}{S \cdot R} \quad (7.31)$$

-Phương án 4: Chọn Z_1 là điện trở R điện, Z_2 là cảm L sao cho $R \gg \omega L$ thì

dao động tạo ra sẽ là dao động điều tần.

7.3.2. Điều tần dùng tranzisro điện kháng

Người ta mắc tranzisto so cho nó tương đương với một điện dung hoặc một điện cảm. Xét cách mắc như ở hình 7.11. Mục đích của cách mắc là tạo ra tổng trở $Z = U / I$ mang tính dung ($-jX$) hoặc tính cảm (jX). Với

$$Z \approx \frac{R}{j\omega SL} = \frac{1}{j\omega C_{td}}$$

$$C_{td} = \frac{S.L}{R} \quad (7.32)$$

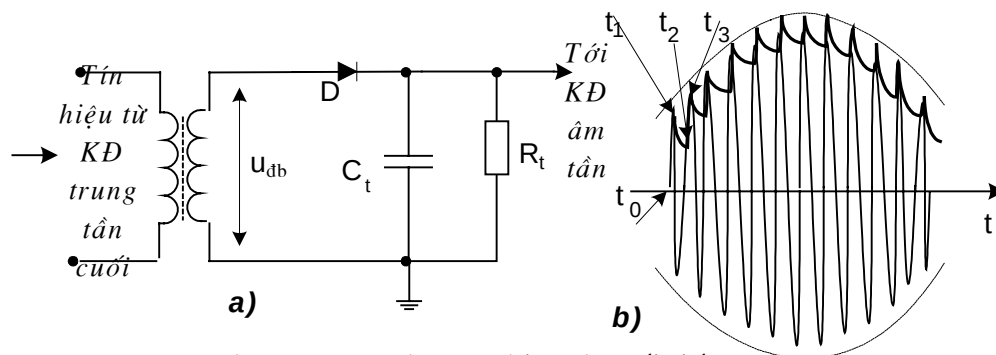
Có thể sử dụng một trong các phương án đã xét trên để tạo mạch điều tần. Hình 7.12 là một mạch điều tần với T_1 là tranzisto điện kháng mắc theo phương án 1, tương đương với một điện cảm (công thức 7.29). Điện cảm L_{td} do T_1 tạo ra được

được ghép vào khung cộng hưởng của mạch tạo dao động mắc trên T_2 . Điện áp âm tần $u_{\Omega}(t)$ điều khiển hồ dẫn S (trong công thức 7.29) của tranzisto T_1 , tạo nên tín hiệu điều tần, lấy ra trên khung cộng hưởng $L_K C_K$.

7.4 TÁCH SÓNG BIÊN ĐỘ.

Các mạch tách sóng tín hiệu điều biên, hay gọi tắt là tách sóng biên độ, có nhiệm vụ tách tín hiệu sơ cấp ra khỏi sóng mang. Tín tức (tín hiệu sơ cấp) nằm ở đường bao của tín hiệu điều biên nên tách sóng biên độ nhằm tách lấy đường bao của tín hiệu (xem hình 1.7C-chương 1).

Có nhiều sơ đồ tách sóng biên độ. Ở đây ta chỉ xét nguyên lý làm việc của sơ đồ tách sóng biên độ dùng diot mắc theo sơ đồ nối tiếp. Đó là sơ đồ tiêu biểu nhất. Sơ đồ này



Hình 7.13. a) Tách sóng biên độ nối tiếp
b) đồ thị giải thích nguyên lý tách sóng biên độ

đơn giản nhưng lại có hiệu quả tách sóng cao. Sơ đồ có dạng như biểu diễn trên hình 7.13a. Trong sơ đồ này diot mắc nối tiếp với tải nên gọi là sơ đồ nối tiếp. Nguyên lý

làm việc của sơ đồ có thể được giải thích theo đồ thị hình 7.13b .Trong khoảng nửa chu kỳ dương thứ nhất của tín hiệu, bắt đầu từ thời điểm t_0 thì điôt thông, tụ C_1 nạp điện nhanh qua điện trở thuận (nhỏ) của điôt (khoảng thời gian từ $t_0 \div t_1$) nên dạng của điện áp $u_c(t)$ gần như lặp lại dạng tăng của tín hiệu. Đến thời điểm t_1 thì điện áp trên tụ đạt cực đại, điện áp tín hiệu điều biên bắt đầu giảm, điện thế ở anốt của điôt tụt xuống dưới mức của katốt (mức của katốt là mức đã được nạp bởi tụ C_1). Vì vậy từ thời điểm t_1 điôt đóng, điện trở ngược của nó lớn, tụ C_1 bắt đầu phóng điện theo quy luật hàm mũ qua điện trở R_1 trong khoảng thời gian $t_1 \div t_2$. Từ thời điểm t_2 đến t_3 điôt lại thông, tụ C_1 lại nạp điện....vv.. Quá trình cứ như vậy tiếp diễn. Kết quả điện áp trên tụ C_1 có dạng gần giống với đường bao của tín hiệu điều biên, đó chính là tín hiệu $U_\Omega(t)$ cần tách. Độ sai lệch của điện áp tách sóng $U_\Omega(t)$ so với đường bao được quyết định bởi cách chọn $\tau = R_1 C_1$. Muốn điện áp này có dạng giống đường bao cần chọn :

$$T_0 = \frac{1}{f_0} \ll R_1 C_1 \ll \frac{1}{F} = T_\Omega \quad (7.27)$$

(7.27) gọi là điều kiện tách sóng.

Trong đó T_0 là chu kỳ của sóng mang $\left(T_0 = \frac{1}{f_0} = \frac{2\pi}{\omega_0} \right)$

T_Ω là chu kỳ của tín hiệu sơ cấp (âm tần) $\left(T_\Omega = \frac{1}{F} = \frac{2\pi}{\Omega} \right)$

Thực tế người ta chọn $R_1 C_1$ thỏa mãn :

$$\frac{10}{2\pi f_0} < R_1 C_1 < \frac{1}{2\pi \cdot F \max} \quad (7.28)$$

7.5.TÁCH SÓNG PHA.

Ở các mạch tách sóng pha tín hiệu đầu ra tỷ lệ với hiệu số pha của hai dao động ở đầu vào có cùng tần số. Hình 7.14a là một mạch tách sóng pha đơn giản dùng một điôt. Nguyên lý làm việc của sơ đồ như sau:

Mạch có bộ dao động chuẩn để tạo ra dao động có cùng tần số với tín hiệu và có pha đầu không đổi. Như vậy trên điôt sẽ có hai điện áp $u_{ch}(t)$ và $u_{df}(t)$ với :

$$\left. \begin{aligned} u_{ch}(t) &= U_{chm} \cos(\omega_0 t + \varphi_{ch}) \\ u_{df}(t) &= U_{dfm} \cos(\omega_0 t + \varphi(t)) \end{aligned} \right\} \quad (7.29)$$

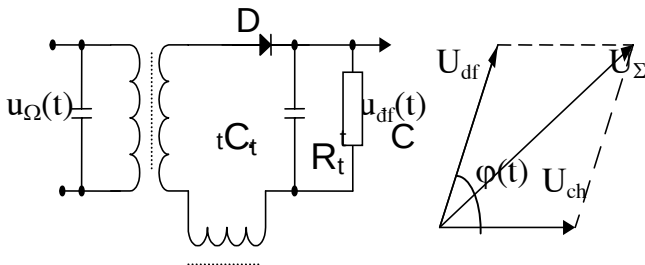
Đồ thị véc tơ của chúng trình bày trên hình 7.14b. với pha đầu của dao động chuẩn $\varphi_{ch}=0$

Theo đồ thị véc tơ hình 7.14b thì véc tơ tổng U_Σ đặt lên điôt sẽ là

$$U_\Sigma = U_D = \sqrt{U_{df}^2 + U_{ch}^2 + 2U_{df} \cdot U_{ch} \cos \varphi} \quad (7.30)$$

Với $\varphi = \varphi(t) - \varphi_{ch}$

Điện áp đầu ra của bộ tách sóng có biên độ trị số tỷ lệ với hiệu pha như sau



Hình 4.14 a) Mạch tách sóng pha đơn giản
b) giản đồ véc tơ điện áp trong TS pha đơn giản

$$U_{TS} = K_{TS} \cdot U_{ch} \sqrt{1 + \left(\frac{U_{df}}{U_{ch}} \right)^2 + 2 \frac{U_{df}}{U_{ch}} \cos \varphi} \quad (7.31)$$

Trong đó K_{TS} là hệ số truyền của mạch tách sóng. Theo (7.31) thì quan hệ U_{TS} và φ là một hàm phi tuyến, nên mạch làm việc kém hiệu quả, méo phi tuyến lớn. Để mạch làm việc tốt hơn người ta ráp hai sơ đồ hình 7.14 thành một như ở hình 7.15a.

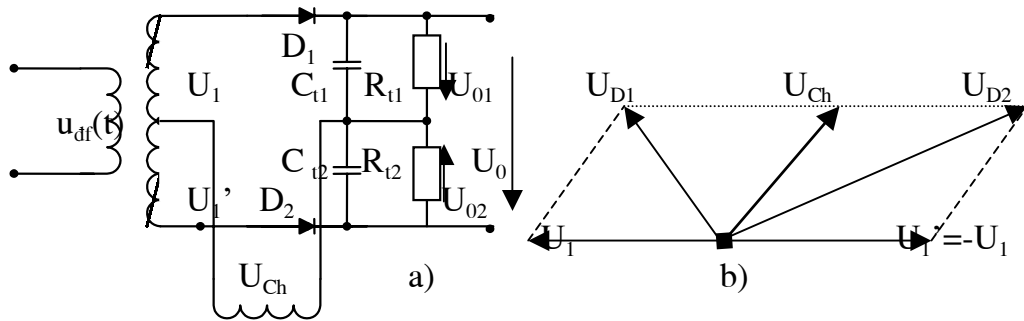
Theo sơ đồ hình 7.15a thì

$$U_{D1} = U_1 + U_{ch}$$

$$U_{D2} = -U_1 + U_{ch}$$

Như vậy thì tương tự như trường hợp trên sẽ có biên độ các điện áp đặt lên diốt là:

$$\left. \begin{aligned} U_{D1} &= U_{ch} \sqrt{1 + \left(\frac{U_1}{U_{ch}} \right)^2 + 2 \frac{U_1}{U_{ch}} \cos \varphi} \\ U_{D2} &= U_{ch} \sqrt{1 + \left(\frac{U_1}{U_{ch}} \right)^2 - 2 \frac{U_1}{U_{ch}} \cos \varphi} \end{aligned} \right\} \quad (7.32)$$



Hình 7.15a) Tách sóng pha đơn phức tạp b) giản đồ véc tơ các điện áp

$$\text{Nên } U_{TS} = K_{TS}(U_{D2}-U_{D1})=K_{TS}\gamma U_{ch} \quad (7.33)$$

$$\text{Trong đó } \gamma = \sqrt{1 + \left(\frac{U_1}{U_{ch}}\right)^2} + 2 \frac{U_1}{U_{ch}} \cos \varphi - \sqrt{1 + \left(\frac{U_1}{U_{ch}}\right)^2} - 2 \frac{U_1}{U_{ch}} \cos \varphi \quad (7.34)$$

Xét ba trường hợp đặc trưng:

- Khi $\varphi = \pi/2$ thì $\cos \varphi = 0$ nên $\gamma = 0$, điện áp ở đầu ra của bộ tách sóng $= 0$
- Khi $\varphi < \pi/2$ thì $0 < \cos \varphi < 1$ nên $\gamma > 0$, điện áp ở đầu ra của bộ tách sóng sẽ dương
- Khi $\varphi > \pi/2$ thì ngược lại $-1 < \cos \varphi < 0$, $\gamma < 0$, điện áp đầu ra của bộ tách sóng sẽ là âm

7.6 TÁCH SÓNG TẦN SỐ

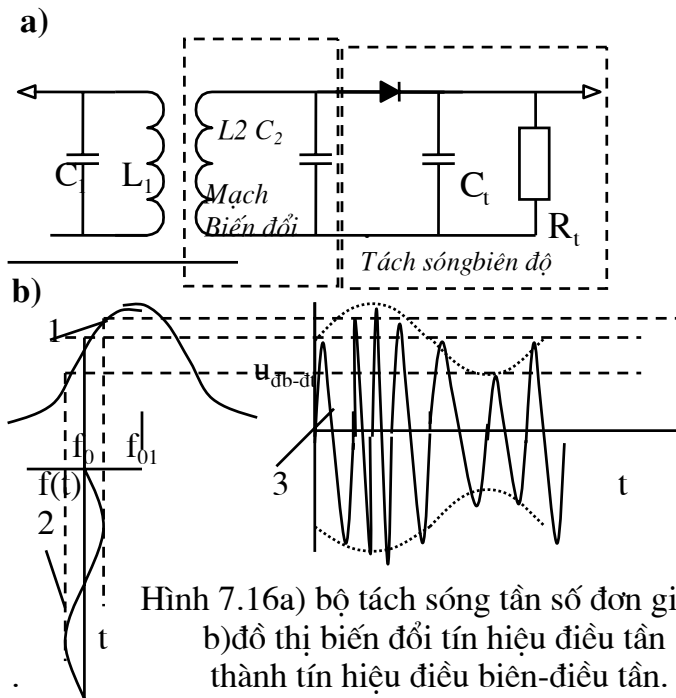
Tách sóng tần số thường được thực hiện bằng cách biến đổi tín hiệu điều tần thành tín hiệu vừa điều biên vừa điều tần rồi thực hiện tách sóng biên độ hoặc biến đổi tín hiệu điều tần thành tín hiệu có pha biên độ biến thiên theo pha để tách sóng

7.6.1. Tách tần số đơn giản .

Hình 7.16 là mạch tách sóng tần số đơn giản dùng một điốt với một khung cộng hưởng L_2C_2 của mạch tách sóng, cộng hưởng ở tần số f_{02} còn khung cộng hưởng L_1C_1 là tải của khuếch đại trung tần cuối, cộng hưởng ở tần số trung tần f_{01} . Nguyên lý biến đổi tín hiệu điều tần thành tín hiệu điều tần - điều biên giải thích trên đồ thị hình 7.16b như sau: Đường

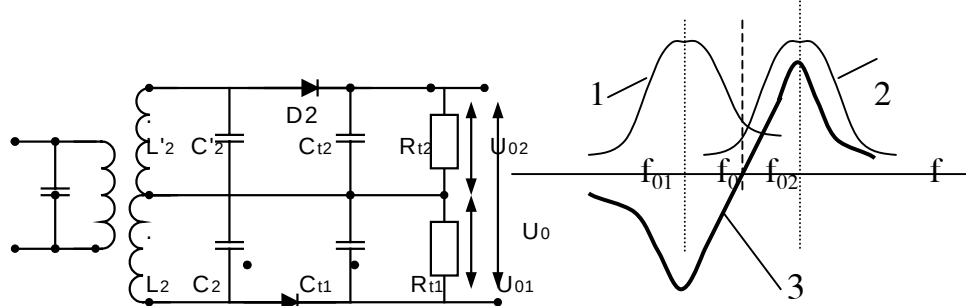
1 ở hình 7.16b là đặc tính chọn lọc của khung cộng hưởng đơn (xem hình 1.16 chương 1). Ta chọn tần số trung tâm của tín hiệu trung tần (tín hiệu điều tần cần tách sóng) f_0 nhỏ hơn hoặc lớn hơn tần số f_{01} của khung cộng hưởng L_2C_2 . Chọn sao cho f_0 nằm giữa đoạn dốc nhất của đặc tuyến 1 chọn lọc. Giả sử tần số trung tần biến thiên theo quy luật hình sin như đường cong 2 thì điện áp trên khung L_2C_2 sẽ có dạng như đường cong 3. Tín hiệu này đưa vào tách sóng biên độ để tách lấy tín hiệu âm tần.

7.6.2 Tách sóng tần số dùng hai khung lệch cộng hưởng lệch cộng hưởng.



Hình 7.16a) bộ tách sóng tần số đơn giản
b) đồ thị biến đổi tín hiệu điều tần thành tín hiệu điều biên-điều tần.

Sơ đồ tách sóng dùng một khung cộng hưởng hình 7.16a cho hiệu quả tách sóng kém, méo phi tuyến lớn. Muốn khắc phục các nhược điểm trên cần ghép hai mạch 7.16a thành một mạch hình 7.17a. ở đây cần chọn hai khung L_2C_2 và $L_2'C_2'$ với một khung có tần số cộng hưởng f_{02} lớn hơn tần số trung tần f_0 , khung kia có tần số f_{01} nhỏ hơn f_0 như ở hình 7.17b. Với điện áp đầu ra của bộ tách sóng U_{TS} bằng hiệu của hai điện áp tách sóng :



Hình 7.17 a) Mạch tách sóng tần số dùng hai khung lệch cộng hưởng
b) Đặc tuyến truyền đạt của mạch.

$U_{TS} = U_{TS1} - U_{TS2}$ nên đặc tuyến biến đổi (truyền đạt) của mạch sẽ có dạng là hiệu của hai đường cong 1 và 2. Cho đường cong 3 trên hình 7.17 b đường cong này có độ tuyến tính và độ dốc tốt hơn trường hợp dùng một khung cộng hưởng.

Có thể tìm được điện áp đầu ra của bộ tách sóng theo biểu thức sau:

$$U_{TS} = U_{TS1} - U_{TS2} = K_{TS} \cdot U_{DB-ĐT \max} \cdot \gamma \quad (7.35)$$

Trong đó

$$\gamma = \frac{1}{\sqrt{1 + (\xi - \xi_{TS})^2}} - \frac{1}{\sqrt{1 + (\xi + \xi_{TS})^2}} \quad (7.36)$$

$$\text{với } \xi = \frac{2(f - f_0)^2}{f_0 d_{td}} = \frac{2\Delta f}{f_0 d_{td}} \quad - \text{ độ lệch tần số tổng quát (xem 1.6 Chương 1);}$$

d_{td} - hệ số suy giảm tương đương của một khung cộng hưởng ; $d_{td} = 1/Q$;

$$\xi_{TS} = \frac{2(f_{02} - f_{01})}{2f_0 d_{td}} = \frac{2\Delta f_0}{2f_0 d_{td}}$$

7.6.3 Tách sóng tần số dùng một khung cộng hưởng ở trạng thái cộng hưởng.

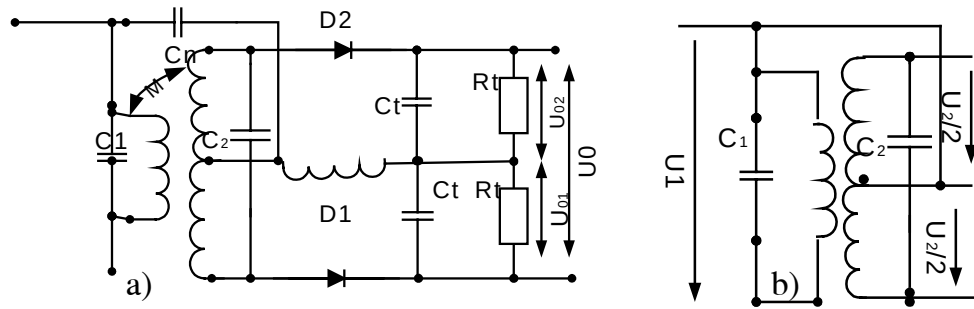
Xét mạch tách sóng hai điốt nhưng chỉ có một khung cộng hưởng thứ cấp L_2C_2 cũng cộng hưởng ở tần số trung tần f_0 như ở hình 7.18a

$$f_0 = f_{\text{trung tần}} = \frac{1}{2\pi\sqrt{L_1C_1}} = \frac{1}{2\pi\sqrt{L_2C_2}}$$

ở đây hai khung cộng hưởng được ghép qua đại lượng hồ cảm M . Khung cộng hưởng L_1C_1 được ghép vào điểm giữa của cuộn L_2 qua tụ C_n ; Cuộn chặn L_{ch} có tác dụng chặn tần số cao (trung tần) và thông tần số thấp (âm tần) . Nguyên lý tách sóng

có thể giải thích như sau:

Tụ C_n đấu thông khung cộng hưởng L_1C_1 vào điểm giữa của cuộn L_2 nên sơ

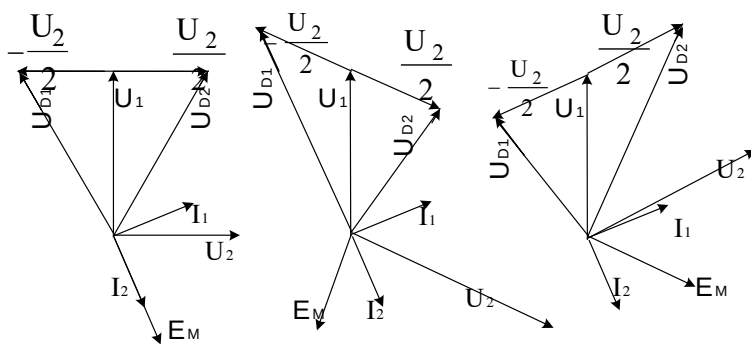


Hình 7.18 a) Tách sóng dùng một khung cộng hưởng ở trung tần
b) sơ đồ rút gọn

đồ rút gọn có dạng như ở hình 7.18b. Từ hình này ta thấy:

Điện áp U_1 đặt lên hai điốt là đồng pha, điện áp vào U_2 chia thành hai nửa đặt lên hai điốt là ngược pha. Do vậy có thể xây dựng đồ thị véc tơ cho các trường hợp khác nhau như trên hình 7.19

Trường hợp thứ nhất tần số tín hiệu trung tần không biến thiên mà bằng đúng tần số trung tâm f_0 trùng với tần số cộng hưởng của cả hai khung L_1C_1 và L_2C_2 . Điện



Hình 7.19. Đồ thị véc tơ giải thích nguyên lý tách sóng tần số

áp U_1 gây nên dòng I_1 qua L_1 chậm pha một góc nhỏ hơn 90° so với U_1 (vì mạch có điện trở tổn hao). Dòng I_1 gây nên suất điện động cảm ứng trên cuộn L_2 là $E_M = \pm j\omega M I_1$, giả sử ta lấy dấu -, tức $E_M = -j\omega M I_1$, như vậy là E_M chậm pha so với I_1 một góc 90° . Vì mạch thứ cấp L_2C_2 cũng cộng hưởng nên dòng I_2 do

suất điện động E_M sinh ra cũng trùng pha với nó (cộng hưởng nối tiếp). Dòng này sinh ra điện áp U_2 vượt pha so với nó một góc nhỏ hơn 90° (do trong mạch có tổn hao). Do vậy ở đồ thị véc tơ hình 7.19a thì U_1 vuông góc với U_2 nên điện áp đặt lên hai điốt có biên độ như nhau, điện áp đầu ra của hai bộ tách sóng như nhau nên:

$$U_{TS} = U_{TS2} - U_{TS1} = K_{TS}(U_{D1} - U_{D2}) = 0$$

Trường hợp thứ hai ta xét là trường hợp tần số của tín hiệu trung tần lớn hơn tần số cộng hưởng f_0 . Lúc này mạch thứ cấp lệch cộng hưởng (nối tiếp) nên mang tính chất cảm, dòng điện I_2 chậm pha so với E_M một góc nhỏ hơn 90° , I_2 sinh ra U_2 vượt

pha so với nó một góc nhỏ hơn 90° . Do vậy theo đồ thị véc tơ hình 7.19b thì $U_{D1} > U_{D2}$ nên điện áp ra sẽ khác 0.

Tương tự giải thích trường hợp thứ 3 khi tần số của tín hiệu nhỏ hơn tần số trung tâm f_0 với đồ thị hình 7.19c

Có thể tìm được biểu thức định lượng của điện áp đầu ra bộ tách sóng

$$U_{TS} = K_{TS}(U_{D2} - U_{D1}) = K_{TS}U_1\gamma \quad (7.38)$$

$$\text{Trong đó } \gamma = \frac{\sqrt{1 + \left(\frac{A}{2} + \xi\right)^2} - \sqrt{1 + \left(\frac{A}{2} - \xi\right)^2}}{\sqrt{(1 + A^2 - \xi^2)^2 + 4\xi^2}}$$

$$A = \frac{\omega M}{r} \quad \text{- nhân tố ghép}$$

r - điện trở tổn hao của khung cộng hưởng

$$\xi = 2Q \frac{\omega - \omega_0}{\omega_0} \quad \text{- độ lệch tần số tổng quát}$$

$$A = \frac{\omega K \sqrt{L_1 L_2}}{r} = K \cdot Q$$

Thường chọn $A = 0,855$ để có hiệu quả tách sóng tốt nhất.

7.6.4. Tách sóng tần số tỷ lệ. Trong các mạch tách sóng tần số đã xét, trước khi đi tới bộ tách sóng tín hiệu phải đi qua mạch hạn chế biên độ (tăng khuếch đại trung tần cuối làm việc ở chế độ hạn chế biên độ). Sở dĩ như vậy vì tín hiệu trên đường truyền bị nhiễu tác động tạo thành điều biên ký sinh. Mạch hạn chế biên hai phía sẽ loại bỏ những điều biên ký sinh đó. Riêng tách sóng tần số tỷ lệ sẽ xét sau đây không cần có hạn chế biên độ. Sơ đồ nguyên

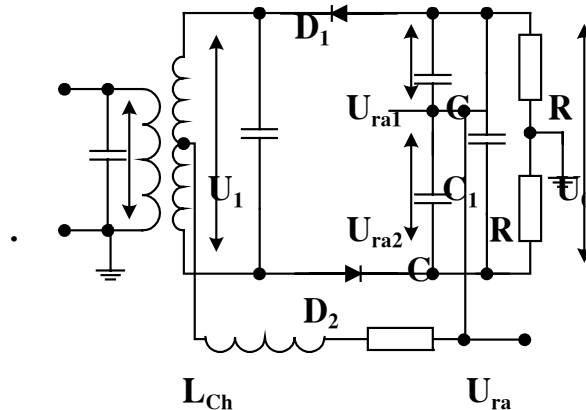
lý trình bày trên hình 7.20. Hai diot D_1 và D_2 mắc nối tiếp. Từ hình 7.20 xác định được:

Điện áp sụt trên mỗi điện trở R cũng là điện áp trên mỗi tụ C là:

$$u_R = u_0 / 2 = \frac{1}{2} (u_{ra1} + u_{ra2});$$

Còn điện áp ra của bộ tách sóng là:

$$\begin{aligned} u_{ra} &= u_{ra1} - u_R \\ &= \frac{1}{2} (u_{ra1} - u_{ra2}) = \frac{1}{2} U_0 \end{aligned}$$



Hình 7.20 tách sóng tần số tỷ lệ

$$\frac{U_{ra1} - U_{ra2}}{U_{ra1} + U_{ra2}} = \frac{U_0}{2} \frac{U_{ra1}/U_{ra2} - 1}{U_{ra1}/U_{ra2} + 1} \quad (7.28)$$

Biểu thức cuối cho thấy trong quá trình tách sóng nếu điện áp u_0 không đổi do chọn tụ C_0 khá lớn, điện áp ra chỉ phụ thuộc vào tỷ số u_{ra1}/u_{ra2} , tỷ số này phụ thuộc vào sự biến thiên tần số ở đầu vào mà không phản ứng với các nhiễu biên độ như trong bộ tách sóng dùng mạch cộng hưởng ghép. Vì vậy không cần hạn chế biên độ trước khi tách sóng.

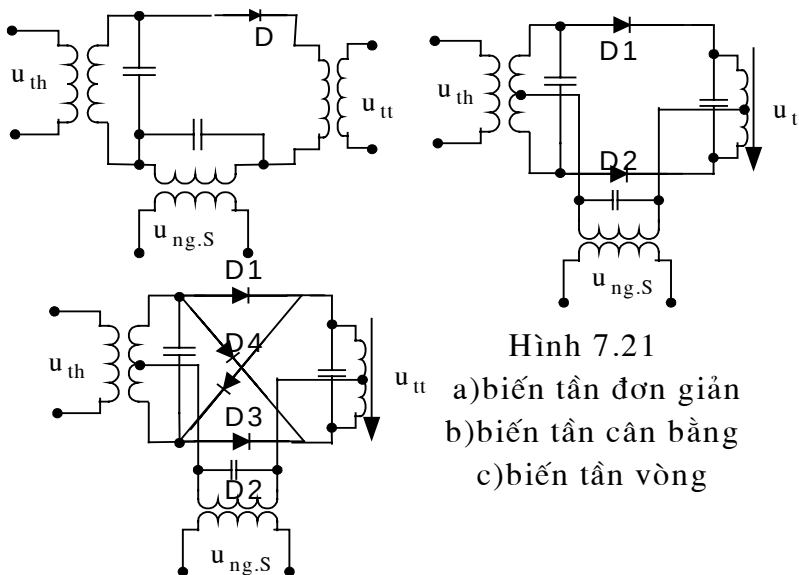
7.7. BIẾN TẦN.

7.7.1. Nguyên lý biến tần.

Biến tần (còn gọi là trộn tần hoặc đổi tần) ứng dụng trong các máy thu nhằm đưa dải tần số thu được về một dải cố định, gọi là dải trung tần hoặc trung gian, nhằm tạo ra các tầng khuếch đại trung tần được chỉnh cộng hưởng tại một tần số cố định. Như vậy nhiệm vụ của biến tần là chuyển đổi dải tần số (thường là từ miền cao hơn về miền thấp hơn) mà không làm thay đổi dạng biên độ và pha của tín hiệu. Thực chất đây là quá trình chuyển đổi tần số sóng mang. Để thực hiện chức năng trên một mạch đổi tần cần có hai thành phần là mạch trộn và mạch dao động ngoại sai. Nếu đưa tới đầu vào của phần tử phi tuyến một tần số đơn (có một vạch phổ) lấy từ mạch dao động ngoại sai f_{ngs} và tần số tín hiệu có ích f_{th} (hoặc là cố định hoặc là biến thiên trong một dải hẹp nào đó) thì theo nguyên lý biến đổi phi tuyến §1.1.3 b sẽ nhận được ở đầu ra qua mạch lọc tần số trung tần: $\omega_{tt} = |\pm m \omega_{th} \pm n \omega_{ngs}|$; trong đó m, n là những số nguyên dương.

Nếu lấy tần số $\omega_{tt} = |\omega_{th} \pm \omega_{ngs}|$ thì biến tần được gọi là đơn giản với $m=n=1$. Trường hợp lấy $m, n > 1$ gọi là biến tần tổ hợp.

7.7.2. Mạch biến tần dùng diot. Các mạch biến tần dùng diot cũng có sơ đồ tương



Hình 7.21

- a) biến tần đơn giản
- b) biến tần cân bằng
- c) biến tần vòng

tự như các mạch điều biên. Các sơ đồ biến tần trình bày trên hình 7.21

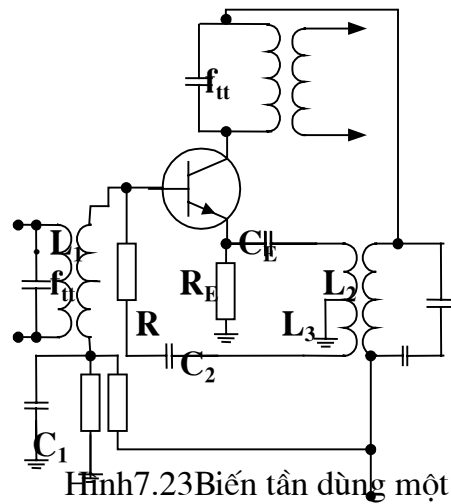
Mạch biến tần đơn giản hình 7.21a dùng một diot để trộn tín hiệu tần số f_{th} ngoại sai f_{ngs} . Mạch lọc đầu ra lọc lấy tín hiệu trung tần $f_{th} - f_{ngs}$. Sơ đồ biến tần cân bằng hình 7.21b tăng dòng điện tần số trung tần lên gấp đôi và méo phi tuyến giảm so với sơ đồ đơn giản. Mạch

biến tần vòng hình 7.21c có dòng điện tần số trung tần tăng gấp đôi so với biến tần cân bằng và sản phẩm phụ gần như bị triệt tiêu nên có thể không cần dùng mạch lọc (xem các mạch điều biên).

7.7.3. Biến tần dùng tranzisto

Biến tần dùng tranzisto cũng thường gặp trong các máy thu. Các sơ đồ có thể sử dụng cách mắc emitor chung hoặc bazơ chung. Cách mắc bazơ chung được dùng ở vùng tần số cao để tăng độ ổn định, tuy nhiên hệ số truyền đạt thấp hơn sơ đồ emitor chung. Cách ghép tín hiệu và ngoại sai có các phương án trên hình 7.22.

Hình 7.23a là một ví dụ về mạch biến tần dùng một tranzisto thực hiện cả hai chức năng trộn và dao động ngoại sai. Dao động ngoại sai ở đây là một



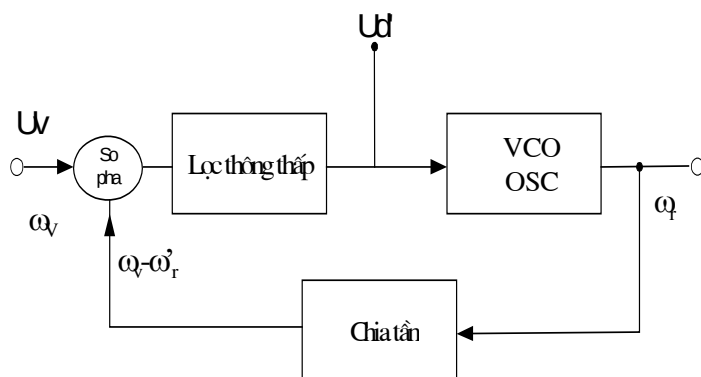
Hình 7.23 Biến tần dùng một tranzisto

mạch tạo dao động hình sin ghép hồ cảm qua biến áp. Điện áp ngoại sai được tạo ra nhờ hồi tiếp dương ghép vào emitor của tranzisto qua L_2, L_3 . Điện áp tín hiệu ghép vào bazơ qua biến áp đầu vào. Mạch $L_1 C_1$ cộng hưởng nối tiếp ở tần số trung tần nên tần số trung tần bị ngắn mạch ở đầu vào để tránh hiện tượng biến tần ngược. Để giảm sự ảnh hưởng lẫn nhau giữa mạch ngoại sai và mạch tín hiệu người ta hình thành một mạch cầu tạo bởi $L_2, L_3, R, C_2, R_c, C_c$ (hình 7.23b). R_c, C_c là các giá trị ký sinh của tranzisto và của mạch. Khi cầu cân bằng thì ảnh hưởng giữa hai mạch tín hiệu và ngoại sai sẽ bị triệt tiêu.

7.9 VÒNG GIỮ PHA PLL (phase locked loop).

7.9.1. Nguyên lý PLL

Vòng giữ pha (còn gọi là vòng khoá pha hay vòng chốt pha) được ứng dụng



Hình 7.24 Sơ đồ khối vòng khoá pha PLL

rộng rãi trong kỹ thuật điện tử vô tuyến điện tử để tự động điều chỉnh tần số, tổng hợp tần số, điều chế, giải mã tiếng nói ... Xét nguyên lý làm việc trên sơ đồ khối hình 7.24.

Nhiệm vụ của vòng giữ pha hình 7.24 là phát hiện sự chênh lệch về tần số giữa tín hiệu vào và tín hiệu ra để điều chỉnh tần số của dao động tại chỗ bám theo tần số của tín

hiệu vào. Mạch dao động tại chỗ là mạch VCO-mạch dao động được khống chế bằng điện áp (voltage controlled oscillator) hoặc CCO-Mạch dao động khống chế bằng dòng điện (current controlled oscillator). Mạch PLL hình 7.24 có các khối VCO, khối chia tần số, khối so sánh (so pha-tách sóng pha), khối khuếch đại và lọc thông thấp. Nguyên lý làm việc của khối này như sau:

Khi không có tín hiệu vào thì VCO dao động tự do với tần số riêng của nó là ω_0 , điện áp điều khiển VCO là $U_d=0$ vì ở đầu ra của bộ tách sóng pha (tức là đầu vào của khối khuếch đại-lọc thông thấp) không có điện áp $U_d = K_d \cdot U_v \cdot U_r' = 0$. Khi có tín hiệu vào mạch so pha sẽ so sánh pha của tín hiệu vào (tần số ω_v) và pha của tín hiệu tại chỗ (tần số ω_r' lấy từ VCO qua bộ chia tần $\omega_r' = \omega_r/N$). Mạch so pha có thể sử dụng mạch nhân analog để tách sóng pha (nếu tín hiệu là tương tự). Đầu ra của bộ so pha nhận được một tín hiệu U_d tỷ lệ với hiệu số pha $\Delta\varphi = \varphi_v - \varphi_r$. Vì $U_d = K_d \cdot U_v \cdot U_r'$ nên trong đó có các tần số tổng và hiệu $\omega_v - \omega_r', \omega_v + \omega_r'$. Mạch lọc thông thấp loại bỏ tần số tổng, lọc lấy tần số hiệu $\omega_v - \omega_r'$, rồi khuếch đại lên để điều khiển VCO. VCO sẽ phải thay đổi tần số cho đến khi hiệu $\omega_v - \omega_r'$ không, nghĩa là $\Delta\varphi = 0$. Như vậy VCO luôn thay đổi tần số để bám theo tần số đầu vào. Nếu tần số của tín hiệu vào lệch quá xa tần số của tín hiệu so sánh làm cho tần số tổng và tần số hiệu lệch ra ngoài vùng thông của bộ lọc thì sẽ không có tín hiệu điều khiển. VCO sẽ dao động tự do với tần số ω_0 . PLL không hoạt động. Khi cho ω_v và ω_r' xích lại gần nhau sao cho hiệu của chúng lọt vào trong dải thông của bộ lọc thông thấp thì PLL bắt đầu hoạt động, PLL làm việc trong “dải bắt”. “Dải bắt” quyết định bởi dải thông của lọc thông thấp, đó là dải tần số thiết lập được chế độ đồng bộ. “Dải giữ” là dải tần số tần số mà PLL giữ được chế độ đồng bộ khi thay đổi tần số của tín hiệu vào. Dải giữ không phụ thuộc vào lọc thông thấp mà phụ thuộc vào biên độ của điện áp điều khiển và khả năng thay đổi tần số của VCO.

7.9.2. Một số ứng dụng của PLL.

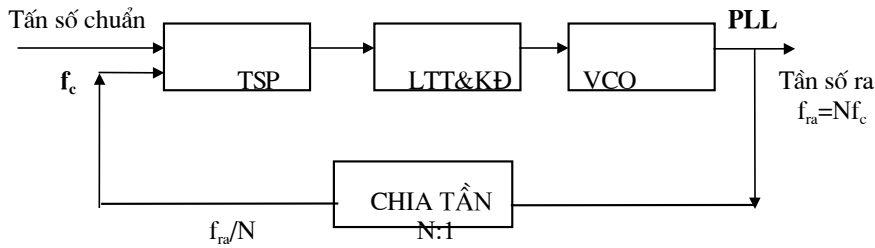
PLL được ứng dụng rộng rãi trong các thiết bị điện tử hiện đại nhằm biến đổi tần số, điều chỉnh tần số. Xét một số ứng dụng đó.

+Tách sóng tín hiệu điều tần. Muốn dùng PLL để tách sóng tần số thì phải chọn tần số dao động tự do ω_0 của VCO trùng với tần số trung tâm của tín hiệu điều tần (tín hiệu trung tần). Như vậy khi tần số của VCO bám theo tần số của tín hiệu điều tần ở đầu vào thì ở đầu ra của mạch lọc thông thấp -khuếch đại nhận được tín hiệu U_d tỷ lệ với $\Delta\omega = \omega_v - \omega_0$, đó chính là tín hiệu âm tần được tách ra.

+Điều chế tần số. Để truyền các tín hiệu số trên các đường điện thoại (trong các modem) hoặc để cất giữ các tín hiệu số, thường dùng các tín hiệu logic nhị phân 1 và 0 mã hoá theo hai tần số khác nhau (ví dụ “0” ứng với 950 Hz, “1” ứng với 1050 Hz). Phương pháp này gọi là đảo tần số (FSK-frequency shift keying). PLL được kết cấu sao cho tần số ω_0 nằm giữa hai tần số đó, để nó bám theo một trong hai

tần số đó. Điện áp ra U_d sẽ có hai mức biểu thị tín hiệu nhị phân đã được tách sóng. Tín hiệu này sẽ được truyền đi hoặc được cất giữ dưới dạng số.

+ Tổ hợp tần số. Tổ hợp tần số nhằm tạo ra một hệ các tần số rời rạc từ một tần



Hình 7.25. Mạch nhân tần số với hệ số nhân N nguyên

số chuẩn (chủ sóng) có độ ổn định rất cao. Người ta ứng dụng PLL để thực hiện tổ hợp tần số. Vì PLL thực hiện chế độ bám pha nên các tần số được tổ hợp ra vẫn có độ ổn định

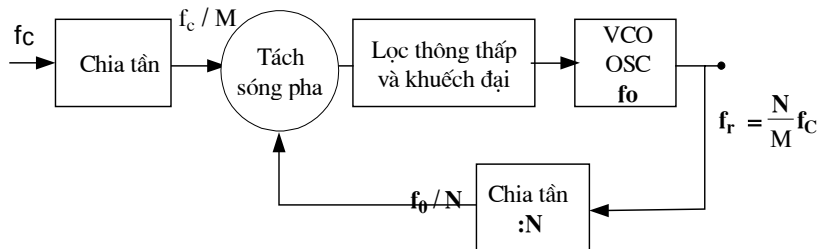
cao như tần số chuẩn.

a) Nhân với số nguyên (hình 7.25).

Chế độ đồng bộ, tần số VCO đem chia cho N để đồng bộ với dao động chuẩn f_c . Tần số này bám theo f_c để có $U_d=0$. Đầu ra nhận được $f_{ra}=Nf_c$.

b) Lấy ra tần số không phải là bội của tần số chuẩn.

Để lấy ra tần số không phải là bội của tần số chuẩn f_c sử dụng sơ đồ hình 7.26. Tần số chuẩn f_c được đưa qua bộ chia tần chia thành f_c/M . Tần số của dao động ra f_0 qua



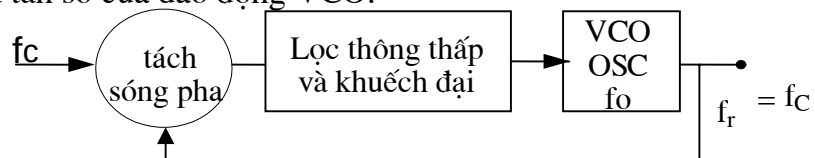
mạch chia tần chia thành f_0/N . Khi đồng bộ thì $f_c/M = f_0/N$ nên tần số lấy ra là:

$$f_{ra} = f_0 = \frac{N}{M} f_c$$
(7.29)

Hình 7.26 Mạch tổng hợp tần số với tần số ra không là bội của tần số vào

Bằng cách thay đổi N, M (chương trình hoá) có thể tạo ra một mạng tần số rời rạc có độ chính xác và ổn định như dao động chuẩn.

Với nguyên lý làm việc như trên đã phân tích có thể thấy mạch PLL hình 7.27 là mạch đồng bộ tần số f_c và tần số của dao động VCO.



Hình 7.27 Mạch PLL đồng bộ tần số

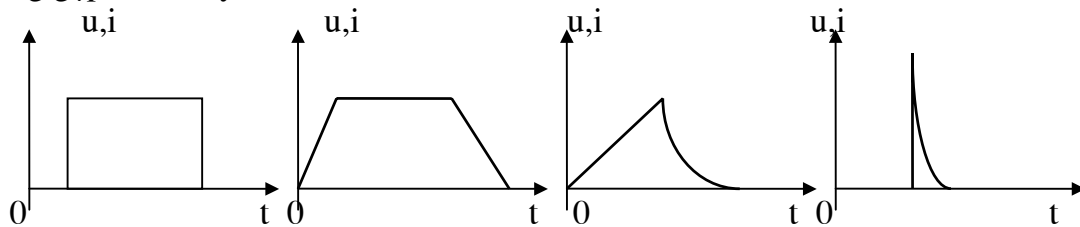
Chương 8

KỸ THUẬT XUNG- SỐ

Kỹ thuật xung- số bao hàm một lĩnh vực rất rộng và quan trọng của kỹ thuật điện tử- tin học .Tín hiệu xung được sử dụng thay thế dần tín hiệu rời rạc ,và ngày nay các thiết bị số được thay thế dần kỹ thuật tương tự trong kỹ thuật điện tử viễn thông ,tin học.. .Chương này đề cập đến những kiến thức cơ sở của kỹ thuật xung -số.

8.1. KHÁI NIỆM CHUNG VỀ TÍN HIỆU XUNG.

Các mạch xung có nhiệm vụ tạo và xử lý tín hiệu ở dạng xung .Các dạng xung thường gặp trình bày trên hình 8.1



Hình 8.1 a)xung vuông, b)xung hình thang,c)xung răng cưa,d)xung nhọn đầu

Một xung điện áp (hình 8.2a) được đặc trưng bởi các tham số sau đây:

- U_m -Biên độ của xung ,có đơn vị thường là V hoặc mV [$1\text{mV}=10^{-3}\text{ V}$].
- t_x - Thời gian tồn tại xung hay độ rộng xung,đơn vị mS hoặc μS .
- t_t - Thời gian sườn trước.
- t_s - Thời gian sườn sau.
- t_d - Thời gian đỉnh xung.
- ΔU -độ sụt đỉnh xung.
- T -chu kỳ lặp lại của xung.

Xung lý tưởng có $t_t, t_s, \Delta U$ bằng không. Do quá trình quá độ xảy ra trong mạch nên xung có dạng thực tế như ở hình 8.2b,lúc đó sử dụng các tham số quy ước (tương đối chính xác).Thời gian tồn tại xung tính từ lúc xung đạt 10% đến lúc đạt 90% giá trị biên độ.(ứng với $aU_m \div (1-a)U_m$ với $a=0,1$).Đôi lúc sử dụng giá trị $a=0,05$ hoặc $a=0,01$.

Trong kỹ thuật khi tính toán còn dùng đến các tham số sau:

Độ rộng(độ thừa) của xung:

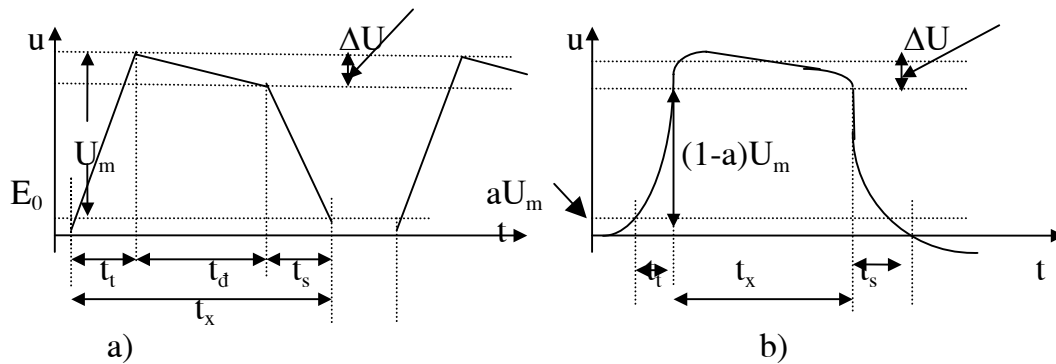
$$\xi = T/t_x \quad (8.1)$$

Tần số lặp lại của xung:

$$f=2\pi /T=2\pi /(\xi .t_x) \quad (8.2)$$

Trong kỹ thuật truyền số liệu các tín hiệu liên tục được rời rạc hoá biến thành tín hiệu xung . Quá trình rời rạc hoá được mô tả trên hình 8.3.ở đây hàm liên tục

(analog) $f(t)$ được thay thế bằng các giá trị của chúng tại các thời điểm t_i ($i=1,2,3...$)
Việc rời rạc hoá phải tuân theo định luật Kochenhicop để ở đầu thu khôi phục lại tín

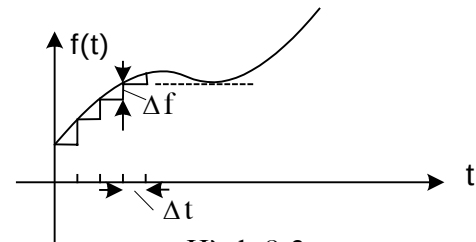


Hình 8.2 a)xung lý tưởng.b)Xung thực tế

hiệu liên tục không bị méo. Muốn vậy phải chọn khoảng thời gian Δt sao cho $\Delta t = t_{i+1} - t_i \leq 1/2F$; trong đó F là tần số cao nhất của tín hiệu $f(t)$. Mỗi giá trị của hàm $f(t)$ sau khi rời rạc hoá sẽ nhận giá trị $k_i \cdot h$. Tất nhiên giá trị này sai lệch so với giá trị thực của $f(t_i)$. Muốn tăng độ chính xác cần giảm h (gọi là bước lượng tử). Sau bước lượng tử hoá các giá trị $k_i \cdot h$ được mã hoá bằng các số trong hệ đếm nhị phân.

Hệ đếm nhị phân có hai trạng thái: ứng với mức điện áp thấp là “0”, ứng với mức điện áp cao là “1”. Mỗi giá trị $f(t_i) = k_i \cdot h$ được mã hoá bằng một từ mã có thể 5, 8 hoặc 16 ... xung tùy theo từng loại mã. Kết quả trên đường truyền sẽ truyền đi những tín hiệu đã được số hoá (tín hiệu digital). Mỗi một xung trong một từ mã gọi là một bit thông tin.

Các mạch xung-số được xây dựng từ những phần tử logic cơ bản thuộc họ tuyến tính hoặc họ phi tuyến. Trong chương ta sẽ lần lượt xét chúng, trên cơ sở đó sẽ xét các phần tử logic thông dụng.



Hình 8.3.

8.2. CÁC PHẦN TỬ TUYẾN TÍNH DÙNG TRONG KỸ THUẬT XUNG-SỐ.

Các phần tử tuyến tính rất thông dụng của mạch điện là các mạch RC, RL, RLC, khuếch đại trên tranzisto lưỡng cực, tranzisto trường, khuếch đại thuật toán, mạch lọc, đường dây giữ chậm. Chúng được sử dụng trong kỹ thuật để xây dựng các mạch xung - số. Xét truyền tín hiệu xung qua các mạch đơn giản.

Việc phân tích các mạch tuyến tính học viên có thể tham khảo trong các giáo trình “lý thuyết mạch - tín hiệu”, “kỹ thuật mạch điện tử”, “Kỹ thuật điện” được xuất bản tại HVKTQS hoặc của nhà xuất bản giáo dục. Ở đây chỉ nhấn mạnh một số

đặc điểm phân tích mạch ở chế độ xung và một số ứng dụng của nó trong các mạch xung.

Trong mạch điện một đột biến của dòng điện hoặc điện áp kéo theo một quá trình quá độ, nghĩa là sẽ làm cho mạch chuyển trạng thái từ chế độ xác lập này sang chế độ xác lập khác. (Chế độ xác lập của mạch điện được định nghĩa là chế độ mà ở đó các dòng điện và điện áp trong mạch hoặc là các đại lượng không đổi hoặc là biến thiên theo một quy luật tuần hoàn). Thời điểm có đột biến gọi là thời điểm “đóng-mở” mạch. Đặc điểm của quá trình đóng mở mạch là điện áp trên điện dung $u_C(t)$ và dòng điện qua điện cảm $i_L(t)$ không thể biến thiên nhảy vọt mà phải biến thiên liên tục từ giá trị sẵn có của nó trước khi đóng mở (các giá trị này được gọi là các điều kiện ban đầu). Vì vậy các thông số điện dung và điện cảm được gọi là các thông số quán tính. Sở dĩ như vậy vì các đại lượng $u_C(t)$ và $i_L(t)$ liên quan chặt chẽ đến các quá trình năng lượng của điện trường trong điện dung C và của từ trường trong điện cảm L . Tuy nhiên trong kỹ thuật xung thì $u_C(t)$ và $i_L(t)$ có thể biến thiên cực nhanh, nhanh đến mức có thể bỏ qua thời gian sườn trước và thời gian sườn sau. Tất nhiên trong trường hợp đó phải coi tác động lên mạch là các nguồn điện áp hoặc nguồn dòng điện lý tưởng, cung cấp một công suất vô cùng lớn cho mạch tại thời điểm đóng mở. Việc phân tích mạch trong chế độ quá độ cần giải trực tiếp hệ phương trình vi phân đặc trưng mạch, hoặc đại số hoá bằng phương pháp toán tử Laplas, hoặc sử dụng một trong các phương pháp tích phân xếp chồng. (Tham khảo trong giáo trình “Lý thuyết mạch”).

8.2.1. Truyền xung vuông qua mạch đơn giản.

Trong các trường hợp phân tích mạch ở chế độ quá độ dạng đơn giản nhất gồm một thông số quán tính, thường phải giải phương trình vi phân dạng :

$$\tau \frac{dx(t)}{dt} + \frac{1}{\tau} x(t) = z(t) \quad (8.1)$$

Trong đó τ là hằng số thời gian của mạch, $z(t)$ nguồn tác động hoặc điều kiện ban đầu. Một mạch điện như vậy gọi là mạch bậc nhất. Mạch bậc nhất thường gồm một phần tử quán tính (L hoặc C) và một số điện trở. Nghiệm của phương trình này có dạng:

$$x(t) = x_1 + A e^{-\frac{t}{\tau}} \quad (8.2)$$

Trường hợp thông dụng nhất thì $x(t)$ là điện áp hoặc dòng điện một chiều tác động tại thời điểm $t \geq 0$, được gọi là tác động bậc thang.

$$Z(t) = \begin{cases} 0 & \text{ khi } t < 0 \\ Z_0 & \text{ khi } t \geq 0 \end{cases}$$

Theo (8.2) khi $t \rightarrow \infty$ thì $x(\infty) = x_1$; còn khi $t=0$ thì $x(0) = x_1 + A$. Như vậy :

$$x(t) = x(\infty) + A e^{-\frac{t}{\tau}}$$

Trong đó $A=x(0)-x(\infty)$ hay

$$x(t) = x(\infty) + [x(0) - x(\infty)]e^{-\frac{t}{\tau}} \quad (8.3)$$

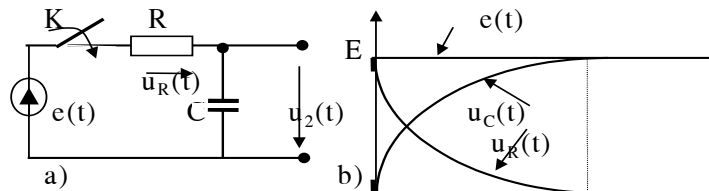
Theo (8.3) với mạch bậc nhất ta có thể tìm ngay được biểu thức $u(t)$ hoặc $i(t)$ ở chế độ quá độ dưới tác động của nguồn bậc thang tác động tại thời điểm $t=0$.

Áp dụng cách phân tích này cho mạch hình 8.4 a. Đó là mạch đơn giản gồm một điện trở R mắc nối tiếp với một điện dung C .

Điện áp đầu vào $e(t)$ là tác động bậc thang có dạng :

$$e(t) = \begin{cases} 0 & \text{khi } t < 0 \\ E & \text{khi } t \geq 0 \end{cases}$$

Trước khi $e(t)$ tác động điện dung C chưa được nạp điện. Có thể xác định được ngay $u_C(\infty)$ và $u_C(0)$ như sau: Khi $t \rightarrow \infty$ thì điện dung C được nạp đến giá trị E nên $u_C(\infty)=E$; khi $t=0$ thì tụ C chưa được nạp $u_C(0)=0$. Vậy theo (



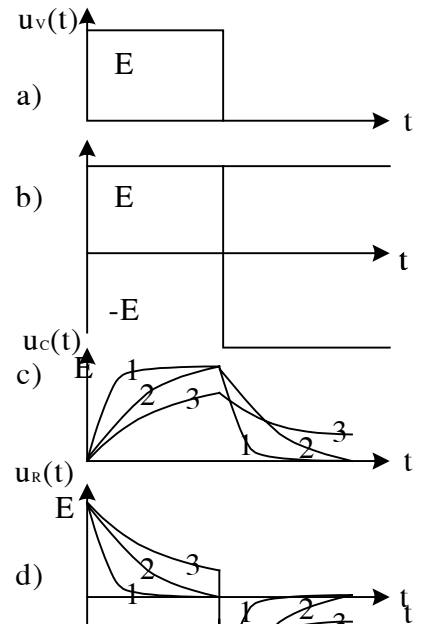
Hình 8.4 a) mạch RC nối tiếp, b) đồ thị các điện

8.3):

$$u_C(t) = E(1 - e^{-\frac{t}{\tau}}) ; u_R(t) = E - u_C(t) = E \cdot e^{-\frac{t}{\tau}}$$

$\tau=RC$ là hằng số thời gian của mạch. Đồ thị của các điện áp trình bày trên hình 8.4b. Thực tế quá trình quá độ chỉ kéo dài trong khoảng thời gian 3τ , nên người ta coi thời gian thiết lập $t_L=3\tau$. Ví dụ mạch có tham số $R=3k\Omega$, $C = 1000 \text{ pF}$ thì $\tau=3 \cdot 10^3 \cdot 10000 \cdot 10^{-12} = 3 \cdot 10^{-5} \text{ s} = 30 \mu\text{s}$; như vậy sau $90 \mu\text{s}$ thì mạch đã xác lập (chuyển sang chế độ một chiều).

Xét trường hợp tác động là một xung vuông như ở hình 8.5a. Để sử dụng kết quả phân tích trên ta coi xung vuông này là tổng đại số của hai tác động bậc thang ở hình 8.5b: tác động dương E tác động vào thời điểm t_1 , xung âm $-E$ tác động vào thời điểm t_2 . Hình 8.5c,d biểu diễn điện áp $u_C(t)$ và $u_R(t)$ trong các trường hợp khác nhau của tỷ số τ/t_x . Đồ thị c,d: đường 1 ứng với $\tau=0,1t_x$, đường 2 ứng với $\tau=t_x$, đường 3 ứng với $\tau=5t_x$. Từ đồ thị hình 8.5c ta



Hình 8.5. Đồ thị các điện áp xung trên mạch RC

nhận thấy xung điện áp trên C càng gần giống dạng của xung vuông tác động khi tỷ số τ/t_x càng nhỏ. Thực tế khi $\tau/t_x < 0,03$ thì 3τ nhỏ hơn một phần mười t_x , dạng của xung trên điện dung C được coi là xung vuông (đường 1 hình 8.5c). Còn khi τ/t_x lớn (thực tế lớn hơn 0,3) thì điện áp này chưa kịp tăng đến giá trị xác lập, xung vào đã kết thúc. Lúc này xung có dạng hình răng cưa. Từ hình 8.4d ta thấy dạng điện áp trên điện trở R càng giống dạng xung vuông khi τ/t_x càng lớn. Ở đây có sự sụt đỉnh xung và sự đổi chiều của điện áp sau khi xung tác động kết thúc vì điện dung C phóng điện theo chiều ngược lại. Khi tỷ số τ/t_x nhỏ (nhỏ hơn 0,1) thì điện áp trên điện trở là các xung nhọn đầu.

Người ta ứng dụng sự hình thành xung qua mạch RC để tạo các mạch vi phân và mạch tích phân.

8.2.2. Mạch vi phân và mạch tích phân.

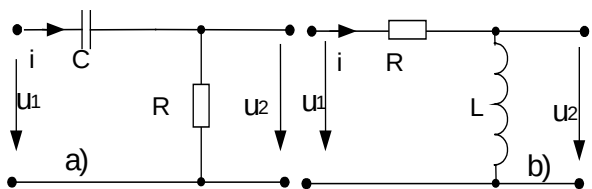
a) Mạch vi phân.

Từ phân tích trên ta thấy xung lấy trên điện trở R có dạng xung nhọn đầu khi tỷ số τ/t_x khá nhỏ. Đó chính là phép lấy vi phân của điện áp vào. Xét mạch hình 8.5a xem với điều kiện nào thì nó là mạch vi phân.

$$\text{Từ hình 8.5a ta có: } u_2 = R \cdot i(t) = RC \frac{du_1}{dt} = RC \frac{d(u_1 - u_2)}{dt} \quad (8.4)$$

Nếu chọn các tham số của mạch sao cho $u_2 \ll u_1$ thì $u_2 \approx RC \frac{du_1}{dt}$. Nếu mạch điện ở chế độ hình sin thì điều kiện để có vi phân là:

$$R \ll 1/\omega C \text{ hay } RC \ll 1/\omega = 1/2\pi f = T/2\pi \quad (8.5)$$



Hình 8.5 các dạng mạch vi phân

Điều kiện (8.5) cụ thể hơn là $\tau \ll T$, tức là một mạch RC nối tiếp, với điện áp ra lấy trên điện trở sẽ là mạch vi phân khi hằng số thời gian của mạch nhỏ hơn nhiều so với chu kỳ của tín hiệu tác động. Nếu tín hiệu tác động gồm nhiều thành phần tần số thì

điều kiện (8.5) phải được thỏa mãn cho tần số cao nhất $f_{\max}$.

Cũng phân tích tương tự như vậy đối với mạch RL hình 8.5b sẽ nhận được điều kiện mạch vi phân là:

$$\tau = L/R \ll 1/\omega \text{ hay } \tau \ll T.$$

a) **Mạch tích phân.** Xét mạch hình 8.6a. Điện áp lấy ra trên điện dung C là:

$$u_c = \frac{1}{C} \int i(t) dt$$

Nếu chọn $u_c \ll u_R$ thì $i \approx u_1/R$ nên

$$u_2 = u_C = \frac{1}{RC} \int u_1(t) dt \quad (8.6)$$

Điều kiện có tích phân là $u_C \ll u_R$. Khi tín hiệu là hình sin có tần số góc ω thì điều kiện có tích phân là

$$1/\omega C \ll R \text{ hay } \tau = RC \gg T \quad (8.7)$$

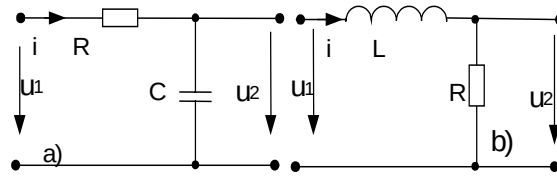
Như vậy khi hằng số thời gian của mạch chọn đủ lớn so với chu kỳ tín hiệu vào thì mạch RC nối tiếp với điện áp ra lấy trên điện dung sẽ là mạch tích phân.

Trường hợp điện áp $u_1(t)$ là tác bậc thang E thì $u_2(t)$ sẽ là:

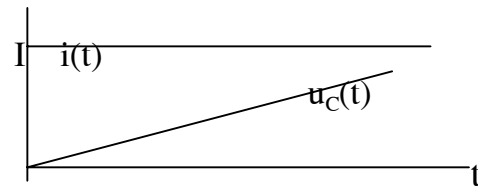
$$u_2(t) = u_C = \frac{1}{RC} \int E dt = \frac{Et}{RC} = \frac{I}{C} t \quad (8.8)$$

Khi đóng mạch trong mạch sẽ xuất hiện dòng không đổi $i = E/R = I$ (hình 8.7)

Tương tự như trên, mạch hình 8.6b sẽ là mạch tích phân với điều kiện $\tau = L/R \gg T$.



Hình 8.6 các dạng mạch tích phân



Hình 8.7. dòng điện và điện áp trong mạch tích phân.

8.3 MẠCH KHOÁ.

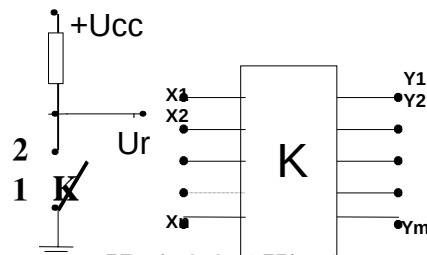
Trong kỹ thuật xung mạch khoá là một trong những mạch cơ bản, từ đó có thể xây dựng nên các phần tử logic khác nhau. Mạch khoá điện tử thực hiện chức năng như một khoá cơ (công tắc) để đóng ngắt mạch hoặc các phần tử của mạch.

Một mạch khoá hình 8.8a có hai trạng thái: Trạng thái ngắt - tiếp điểm 1-2 hở mạch, trạng thái thông - tiếp điểm 1-2 nối thông. Khi ngắt điện áp ra bằng U_{CC} , khi thông điện áp ra bằng 0. Trong kỹ thuật người ta dùng các khoá điện tử được điều khiển bằng các xung có cực tính thích hợp. Khoá điện tử có thể có nhiều đầu vào và nhiều đầu ra như ký hiệu ở hình 8.8b. Các biến đầu vào X_i và các biến đầu ra Y_k có thể nhận một trong hai giá trị logic "0" hoặc "1". Trong phần này ta xét khoá điện tử dùng tranzisto và khuếch đại thuật toán.

8.3.1. Mạch khoá Tranzisto lưỡng cực.

Khoá điện tử tranzisto lưỡng cực có tốc độ chuyển mạch cao ($10^{-6} \div 10^{-9}$ S), do vậy có nhiều đặc điểm khác với chế độ khuếch đại đã xét ở chương 4.

Trước tiên ta quy ước các trạng thái



Hình 8.8.a) Khoá cơ
b) Ký hiệu khoá nhiều đầu ra-vào

của khoá như sau:

-Trạng thái có xung (trong khoảng t_x) với biên độ lớn hơn mức ngưỡng quy định U_H

(H- Hight)gọi là mức cao hay mức “1”thường chọn nhỏ hơn 1/ 2 mức nguồn một chút.

-Trạng thái không có xung (khoảng rỗng) ứng với mức biên độ nhỏ hơn U_L (L-Low)gọi là mức thấp hay mức “0”,chọn tùy theo loại tranzisto ,ví dụ với tranzisto silic chọn $U_L=0,4$ V.

-Các mức điện áp nằm giữa dải U_L và U_H là mức cấm.

Ở chế độ tĩnh , khoá điện tử nằm trong một trong hai trạng thái mở(thông) hoặc đóng (ngắt). Ở trạng thái thông tranzisto có thể ở trong chế độ khuếch đại hoặc chế độ bão hoà.Để tăng tính chống nhiễu khoá tranzisto thường làm việc ở chế độ bão hoà.Chế độ bão hoà là chế độ cả hai mặt ghép E-B và E-C đều thông(phân cực thuận)

Xét mạch khoá hình 8.9.Yêu cầu cơ bản đối với tranzisto làm việc ở chế độ khoá là Khi ngắt

$$\left. \begin{array}{l} \text{Khi thông} \\ U_{ra} \geq U_H \text{ khi } U_v \leq U_L \\ U_{ra} \leq U_L \text{ khi } U_v \geq U_H \end{array} \right\} \quad (8.9)$$

Khoá tranzisto này được điều khiển bởi chuỗi xung cực tính dương(tranzisto n-p-n):

Khi $U_v < U_L$ (hay ta tạm quy ước $U_v=0$; U_L hiểu là mức điện áp đầu vào lớn nhất mà tranzisto vẫn ở trạng thái ngắt.) tranzisto ở trạng thái ngắt,điện áp ra ở mức

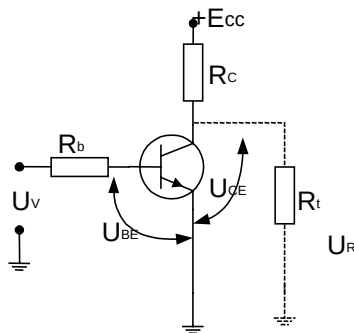
cao.Nếu không mắc tải thì $U_{ra} = E_{cc}$.Nếu mắc tải $R_t=R_c$ thì $U_{ra} = \frac{E_{cc}}{2}$ là mức nhỏ nhất của điện áp

ra ở trạng thái H.Để phân biệt chắc chắn người ta chọn U_H nhỏ hơn $\frac{E_{cc}}{2}$ một chút.Ví dụ với $E_{cc}=5$

V,có thể chọn $U_H = 1,5 \div 2$ V.

Khi có xung điều khiển cực tính dương đưa tới đầu vào $U_v \geq U_H$ tranzisto chuyển sang trạng thái thông và bão hoà,điện áp ra $U_{ra} < U_L$.Lúc này dòng I_C

$= I_{C_{bh}} = E_{cc}/R_c$. Điện trở R_c được chọn sao cho dòng I_c không quá lớn,thời gian quá độ đủ nhỏ.Muốn bảo đảm chắc chắn chế độ bão hoà người ta chọn dòng $I_B > I_{C_{bh}}/\beta$ vài lần. Ví dụ $E_{cc}=5$ V,chọn $R_c=5$ kΩ thì $I_c = 1$ mA;Chọn $U_H=1,5$ V, $U_L=0,4$ V; Để khi $U_v=1,5$ v sẽ có $U_{ra} \leq 0,4$ V với tranzisto có $\beta=100$ phải chọn $I_{B_{bh}} > 1$ mA: $100=10$



Hình 8.9 khoá tranzisto

μA ; lấy $I_{B_{bh}} = 100 \mu A$ thì điện trở R_b phải được chọn $R_b = (U_V - U_{BE}) / I_{bbh} = (1,5 - 0,6) [V] / 100 [\mu A] = 9 \Omega k$ ($0,6 V$ là mức thông của mặt ghép BE).

Yêu cầu đối với khoá là phải làm việc tin cậy, ít bị chuyển trạng thái khi có nhiễu tác động. Để đánh giá độ làm việc tin cậy của khoá người ta xây dựng đặc tính truyền đạt của nó $U_{ra} = f(U_v)$ như ở hình 8.10. Trên đặc tuyến truyền đạt này ta xác định:

Độ dự trữ chống nhiễu ở mức cao S_H và mức thấp S_L :

$$S_H = U_{RA_{ngắt}} - U_H \quad (8.10)$$

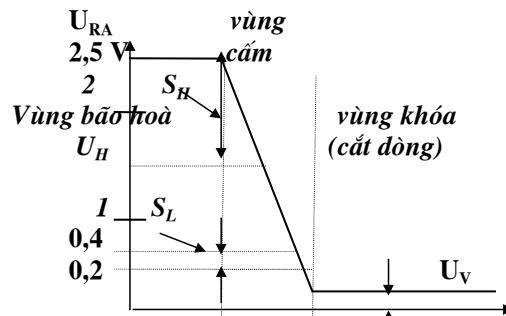
$$S_L = U_L - U_{RA_{thông}}$$

$U_{RA_{ngắt}}$ và $U_{RA_{thông}}$ là các điện áp thực tế tại lối ra của tranzisto lúc ngắt hoặc lúc thông.

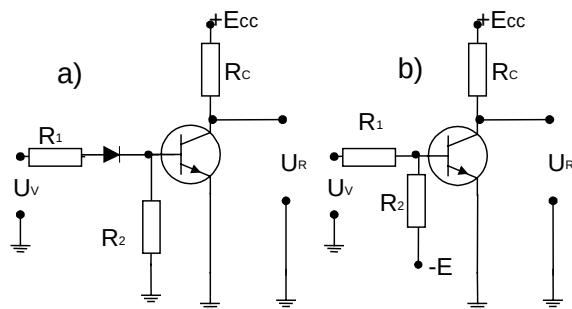
Trong ví dụ trên hình 8.10 mức ra thông là $2,5 V$; mức $U_H = 1,5 V$ nên $S_H = 2,5 - 1,5 = 1 V$ (lúc $U_v \leq U_L$); $U_L = 0,4 V$, $U_{RA_{thông(bảo\ hoà)}} = 0,2 V$ nên $S_L = 0,4 - 0,2 = 0,2 V$ (lúc $U_v \geq U_H$). Như vậy:

- Có thể tạo ra độ dự trữ chống nhiễu mức cao S_H lớn bằng cách chọn các giá trị E_{cc}, R_c, R_b thích hợp.

- Cần đặc biệt lưu ý tới cách chọn trị số S_L vì trị số này thường nhỏ. Thực tế trị số $U_{RA} = U_{CE_{bh}}$ nhỏ và không thể giảm được nên muốn tăng S_L cần tăng mức U_L . Muốn



Hình 8.10. Đặc tuyến truyền đạt của khoá tranzisto



Hình 8.11

vậy cần đưa vào mạch bazơ một vài diot hoặc mạch phân áp điện trở như hình 8.11. Hình 8.11a đưa diot vào bazơ, mạch khoá chỉ làm việc với xung cực tính dương, điện trở R_2 để nối mạch dòng ngược tiếp giáp BC, xung dương phải đủ lớn để mở diot trước khi mở tranzisto. Ở mạch hình 8.11b mắc thêm nguồn phụ cực tính âm để khoá tranzisto chắc chắn hơn khi chưa có xung điều khiển tới. Đặc biệt đối với tranzisto Ge mani

có mức điện áp mở nhỏ nên nhất thiết phải mắc phân tử để nâng cao S_L .

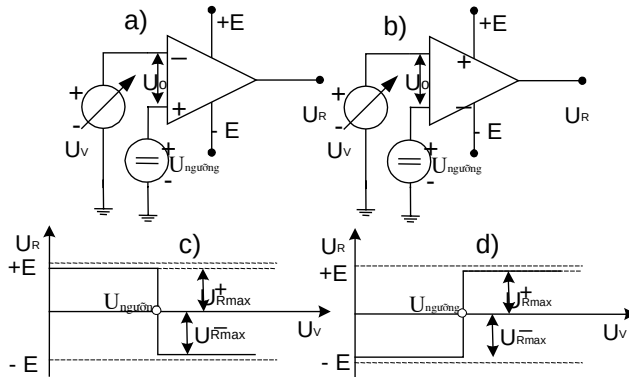
Cuối cùng cần lưu ý những vấn đề sau đây khi dùng khoá tranzisto:

- Muốn tăng tốc độ chuyển mạch cần chọn tranzisto cao tần.
- Khoá tranzisto mắc emitor chung có mức U_H thấp hơn nhiều so với E_{cc} nên thông thường người ta mắc nó với một khoá lặp emitor để khắc phục nhược điểm này.
- Hoàn toàn tương tự có thể sử dụng tranzisto trường làm mạch khoá.

8.3.2. Mạch khoá dùng khuếch đại thuật toán.

Đặc tuyến truyền đạt của khuếch đại thuật toán cho ta thấy nếu $U_0=0$.
 ($U_0 = |U_V^+ - U_V^-|$ -điện áp vi phân) thì $U_{RA}=0$, còn nếu U_V đạt mức ngưỡng U_{ng} thì điện áp ra sẽ bằng $U_{RA\max}^+$ hoặc $U_{RA\max}^-$; ($|U_{\max}|=E$).

$$\left. \begin{aligned} U_V < U_{n0} &\rightarrow U_{Ra} = U_{\max}^- \\ U_V > U_{n0} &\rightarrow U_{Ra} = U_{\max}^+ \end{aligned} \right\} \quad (8.12)$$



Hình 8.12 Các mạch khoá trên KĐTĐT và đặc tính truyền đạt của chúng

Như vậy có thể thấy các mạch so sánh hình 8.12a,b chính là các mạch khoá trên khuếch đại thuật toán với các đặc tính tương ứng hình 8.12 c,d như vừa xét trên. Trong các trường hợp nếu điện áp vào U_V hoặc điện áp ngưỡng vượt quá mức tối đa thì cần mắc thêm điện trở hạn chế biên độ ở đầu vào của khuếch đại thuật toán. Mặt khác khi sử dụng khuếch đại thuật toán làm mạch khoá cần lưu ý rằng chúng có tốc độ chuyển mạch

không cao. Muốn tăng tốc độ chuyển mạch cần sử dụng các khuếch đại thuật toán chuyên dụng.

Các mạch khoá dùng tranzisto hoặc khuếch đại thuật toán kết hợp với hồi tiếp dương có thể tạo thành các mạch hai trạng thái như trigơ, đa hài, dao động ngệt. Ta xét các loại mạch đó.

8.4 .MẠCH TRIGƠ.

Mạch trigơ là mạch có hai trạng thái ổn định hay gọi là hai trạng thái cân bằng bền. Muốn chuyển từ trạng thái này sang trạng thái kia cần có kích thích từ bên ngoài. Trigơ có thể xây dựng trên tranzisto lưỡng cực, tranzis to trường hoặc khuếch đại thuật toán ,hoặc các mạch cổng.

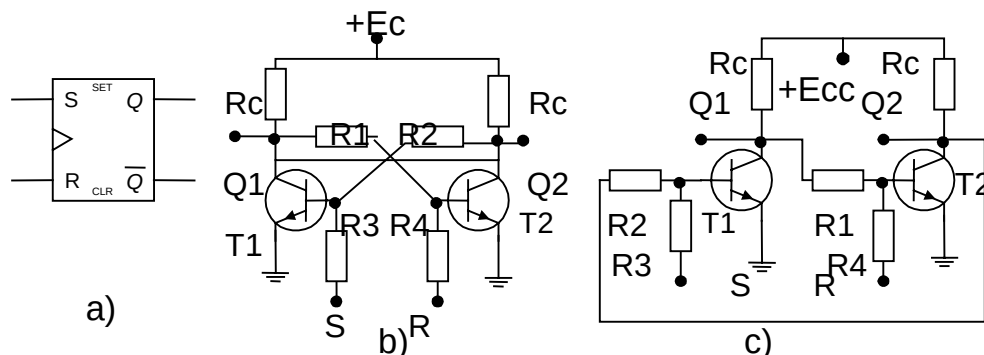
8.4.1 Trigơ đối xứng.

Trigơ đối xứng hay trigơ RS(set và reset) được ký hiệu như ở hình 8.13a, hình 8.13 b là sơ đồ nguyên lý ,còn hình 8.13c là một cách vẽ khác của sơ đồ hình 8.13b. Đó là hai mạch khóa tranzisro có hồi tiếp trên R_1 và R_2 . Mạch có hai trạng thái cân bằng bền vững : T_1 mở (thông) và bão hoà thì T_2 đóng (ngắt), T_1 ngắt thì T_2 thông và bão hoà. Khi T_1 thông Q_1 ở mức thấp $Q_1 = \bar{Q} = 0$, T_2 ngắt Q_2 ở mức cao $Q_2 = Q = 1$. Khi T_1 ngắt Q_1 ở mức cao $Q_1 = \bar{Q} = 1$, T_2 là một cách vẽ khác của hình 8.13b.

Đó là hai khoá tranzisto có hồi tiếp dương qua hai điện trở R_1 và R_2 . thông Q_2 ở mức thấp $Q_2 = Q = 0$. Các trạng thái như T_1 và T_2 cùng thông hoặc cùng ngắt là không

thể xảy ra do tính chất không đối xứng tuyệt đối của sơ đồ trong thực tế và hồi tiếp dương ở trong mạch. Nguyên lý làm việc của sơ đồ như sau:

Về mặt nguyên tắc có thể xảy ra điều vừa nêu trên, lúc đó I_{C1} và I_{C2} bằng nhau, điện áp ở các cực tương ứng của hai tranzisto giống nhau. Tuy nhiên do tính



Hình 8.13. a) Ký hiệu trigơ đối xứng, c, b) hai dạng vẽ

trigơ đối xứng.

chất không tuyệt đối của các linh kiện nên sơ đồ không đối xứng hoàn toàn. Một sự chênh lệch nhỏ của dòng bazơ hoặc colectơ ($I_{B1} \neq I_{B2}$, $I_{C1} \neq I_{C2}$), hồi tiếp dương sẽ mau chóng làm tăng độ chênh lệch đó và chuyển mạch về một trong hai trạng thái cân bằng bền. Giả sử trigơ ở trong trạng thái T_1 thông (mở), T_2 ngắt (đóng). Nếu không có xung kích thích thì trigơ sẽ nằm chết ở trạng thái này. Quá trình chuyển trạng thái sẽ diễn ra khi có một xung tác động làm một trong hai tranzisto chuyển trạng thái. Ví dụ tại thời điểm $t=0$ ta cho một xung đủ lớn có cực tính âm tác động vào đầu S, qua R_3 vào bazơ của T_1 đang thông và bão hoà. Xung âm làm T_1 đóng lại, điện áp cực C của nó tăng lên kéo theo điện áp bazơ của T_2 cũng dương lên, làm cho T_2 mau chóng chuyển sang trạng thái mở. T_2 mở thì điện áp cực C của nó giảm về 0, kéo theo sự giảm điện áp bazơ của T_1 , làm cho T_1 càng đóng nhanh hơn. Như vậy trong mạch có một vòng hồi tiếp dương làm T_1 đóng và T_2 mở gần như tức thời, trạng thái cân bằng bền thứ hai được thiết lập: T_2 mở và bão hoà, T_1 đóng. (Vòng hồi tiếp dương: T_1 đóng lại $\rightarrow U_{C1} \uparrow \rightarrow U_{B2} \uparrow \rightarrow T_2$ mở $\rightarrow U_{C2} \downarrow \rightarrow U_{B1} \downarrow \rightarrow T_1$ đóng.... $\rightarrow T_2$ mở). Bây giờ muốn chuyển trigơ về trạng thái T_1 mở bão hoà, T_2 đóng, cần tác động xung cực tính dương vào S hoặc xung cực tính âm vào R. Tuy nhiên xét một trigơ không thể nói chắc chắn nó đang ở trong trạng nào trong hai trạng thái cân bằng bền. Để đầu ra đơn trị thì trạng thái $S=R=1$ (hai đầu vào cùng có xung) là trạng thái cấm. Bảng trạng thái 8.1 cho phép xác định trạng thái của nó. Ta quy ước trạng thái n là trạng thái hiện tại, trạng thái n+1 là trạng thái tương lai, dấu x là trạng thái cấm. Trong trigơ cần rút ngắn quá trình quá độ để các xung vuông có dạng gần như lý tưởng.

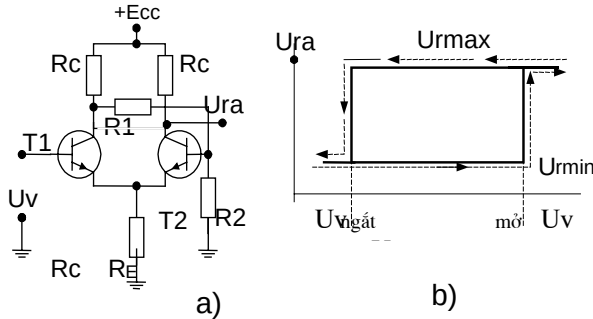
Bảng 8.1

Đầu vào		Đầu ra	
S_n	R_n	Q_{n+1}	$\overline{Q}_{n+1}$
0	0	Q_n	$\overline{Q}_n$
0	1	1	0
1	0	0	1
1	1	x	x

Để đạt mục đích đó cần sử dụng các biện pháp sau: sử dụng tranzisto có dải tần số làm việc cao, mắc hai tụ điện song song với hai điện trở hồi tiếp dương R_1 và R_2 , cho tranzisto làm việc ở chế độ không bão hoà.

8.4.2. Trigo Smit.

Khi xét trigo đối xứng trên ta thấy muốn cho trigo chuyển trạng thái cần tác



Hình 8.14 a) Trigo Smit mắc emit
b) đặc tuyến truyền

động một xung có cực tính dương biên độ đủ lớn vào bazơ của tranzisto đang đóng hoặc xung có cực tính âm của tranzisto đang mở. Có thể tác động một xung dương có biên độ đủ lớn vào bazơ của tranzisto đang khoá hoặc xung âm vào bazơ của tranzisto đang mở (tranzisto n-p-n) để trigo chuyển trạng thái. Loại trigo Smit mà ta xét sau đây có thể dùng một loại xung

a) Trigo Smit dùng tranzisto.

Sơ đồ nguyên lý và đặc tính truyền đạt trình bày trên hình 8.14. Nguyên lý làm việc của sơ đồ như sau: Trạng thái ban đầu là T_2 thông, T_1 đóng vì rằng điện thế bazơ của T_2 dương hơn điện thế bazơ của T_1 nên vòng hồi tiếp dương duy trì trạng thái này như đã trình bày ở trên, $U_{ra} = U_{ra_{min}} = U_{CE_{bh}}$. Khi điện áp vào U_v tăng đến giá trị ngưỡng mở $U_{v_{mở}}$ của tranzisto thì T_1 mở ra, vòng hồi tiếp dương làm T_1 mở tức thời, T_2 đóng tức thời, $U_{ra} = U_{ra_{max}} = +E_{CC}$.

Nếu xung vào tiếp tục tăng hoặc giữ nguyên giá trị, hoặc giảm đến trên giá trị $U_{v_{ngắt}}$ thì mạch vẫn giữ nguyên trạng thái. Chỉ khi xung vào giảm đến giá trị $U_{v_{ngắt}}$ thì mạch chuyển sang trạng thái ngược lại, $U_{ra} = U_{ra_{min}} = U_{CE2_{bh}}$. Như vậy:

Khi U_v tăng :

$$\left. \begin{array}{l} U_v < U_{v_{mở}} , \quad U_{ra} = U_{ra_{min}} \\ U_v > U_{v_{mở}} , \quad U_{ra} = U_{ra_{max}} \end{array} \right\} \quad (8.13)$$

Khi U_v giảm:

$$\left. \begin{array}{l} U_v > U_{v_{ngắt}} , \quad U_{ra} = U_{ra_{max}} \\ U_v < U_{v_{ngắt}} , \quad U_{ra} = U_{ra_{min}} \end{array} \right\} \quad (8.14)$$

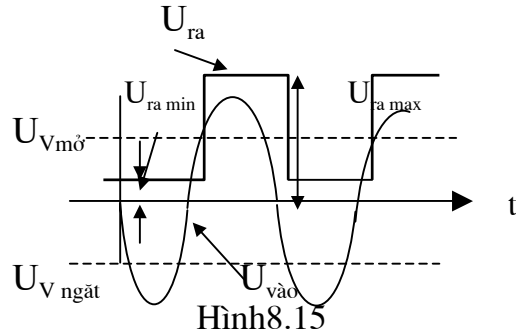
Các biểu thức (8.13) và (8.14) được thể hiện ở đặc tính truyền đạt hình 8.14b. Giá trị của $U_{v_{mở}}$ và $U_{v_{ngắt}}$ được quyết định bởi các giá trị của R_C, R_1 và R_2 .

Từ phân tích trên ta thấy có thể dùng trigo Smit để tạo ra xung vuông từ điện

áp vào biến thiên từ từ. Ví dụ có thể tạo xung vuông từ điện áp hình sin như ở hình 8.15.

Hiệu $U_{V\text{ mở}} - U_{V\text{ ngắt}}$ gọi là độ trễ chuyển mạch; hiệu này càng nhỏ (càng tốt) nếu hiệu $U_{ra\text{ max}} - U_{ra\text{ min}}$ càng nhỏ. Muốn vậy phải tăng tổn hao trên R_1, R_2 , tức là làm giảm hồi tiếp dương. Điều đó dẫn đến xấu dạng xung vuông của tín hiệu ra. Để khắc phục nhược điểm này người ta tạo trigơ Smit mắc emit tơ chung như hình 8.16a. Đây chính là một tầng vi sai có hồi tiếp âm trên điện trở R_E . Bằng cách chọn các tham số của mạch thích hợp có thể làm cho dòng I_C của tranzisto khi chuyển từ trạng thái mở sang trạng thái khoá hoàn toàn chuyển tới tranzisto kia, tức là khi thông tranzisto không ở trạng thái bão hoà nên mức $U_{ra\text{ min}}$ được nâng cao hơn ($> U_{CE\text{ bh}}$), làm tần số chuyển mạch tăng lên.

b) Trigo Smit dùng khuếch đại thuật toán. Loại mạch này thực chất là sử dụng các mạch so sánh hình 8.12a, c để xây dựng nên mạch hình 8.16a, b. Mạch hình 8.16a là Trigo Smit đảo, hình 8.16c là đặc tính truyền đạt của nó. Khi điện áp vào bằng không thì mạch sẽ ở một trong hai trạng thái cân bằng bền với mức điện áp ra là $U_{ra} = U_{ra\text{ max}} = E^+$ hoặc $U_{ra} = U_{ra\text{ min}} = E^-$. Điện áp ở đầu vào đảo không đảo là



Hình 8.15

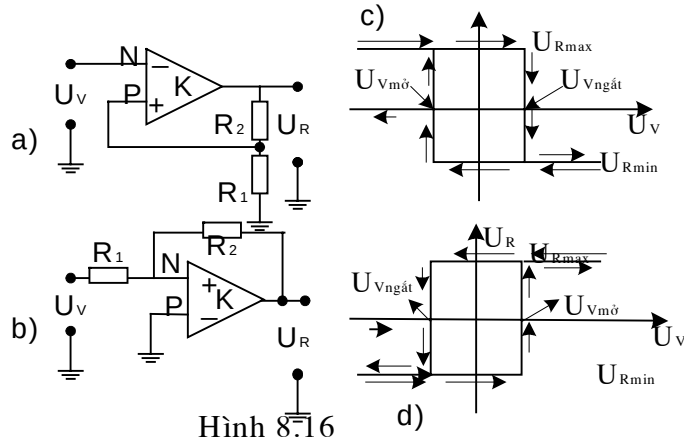
$$U_v^+ = \frac{R_1}{R_1 + R_2} U_{ra} = \alpha U_{ra} \quad (8.15)$$

Mức ngưỡng của mạch ứng với điện áp đầu vào đảo :

$$\left. \begin{aligned} U_{ngưỡng}^+ &= \alpha E^+ = U_{V\text{ ngắt}} \\ U_{ngưỡng}^- &= \alpha E^- = -\alpha E U_{V\text{ mở}} \end{aligned} \right\} \quad (8.16)$$

α -hệ số hồi tiếp dương.

Giả sử lúc đầu vào U_v có giá trị âm lớn nên đầu ra tín hiệu bị đảo pha có $U_{ra} = E^+$, ở đầu vào không đảo là U_v ngắt $= \alpha E$. Khi U_v tăng chưa tới giá trị $U_v^+ = U_{V\text{ ngắt}}$ thì mạch vẫn giữ nguyên trạng thái này. Khi $U_v \geq U_{V\text{ ngắt}} = \alpha E$ thì $U_0 = U_v^+ - U_v$ đổi dấu, dẫn tới $U_{ra} = U_{ra\text{ min}} = E^-$; qua mạch hồi tiếp dương ở đầu vào



Hình 8.16

không đảo có $U_V^+ = -\alpha E = U_{V \text{ mở}}$ và trạng thái này được giữ nguyên khi U_V tăng.

Khi U_V giảm từ giá trị dương lớn cho tới giá trị $U_V = U_{V \text{ mở}} = -\alpha E$ thì mạch mới chuyển về trạng thái ban đầu, U_{ra} nhận giá trị $U_{ra \text{ max}} = E^+$.

Mạch làm việc ổn định khi thoả mãn điều kiện:

$$\alpha K \geq 1 \quad (8.17)$$

K-hệ số khuếch đại của IC ở chế độ không tải.

Mạch hình 8.16b,d là sơ đồ nguyên lý và đặc tính truyền đạt của trigơ Smit không đảo. Ở đây có các quan hệ sau: vì $\frac{U_{ra}}{U_V} = \frac{R_2}{R_1}$ nên:

$$\left. \begin{aligned} U_{V \text{ mở}} &= \frac{R_1}{R_2} U_{ra \text{ max}} = \frac{R_1}{R_2} E = \beta E. \\ U_{V \text{ ngắt}} &= -\beta U_{ra \text{ min}} = -\beta E \end{aligned} \right\} \quad (8.18)$$

Việc phân tích xét tương tự như trường hợp trên nhưng chỉ diễn ra theo dấu ngược.

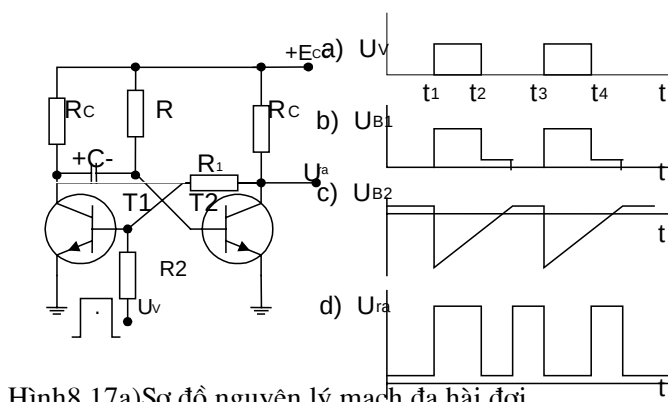
8.5 MẠCH ĐA HÀI ĐỢI.

Khác với mạch trigơ, đa hài đợi có một trạng thái cân bằng bền và một trạng thái cân bằng không bền. Khi mạch nằm ở trạng thái cân bằng bền thì nó đợi khi nào có xung tác động tới nó chuyển sang trạng thái cân bằng không bền, rồi lại tự chuyển về trạng thái cân bằng bền.

Mạch có sơ đồ nguyên lý trên hình 8.17a. Thực chất đây là một trigơ RS mà trong đó một điện trở hồi tiếp dương được thay thế bằng một tụ điện. Ở trạng thái

8.5.1. Đa hài đợi trên tranzisto.

Khí không có xung tác động thì T_2 mở và bão hoà, T_1 khoá. T_2 bão hoà nên $U_{ra} = U_{CE \text{ bh}} \approx 0$. Đây là trạng thái cân bằng bền hay còn gọi là trạng thái đợi. Lúc này $U_{C1} \approx E$, $U_{B2} = U_{B20} \approx 0,6 \text{ V}$ (điện áp thông của tranzisto silic). Tụ C nạp đến giá trị xấp xỉ bằng E có chiều như trên hình 8.17a. Tại thời điểm t_1 có xung tác động xuất hiện ở đầu vào



Hình 8.17a) Sơ đồ nguyên lý mạch đa hài đợi
b) đồ thị điện áp trên các cực

của T_1 nên T_1 mở; điện thế cực C của T_1 giảm từ giá trị $+E_{CC}$ xuống đến giá trị gần bằng không. Bước nhảy điện áp này đặt toàn bộ điện áp $-E_{CC}$ vào cực B của T_2 (lúc này cực C của T_1 coi như đấu đất vì $U_{CE1 \text{ bh}} \approx 0$ nên má trái của tụ C đưa $-E_{CC}$ vào cực B của T_2), làm cho T_2 đóng tức thì. Mạch hồi tiếp dương $R_1 R_2$ duy trì trạng thái đóng của T_1 và

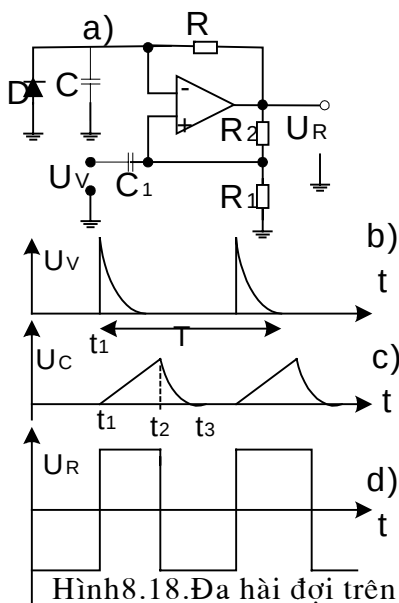
mở của T_2 ngay cả khi xung tác động kết thúc ($t \geq t_2$). Tụ C phóng điện làm cho điện áp cực B của T_2 dương lên và có xu hướng tiến tới giá trị $+E$. Khi U_{B2} đạt tới giá trị mở U_{B2o} thì T_2 mở, thông qua mạch hồi tiếp dương (như đã xét trong mạch trigơ) T_1 sẽ khoá lại tức thời và T_2 thông tức thời (thời điểm t_3), đưa mạch về trạng thái chờ như ban đầu. Độ rộng của xung ra được quyết định bởi thời gian phóng của tụ C qua điện trở R ; Có thể xác định được :

$$t_{Xra} = 0,7.RC \quad (8.19)$$

Điều kiện để có các quan hệ trên là $T > t_{Xra} > t_{Xv}$ (T -chu kỳ của dãy xung vào, t_{Xv} -độ rộng của xung vào, t_{Xra} -độ rộng của xung ra). Lúc đó chu kỳ của xung vào và của xung ra là như nhau.

8.5.2 Đa hài đợi trên khuếch đại thuật toán. Mạch đa hài đợi có sơ đồ nguyên lý và đồ thị các điện áp trình bày trên hình 8.18.

Điện áp ra của mạch có thể nhận một trong hai giá trị : $U_{ra} = U_{ra \max} = +E$ hoặc $U_{ra} = U_{ra \min} = -E$. Lúc đầu $U_v = 0$ ($t < t_1$), $U_{ra} = -E$ là trạng thái cân bằng bền (trạng thái đợi), diot D thông nối đầu vào N xuống “đất”, $U_N = U_C = 0$. Qua mạch hồi tiếp dương điện áp ở đầu vào không đảo P là :



Hình 8.18. Đa hài đợi trên KĐTT và các điện áp

$$U_p = - \frac{R_1}{R_1 + R_2} U_{ra} = -\alpha E \quad (8.20)$$

Tại thời điểm $t = t_1$ (hình 8.18b) có xung vào tác động qua tụ C với biên độ vượt quá mức $-\alpha E$ thì điện áp đầu vào U_o đổi dấu, mạch chuyển sang trạng thái cân bằng không bền, $U_{ra} = U_{ra \max} = +E$, diot đóng; qua mạch hồi tiếp điện áp đầu vào P là $U_p = \alpha U_{ra \max}$. Lúc này tụ C nạp điện, điện áp U_N lớn dần cho tới khi đạt giá trị $\alpha U_{ra \max}$ thì $U_o = U_N - U_p = 0$, điện áp ra lại đổi dấu lần hai (khi $t = t_2$), $U_{ra} = U_{ra \min} = -E$; tụ C bắt đầu phóng điện cho tới khi phóng hết ($t = t_3$) thì diot thông và ghim mức $U_N = 0$, mạch trở lại trạng thái ban đầu.

Độ rộng t_X của xung được xác định bởi thời gian nạp của tụ C từ 0 cho tới mức αE theo quy luật:

$$U_{C1} = E(1 - e^{-\frac{t}{RC}}) \quad (8.21)$$

Tại $t = t_1$ thì $U_{C1} = 0$, $t = t_2$ thì $U_C = \alpha E$ nên có thể xác định được:

$$t_X = t_2 - t_1 = RC \ln(1 + R_1/R_2) \quad (8.22)$$

Thời gian $t_2 \div t_3$ là thời gian mạch phục hồi trạng thái ban đầu, được xác định :

$$t_{PH} = t_3 - t_2 = RC \ln(1 + \alpha) \quad (8.23)$$

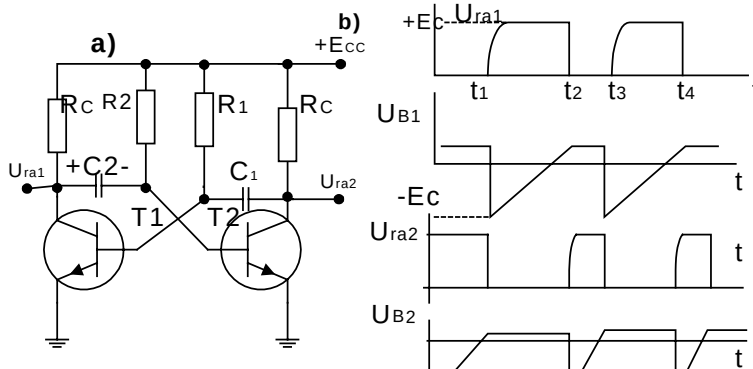
Điều kiện để mạch làm việc tin cậy là $t_X + t_{PH} < T_V = T$

8.6. MẠCH ĐA HÀI TỰ DAO ĐỘNG.

Mạch đa hài tự dao động dùng để tạo ra các xung vuông.

8.6.1. Đa hài tự dao động trên tranzisto.

Sơ đồ nguyên lý và các đồ thị thời gian giải thích nguyên lý làm việc trình bày trên hình 8.19a,b. Sơ đồ này khác với mạch đa hài đợi là điện trở R_1 được thay thế bằng tụ C_1 . Mạch có hai trạng thái cân bằng đều không bền: T_1 thông bão hoà thì T_2 đóng và ngược lại T_1 đóng thì T_2 thông và bão hoà. Mạch tự động luân chuyển hai



Hình 8.19 a) Sơ đồ nguyên lý mạch đa hài đợi
b) đồ thị điện trên các cực tranzisto

trạng thái đó nhờ hồi tiếp dương. Nguyên lý làm việc của sơ đồ như sau:

Khi ta đóng nguồn thì mạch sẽ ở một trong hai trạng thái, ví dụ ở trạng thái T_1 thông, T_2 ngắt; điện áp U_{B1} nằm ở ngưỡng mở là dương ($\approx 0,6$ V), $U_{ra1} \approx 0$, $U_{ra2} \approx E_{CC}$ nạp điện cho tụ C_1 ; điện áp U_{B2} được giữ bởi tụ C_2 dưới mức thông. Tụ C_2 phóng điện làm cho

điện thế bazơ của T_2 dương lên. Khi U_{B2} đạt mức ngưỡng mở tại thời điểm t_1 thì T_2 thông, $U_{ra2} \approx 0$. Đột biến ở cực colector của T_2 làm cho tụ C_1 đưa má âm của điện áp đã được nạp vào bazơ của T_1 , làm cho T_1 đóng lại. Vòng hồi tiếp dương làm cho T_1 đóng tức thời $U_{ra1} \approx E_{CC}$, T_2 mở và bão hoà tức thời $U_{ra2} = 0$. Tụ C_2 nạp điện trong khi tụ C_1 phóng điện làm cho điện thế bazơ của T_1 dương dần lên, cho tới khi nó đạt mức mở tại thời điểm t_2 thì lại diễn ra quá trình chuyển mạch. Cứ như vậy mạch tự dao động tạo ra các xung vuông ở hai lối ra. Độ rộng của các xung ở lối ra như sau:

$$\left. \begin{aligned} t_{X1} &= R_1 C_1 \ln 2 \approx 0,7 R_1 C_1 \\ t_{X2} &= R_2 C_2 \ln 2 \approx 0,7 R_2 C_2 \end{aligned} \right\} \quad (8.24)$$

Nếu chọn $R_1 = R_2 = R$, $C_1 = C_2 = C$ hai tranzisto giống hệt nhau thì $t_{X1} = t_{X2} = t_X$, chu kỳ của xung ra $T = 2t_X$, đó là mạch đa hài đối xứng.

8.6.2 Mạch đa hài dùng khuếch đại thuật toán.

Hình 8.20a là sơ đồ nguyên lý của đa hài trên khuếch đại thuật toán. Mạch có hai trạng thái cân bằng không bền: trạng thái thứ nhất $U_{ra} = U_{ra \max} = E$ thì $U_p = \alpha E$, trạng thái thứ hai $U_{ra} = U_{ra \min} = -E$ thì $U_p = -\alpha E$. Như vậy $\pm \alpha E$ là hai mức ngưỡng chuyển trạng thái ở đầu vào N.

Cũng như ở mạch trigơ hoặc đa hài đợi, hồi tiếp dương thực hiện trên bộ phân áp $R_1 R_2$ ở đầu vào không đảo. Khi đóng nguồn, mạch ở một trong hai trạng thái cân

bằng không bền, ví dụ ở trạng thái $U_{ra} = U_{ra \max} = E$ thì $U_p = \alpha E$. Điện áp đầu vào N là điện áp tụ C nạp theo quy luật hàm mũ ($0 \div t_1$) để tiến đến mức $U_{ra \max}$, với hằng số nạp $\tau_{\text{nạp}} = RC$. Khi điện áp trên tụ C đạt mức αE ($t = t_1$) thì điện áp $U_0 = U_N - U_p \geq 0$, điện áp ra đổi dấu, mạch chuyển sang trạng thái cân bằng thứ hai, $U_{ra} = U_{ra \min} = -E$, $U_p = -\alpha E$. Lúc này tụ C phóng điện cho đến hết rồi nạp theo chiều ngược lại ($t_1 \div t_2$) tiến đến giá trị $-E$.

Khi điện áp trên tụ C đạt giá trị $-\alpha E$ thì $U_0 = U_C - U_p$ lại đổi dấu, mạch chuyển về trạng thái ban đầu và dao động cứ như vậy tiếp diễn. (hình 8.20b)

Có thể xác định các tham số như sau:

$t_x = RC \ln(1 + 2R_1/R_2)$. Chu kỳ $T = 2t_x$. Nếu chọn $R_1 = R_2$ thì $T \approx 2,2 RC$.

Sơ đồ vừa xét trên tạo xung ra đối xứng, chu

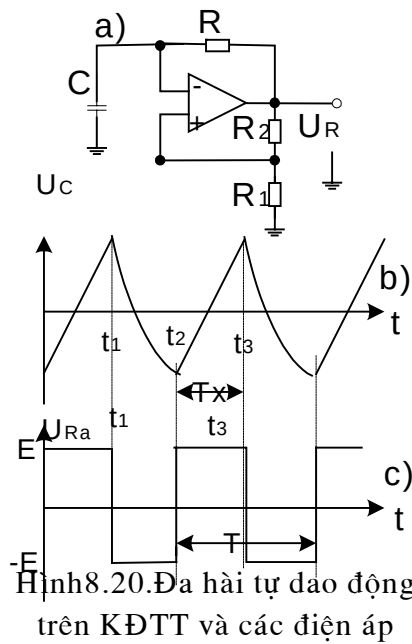
kỳ của xung ra quyết định bởi các thông số R_1, R_2, R và C . Muốn có xung ra không đối xứng người ta dùng sơ đồ hình 8.21a. Độ rộng t_{x1} ứng với thời gian nạp của tụ C khi $U_{ra} = U_{ra \max}$, lúc này tụ

C nạp qua R' và diot D_1 thông. Độ rộng xung t_2 ứng với thời gian phóng của tụ C qua R'' khi diot D_2 thông vì điện áp ra là $-E$ (hình 8.21b).

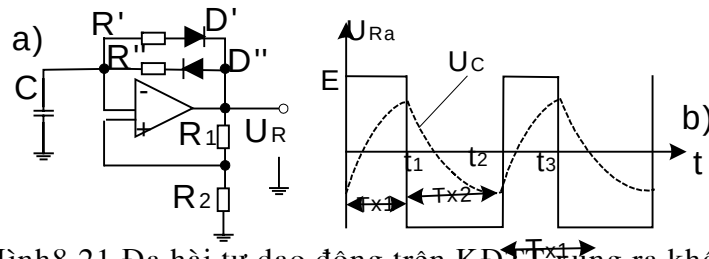
8.7. MẠCH DAO ĐỘNG BLOCKING.

Mạch dao động blocking hay còn gọi là dao động nghẹt dùng để tạo ra các xung có biên độ lớn, độ rộng xung nhỏ, được sử dụng trong các mạch tạo xung điều khiển, trong các mạch số cũng như mạch tương tự. Vì công suất lấy ra thường khá lớn nên trong mạch dao động nghẹt tranzisto làm việc ở chế độ khuếch đại công suất đơn hoặc đẩy kéo.

Xét mạch dao động nghẹt trên hình 8.22a với một tranzisro thuận T. Biến áp xung Tr. Có các cuộn W_B là cuộn bazơ-cuộn hồi tiếp dương, cuộn W_C -cuộn tải lấy xung ra tải R_L , cuộn W_E -cuộn colectơ. nguyên lý làm việc được giải thích trên đồ thị hình 8.21b như sau. Tại thời điểm $t=0$ ta đóng nguồn thì trong mạch xuất hiện dòng bazo I_B qua điện trở R_b . Dòng này làm xuất hiện dòng I_C biến thiên qua trong cuộn W_C , tranzisto thông. Sự biến thiên của dòng I_C gây nên một suất điện động cảm ứng

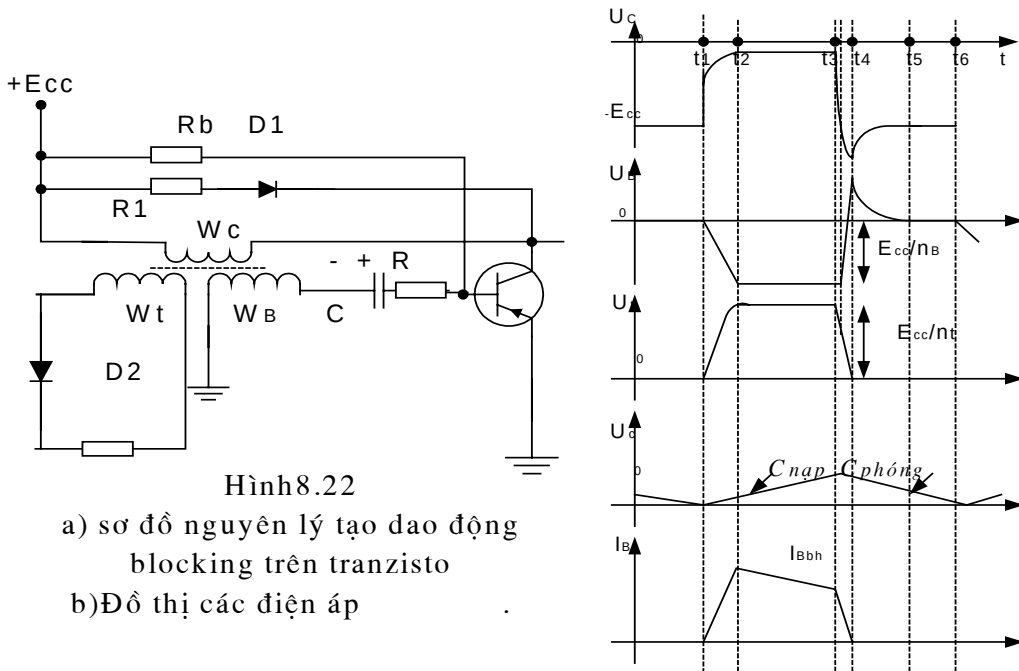


Hình 8.20. Đa hài tự dao động trên KĐTT và các điện áp



Hình 8.21. Đa hài tự dao động trên KĐTT xung ra không đối xứng

trên cuộn W_B , qua tụ C , đưa cực âm tới bazơ, làm cho tranzisto càng mở nhanh hơn



. Lúc này tụ C nạp qua tranzisto đang thông và bão hoà sâu (thời điểm t_1), điện áp trên cuộn W_C gần bằng E_C , đó là giai đoạn đỉnh xung ($t_1 \div t_2$). Tốc độ biến thiên của dòng I_C giảm nhỏ, giảm mức cảm ứng sang cuộn W_B , làm giảm dòng I_B , giảm mức bão hoà của tranzisto. Khi I_B giảm đến giá trị bão hoà $I_{Bbh} = I_{Cbh} / \beta$ (từ thời điểm t_2) thì xuất hiện quá trình hồi tiếp dương theo chiều ngược lại (quá trình blocking ngược): tranzisto ra khỏi trạng thái bão hoà, I_C giảm, I_B giảm... đưa tranzisto về trạng thái đóng, $I_C = 0$. Tuy nhiên do quán tính của cuộn dây nên trên cực collector xuất hiện suất điện động cảm ứng chống lại sự giảm đột ngột của dòng điện, tạo thành một điện áp âm có biên độ lớn (có thể lớn hơn cả E_{CC}). Mạch $D_1 R_1$ nhằm triệt tiêu năng lượng này. Lúc này tụ C phóng điện qua R_b và W_B , duy trì tranzisto ở trạng thái khoá. Khi tụ C phóng hết thì lại xuất hiện dòng I_B và lại bắt đầu một chu kỳ mới. Tóm lại:

- Trong khoảng $0 \div t_1$ tranzisto ở trạng thái khoá do U_C đã được tích điện, C phóng điện qua W_B, R, R_b ; lúc $t = t_1$ thì C phóng hết.

- Trong khoảng $t_2 \div t_3$ tranzisto bão hoà sâu, $U_{Wc} \approx E_{CC}$, năng lượng từ trường được tích trong các cuộn dây biến áp, điện áp hồi tiếp dương là $U_{WB} \approx \frac{E_{CC} \cdot W_B}{W_C}$ (W_B, W_C

số vòng dây của cuộn bazơ và cuộn colectơ); điện áp đưa ra cuộn tải là U_w

$$t = \frac{E_{cc} \cdot W_t}{W_C}$$

-Sau t_3 mạch phục hồi trạng thái ban đầu.

$$\text{Độ rộng xung ra : } t_X \approx t_3 - t_1 = (R + r_v)C \ln \frac{\beta R W_B}{W_C(R'_t + r_v)} \quad (8.25)$$

r_v -trở kháng vào của tranzisto khi thông, $R'_t = \left(\frac{W_c}{W_t}\right)^2 R_t$ -điện trở tải phản ánh

vào cuộn colectơ, β hệ số khuếch đại dòng tĩnh của tranzis to.

Thời gian hồi phục xung :

$$t_{HP} = R_b C \ln(1 + W_B/W_D) \quad (8.26)$$

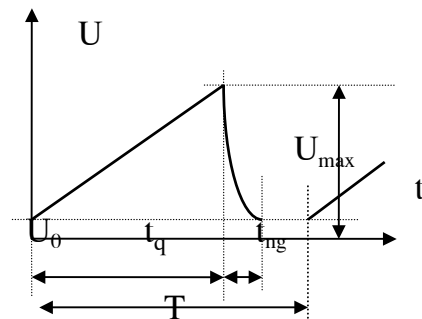
Chu kỳ của xung:

$$T \approx t_X + t_{HP} \quad (8.27)$$

8.8 MẠCH TẠO ĐIỆN ÁP RĂNG CỬA.

8.8.1. Nguyên tắc tạo xung tam giác.

Các xung răng cưa (hay các xung tam giác) được sử dụng trong kỹ thuật đo lường, điều khiển tự động, thông tin vv... Xung tam giác đặc trưng bởi các thông số sau (hình 8.23a):



Hình 8.23 xung răng cưa

Giá trị ban đầu U_0 khi $t=0$

Thời gian quét thuận t_q

Thời gian quét ngược t_{ng}

Chu kỳ lặp T

Độ dốc quét thuận (độ nghiêng vi phân)

$$K = \frac{du(t)}{dt} \quad (8.28)$$

Hệ số méo phi tuyến:

$$\frac{\frac{du(t)}{dt} /_{t=0} - \frac{du(t)}{dt} /_{t=t_q}}{\frac{du(t)}{dt} /_{t=0}} \approx \frac{U(0) - U(t_q)}{U(0)} 100\% \quad (8.29)$$

Tốc độ quét trung bình:

$$K_{TB} = U_{max}/t_q \quad (8.30)$$

Hệ số sử dụng điện áp nguồn:

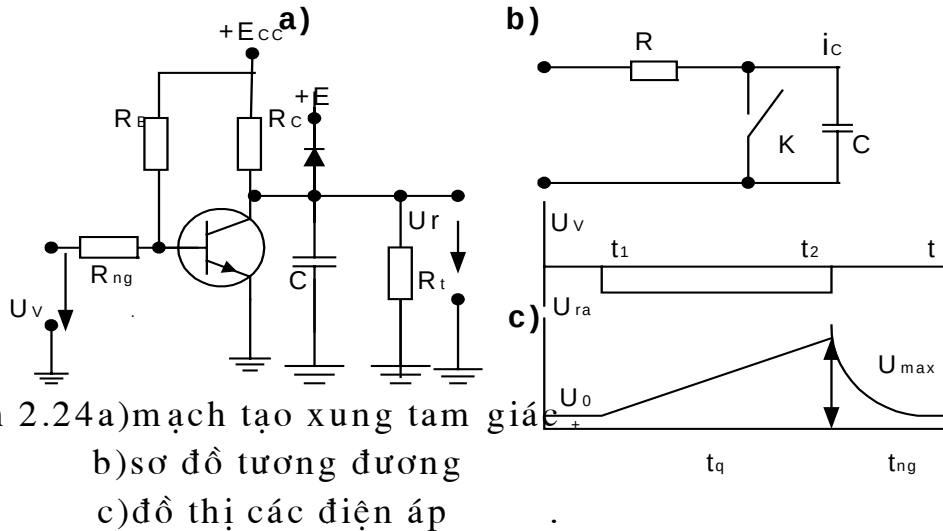
$$\eta = U_{\max}/E \quad (8.31)$$

Nguyên lý chung để tạo xung điện áp răng cưa là sử dụng sự phóng, nạp của một tụ điện qua một mạch nào đó. Có hai dạng xung tam giác cơ bản: một dạng sử dụng sự nạp điện của tụ, dạng kia sử dụng sự phóng điện của tụ. Ở dạng thứ nhất điện áp cần tăng tuyến tính trong thời gian quét thuận, còn ở dạng thứ hai điện áp cần giảm tuyến tính trong thời gian quét ngược. Muốn cho điện áp tăng hoặc giảm tuyến tính thì cần đảm bảo cho dòng nạp hoặc phóng của tụ không đổi ($i = C \frac{du}{dt} = \text{const}$). Như vậy phải sử dụng một nguồn dòng điện ổn định. Có ba phương pháp tạo xung tam giác như sau:

- Dùng một khâu tích phân đơn giản.
- Dùng nguồn dòng ổn định.
- Phương pháp bù để giảm mức méo phi tuyến.

8.8.2. Mạch tạo xung tam giác trên tranzisto.

Hình 8.24a là sơ đồ nguyên lý mạch tạo xung tam giác đơn giản sử dụng khoa tranzisto được điều khiển bởi xung vuông cực tính âm. Nguyên lý làm việc của sơ đồ



Hình 8.24a) mạch tạo xung tam giác
b) sơ đồ tương đương
c) đồ thị các điện áp

như sau: Khi không có xung tác động thì tranzisto ở trạng thái thông và bão hoà, điện áp ra $U_{ra} = U_{CE\text{bh}} = U_0$ (≈ 0). Khi có xung có xung âm biên độ đủ lớn tác động thì tranzisto chuyển sang trạng thái đóng - tương đương như ở hình 8.24b, tụ C nạp điện theo quy luật hàm mũ:

$$U_C = E_{CC}(1 - e^{-t/\tau}) \quad (8.32)$$

Điều kiện để có điện áp ra tuyến tính là $t_q \ll \tau$ hay $U_m \ll E_{CC}$ (xem hình 8.24c). Méo phi tuyến được xác định:

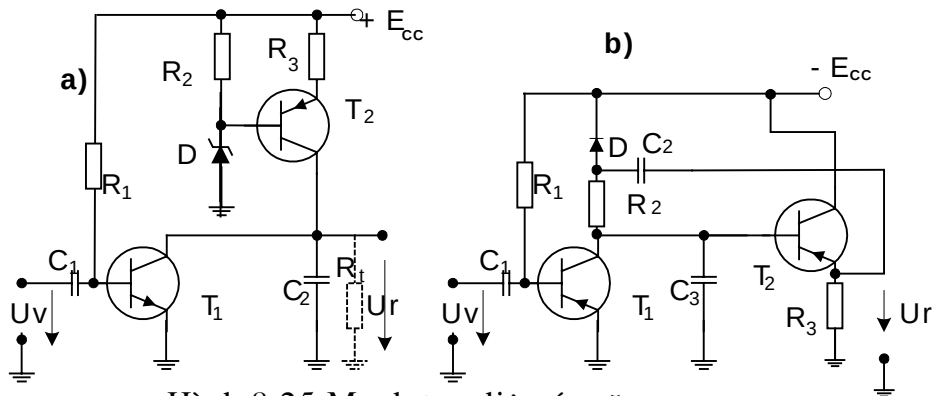
$$\varepsilon = \frac{U(0) - U(t_q)}{U(0)} = \frac{I(0) - I(t_q)}{I(0)} = \frac{U_{\max}}{E_{CC}}$$

$$\text{Vì } I(0) = \frac{E_{CC}}{R}; \quad I(0) = \frac{E_{CC} - U_{\max}}{R} \quad \text{nên } \varepsilon = 1 - e^{-\frac{t_q}{\tau}} \approx \frac{t_q}{\tau} \quad (8.33)$$

ε -chính là hệ số sử dụng nguồn;như vậy muốn giảm méo phi tuyến thì hiệu suất sử dụng nguồn cũng giảm.

Tại thời điểm t_2 xung tác động chấm dứt,lúc đó U_C đạt giá trị $U_{\max} \ll E_{CC}$. Tuy nhiên do một lý do ngẫu nhiên nào đó xung tác động có thể kéo dài ,làm cho điện áp U_C có thể vượt quá giá trị cho phép của điện áp colectơ, đánh thủng tranzisto.Để bảo vệ tranzisto người ta mắc thêm diot D_1 và nguồn phụ E_1 . Khi điện áp U_C vượt quá mức E_1 thì diot thông ,ghim mức điện áp U_C ở mức E_1 .Khi xung kết thúc thì tranzisto sẽ thông,tụ C phóng điện qua tranzisto,mạch trở về trạng thái ban đầu.Để tăng độ tuyến tính người ta sử dụng thêm một tranzisto làm nguồn dòng như hai sơ đồ ở hình 8.25. Mạch hình 8.25a cũng tương tự như mạch đã xét nhưng có thêm tranzisto T_2 làm nguồn dòng. T_2 mắc bazơ chung ,với diot ổn áp mắc ở bazơ tạo ra nguồn dòng I_{E2} không đổi để nạp cho tụ C_2 trong thời gian có xung tác động. Nếu coi $I_C \approx I_E$ không đổi thì trong thời gian khoá ngắt (có xung tác động),điện áp trên tụ C sẽ tăng theo quy luật:

$$u_C(t) = U_0 + \frac{1}{C} \int I_{C2} dt = U_0 + \frac{I_{C2}}{C} t \quad \text{khi } t < t_q \quad (8.34)$$



Hình 8.25. Mạch tạo điện áp răng cưa
a)Mắc nguồn dòng b)Mắc mạch bù

Như vậy điện áp trên tụ sẽ tăng tuyến tính cho đến khi đạt giá trị $\approx E_{CC}$.Độ tuyến tính của điện áp ra phụ thuộc vào nguồn dòng I_{C2} và giá trị của điện trở R_t . R_t chọn càng lớn thì nó càng ít ảnh hưởng đến độ tuyến tính của điện áp ra.

Mạch hình 8.25b có tụ C_2 để bù méo, T_1 là khoá điện tử, T_2 là tầng đệm.Nguyên lý bù như sau: Bình thường không có xung dương tác động thì T_1 thông và bảo hoà,điện áp colectơ của nó nhỏ làm T_2 ngắt,điện áp ra bằng không.Tụ điện C_2 nạp điện (đất $+E_{CC} \rightarrow R_3 \rightarrow C_2 \rightarrow D \rightarrow -E_{CC}$.) đến giá trị $E_{CC} - (U_{R3} + U_D) \approx E_{CC}$. Khi có xung

tác động thì khoá T_1 ngắt, tụ C_3 nạp điện và T_2 mở làm tăng dòng I_{R_3} nên $\Delta U_{C_3} \rightarrow \Delta I_{R_3} \rightarrow \Delta U_{R_3}$, dẫn đến điện áp U_{R_3} sẽ bù lượng giảm của điện áp U_{C_2} , giữ cho dòng nạp của tụ C qua R_2 không đổi. Khi dòng qua R_2 bằng E_{CC}/R_2 thì diot D sẽ ngắt nguồn ra khỏi mạch, tụ C_3 được nạp bằng điện áp đã được nạp trên tụ C_2 . Sơ đồ này cho phép đạt $U_{\max} \approx E_{CC}$ trong khi ε giảm $(1-k)$ lần, (k - hệ số truyền của T_2 mắc emitor chung), hơn nữa T_2 đóng vai trò tăng đệm nên R_1 ít ảnh hưởng đến sự phóng nạp của tụ C_3 .

8.8.3. Mạch tạo xung tam giác trên khuếch đại thuật toán.

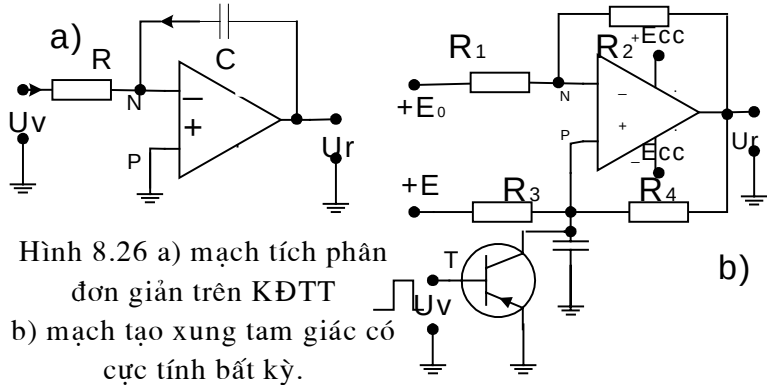
Xét mạch tích phân đơn giản hình 8.26a. Theo (5.46) thì

$$U_{ra} = -\frac{1}{RC} \int U_V dt + U_r(0)$$

Như vậy bình thường $U_V=0$ thì điện áp ra cùng bằng 0; trong khoảng thời gian xung tác động U_{ra} sẽ tăng theo quy luật trên. Nếu $U_V=\text{const}$ thì

$$U_{ra} = \frac{E_0}{RC} t + U_{ra(0)} \quad (8.34)$$

Độ chính xác của (8.34) phụ thuộc vào giả thiết $U_0 = U_N - U_P = 0$ và $K \approx \infty$. Hình 8.26b cho phép tạo xung tam giác có cực tính bất kỳ. Khi có xung dương tác động thì khoá T thông và bão hoà, tụ C phóng điện, đó là thời gian t_{ng} . Khi xung tắt thì khuếch đại thuật toán



Hình 8.26 a) mạch tích phân đơn giản trên KĐT

b) mạch tạo xung tam giác có cực tính bất kỳ.

làm việc ở chế độ khuếch đại. Nếu coi $U_N = U_P = U_C$ thì tại nút sẽ N có:

$$\frac{E_0 - U_N}{R_1} = \frac{U_N - U_{ra}}{R_2}; \rightarrow U_{ra} = U_C \frac{R_1 + R_2}{R_1} - E_0 \frac{R_2}{R_1} \quad (8.35)$$

$$\text{Tại nút P:} \quad \frac{E - U_C}{R_3} = C \frac{dU_C}{dt} + \frac{U_C - U_{ra}}{R_4} \quad (8.36)$$

Từ (8.35) và (8.36) sẽ nhận được phương trình vi phân:

$$\frac{dU_C}{dt} + 2\alpha U_C + \beta = 0 \quad (8.37)$$

$$\text{Trong đó } \alpha = \frac{1}{2C} \left(\frac{1}{R_3} - \frac{R_2}{R_1 R_2} \right); \quad \beta = \frac{1}{C} \left(E_0 \frac{R_2}{R_1 R_4} - \frac{E}{R_3} \right)$$

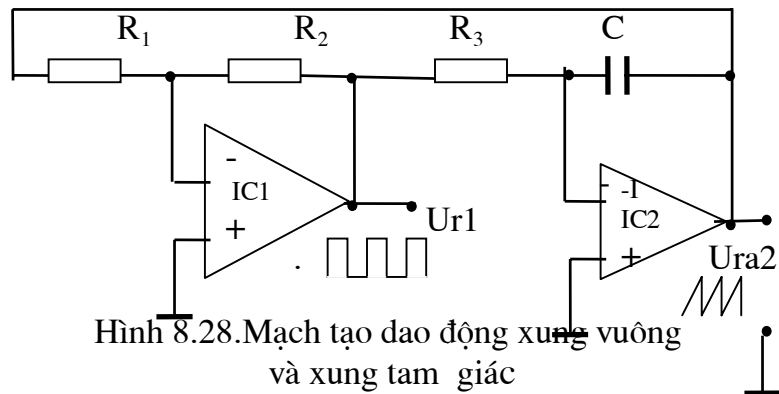
Giải phương trình trên tìm được $u_C(t)$. Dạng đường cong $u_C(t)$ phụ thuộc vào hệ số α của phương trình. Nếu $\alpha > 0$ thì nhận được đường cong lõm, $\alpha < 0$ - đường cong lồi. Ta quan tâm đến trường hợp $\alpha = 0$ hay $\frac{R_1}{R_3} = \frac{R_2}{R_4}$. Chọn $R_1 = R_3, R_2 = R_4$ thì nghiệm phương trình có dạng :

$$u_C(t) = \frac{1}{R_3 C} (E - E_0)t + U_C(0) \quad (8.38)$$

Với (8.38) thì khi chọn $E > E_0$ điện áp ra sẽ tăng tuyến tính, ngược lại $E < E_0$ - giảm tuyến tính. Thực tế thường chọn E chính là nguồn E_{CC} , E_0 lấy từ E_{CC} qua bộ phân áp. Lúc đó độ biên độ cực đại điện áp trên tụ là:

$$U_{\max} = \frac{1}{R_3 C} (E - E_0)t + U_C(0) \quad (8.39)$$

Dựa vào mạch tích phân hình 8.26a và mạch trigơ hình 8.16a có thể lập ra một mạch dao động tạo điện áp răng cưa và xung vuông như ở hình 8.28. IC_2 là bộ tích phân, IC_1 là mạch trigơ không đảo.



Hình 8.28. Mạch tạo dao động xung vuông và xung tam giác

Khi đóng mạch thì $U_{ra1} = E$ sẽ đưa tới đầu vào của mạch tích phân mắc đảo, điện áp đầu ra của IC_2 nạp cho tụ C tạo thành điện áp tăng tuyến tính; khi đạt mức $-\alpha E$ thì IC_1 chuyển trạng thái, U_{ra1} đổi dấu, U_{ra2} nạp cho theo chiều ngược lại. Khi U_{ra2} đạt giá trị ngưỡng thì IC_1 lại chuyển trạng thái.

Chu kỳ của dao động được xác định theo biểu thức:

$$T = 4R_3 C \frac{R_1}{R_2} \quad (8.40)$$

8.9. KHÁI NIỆM VỀ THUẬT TOÁN LOGIC, PHẦN TỬ LOGIC VÀ ĐẠI SỐ LOGIC.

8.9.1. Khái niệm về thuật toán logic và phần tử logic.

Các mạch logic là các mạch điện mô tả lại trình tự giải bài toán logic. Như vậy ứng với một hàm logic cơ sở là một mạch logic cơ sở, sao cho quan hệ giữa đầu vào và đầu ra của mạch thể hiện mối quan hệ giữa biến và hàm logic tương ứng. Để xây dựng được các mạch logic người ta chủ yếu dựa vào một công cụ toán là môn đại số logic.

Đại số logic là một ngành toán nghiên cứu mối liên hệ và quy luật giữa những mệnh đề đơn giản. Những mệnh đề đơn giản kiểu như “tôi đi học”, “mười lớn hơn

một”, “tôi thì đã thi xong môn toán giải tích” ...thường chứa một lượng thông tin nào đó; tuy nhiên đại số logic không hề để ý đến các thông tin chứa trong đó. Trên quan điểm của đại số logic thì một mệnh đề đơn giản chỉ có thể nhận một trong hai trạng thái là “đúng”-(True) hoặc “sai”(fault). Mệnh đề phức tạp sẽ được cấu thành từ tổ hợp những mệnh đề đơn giản. Người ta thường dùng chữ thường để ký hiệu các mệnh đề đơn giản, chữ in hoa để ký hiệu các mệnh đề phức tạp. Ví dụ viết:

$$A=f_1(a,b,c,...) ; B=f_2(a,v,c,...) ; C=f_3(a,v,c,...) \text{ v.v...}$$

Trong cách viết trên các biến logic a,b,c,... cũng như các hàm logic A,B,C... chỉ được nhận một trong hai giá trị “đúng” hoặc “sai”. Nén quy ước “đúng” là 1, “sai” là 0 thì a,b,c,... cũng như A,B,C,... chỉ nhận giá trị 0 hoặc 1. Đại số logic được xây dựng trên ba phép tính cơ sở là *phép phủ định*-NO(*thuật toán “đảo”*), *phép cộng*-OR(*thuật toán “hoặc”* hay còn gọi là *phép “hợp”*), *phép nhân*-AND(*thuật toán “và”* hay còn gọi là *phép “giao”*). Người ta thường dùng bảng trạng thái đơn giản nhất để biểu diễn mối liên hệ logic giữa các mệnh đề đơn giản nhất, tức là mối liên hệ giữa các biến a,b,c,... và các hàm A,B,C,... Ngoài cách dùng bảng người ta còn dùng lời hoặc phương trình logic để biểu diễn. Chặt chẽ nhất là dùng phương trình logic để biểu diễn quan hệ hàm và biến logic.

Việc phân tích và xây dựng (tổng hợp) các mạch logic phải dựa trên đại số logic, vì vậy cần nắm vững những khái niệm và định luật cơ bản của môn toán này. Trước hết ta bắt đầu từ ba thuật toán cơ bản là *đảo, hoặc, và*.

Thuật toán phủ định (“đảo”)-NO. Nó được ký hiệu bằng dấu gạch ngang trên biến số :

$$F_{NO} = \bar{a} = \begin{cases} 1 & \text{nếu } a = 0 \\ 0 & \text{nếu } a = 1 \end{cases} \quad (8.41)$$

Thuật toán “hoặc”-OR, tức là phép cộng logic được ký hiệu bằng dấu “+” hoặc chữ “V” (chữ Latinh Vel nghĩa là hoặc).

Phép này được định nghĩa:

$$F_{OR} = a_1 V a_2 V V a_n = a_1 + a_2 + + a_n = \begin{cases} 1 & \text{nếu ít nhất có một biến } a_i \text{ bằng } 1 \\ 0 & \text{nếu tất cả các biến } a_i \text{ bằng } 0 \end{cases} \quad (8.42)$$

Thuật toán “và”-AND hay còn gọi là phép nhân logic. Trong biểu thức logic ký hiệu dấu “.” hoặc “Λ” hoặc *viết liền các biến*. Người ta định nghĩa phép nhân logic như sau:

$$F = a_1 \Lambda a_2 \Lambda a_3 .. = F_{AND} = a_1 \Lambda a_2 \Lambda \Lambda a_n = \begin{cases} 1 & \text{nếu tất cả các biến } a_i \text{ bằng } 1 \\ 0 & \text{nếu ít nhất có một biến } a_i \text{ bằng } 0 \end{cases} \quad (8.43)$$

Từ các thuật toán cơ bản trên người ta xây dựng các mạch logic cơ bản (sẽ xét sau)

8.9.2. Những định luật cơ bản của đại số logic .

Trước khi xây dựng ,lắp ráp một sơ đồ logic để thực hiện một hàm logic nào đó ,phải biến đổi hàm về dạng tối giản sao cho sơ đồ thiết kế có số phần tử tối thiểu.Việc đó gọi là tối thiểu hóa hàm logic.Việc xây dựng và tối thiểu hoá hàm logic dựa trên các quy tắc và định luật sau đây:

A.Những quy tắc đối với một biến số:

- | | | |
|----------------|------------------------|--------------------------|
| 1. $x+1=1$; | 4. $x + \bar{x} = 1$; | 7. $x . x = x$; |
| 2. $x+0=x$; | 5. $x.0 = 0$; | 8. $x . \bar{x} = 0$; |
| 3. $x+x = x$; | 6. $x.1 = x$; | 9. $\bar{\bar{x}} = x$; |

B.Những quy tắc đối với hai hoặc nhiều biến.

10.Định luật giao hoán:

- a) Đối với phép cộng: $x_1+x_2=x_2+x_1$;
 b) Đối với phép nhân: $x_1.x_2=x_2.x_1$;

11.Định luật kết hợp:

- a) Đối với phép cộng: $x_1+x_2+x_3=(x_1+x_2)+x_3=x_1+(x_2+x_3)$;
 b) Đối với phép nhân: $x_1.x_2.x_3=(x_1.x_2).x_3=x_1.(x_2.x_3)$;

12.Định luật phân phối:

- a) $x_1(x_2+x_3)=x_1.x_2+x_1.x_3$;
 b) $x_1+x_2.x_3=(x_1+x_2)(x_1+x_3)$;

Biểu thức 12a) giống như đại số thông thường,biểu thức 12b hơi khác chút ít.Ta có thể chứng minh điều này:

$x_1+x_2.x_3=x_1.1+x_2.x_3$. Theo quy tắc 1)ta có $x_1.1=x_1(1+x_2+x_3)$.Do đó:

$x_1+x_2.x_3=x_1(1+x_2+x_3)+x_2.x_3=x_1+x_1.x_2+x_1.x_3+x_2.x_3$;

áp dụng 12a) và 3) sẽ có:

$x_1+x_2.x_3=x_1(x_1+x_3) +x_2(x_1+x_3)=(x_1+x_2)(x_1+x_3)$;

13.Định lý Demorgan:

- a) $\overline{x_1 + x_2} = \bar{x}_1 . \bar{x}_2$;
 b) $\overline{x_1 . x_2} = \bar{x}_1 + \bar{x}_2$;

Quy tắc này có thể kiểm chứng bằng bảng trạng thái 8.2

Với nhiều biến:

c) $\overline{x_1 + x_2 + \dots + x_n} = \bar{x}_1 \bar{x}_2 \dots \bar{x}_n$

d) $\overline{x_1 . x_2 \dots x_n} = \bar{x}_1 + \bar{x}_2 + \dots + \bar{x}_n$

14.Định luật hấp thụ:

a) $x_1 + x_1 x_2 = x_1$;

Chứng minh:

$x_1 + x_1 x_2 = x_1(1+x_2)$ mà $1+x_2=1$ (theo 1) nên a) được chứng minh.

b) $x_1(x_1+x_2)=x_1$; Chứng minh: $x_1(x_1+x_2)=x_1 x_1 + x_1 x_2 = x_1 + x_1 x_2 = x_1$.

Bảng 8.2

x_1	x_2	x_1+x_2	$\overline{x_1+x_2}$	$\bar{x}_1$	$\bar{x}_2$	$\bar{x}_1 . \bar{x}_2$
0	0	0	1	1	1	1
1	0	1	0	0	1	0
0	1	1	0	1	0	0
1	1	1	0	0	0	0

15. Định luật gán

a) $x_1 x_2 + \overline{x_1} \overline{x_2} = x_2$; chứng minh: $x_1 x_2 + \overline{x_1} \overline{x_2} = x_2(x_1 + \overline{x_1}) = x_2$;

b) $(x_1 + x_2)(\overline{x_1} + \overline{x_2}) = x_2$; chứng minh: $x_1 \overline{x_1} + x_1 \overline{x_2} + x_2 \overline{x_1} + x_2 \overline{x_2} = x_2(\overline{x_1} + \overline{x_2}) + x_2 = x_2$;

16. a) $(x_1 + \overline{x_2})x_2 = x_1 x_2$; chứng minh $(x_1 + \overline{x_2})x_2 = x_1 x_2 + \overline{x_2} x_2 = x_1 x_2$;

b) $x_1 \overline{x_2} + x_2 = x_1 + x_2$; chứng minh $x_1 \overline{x_2} + x_2 = x_1 \overline{x_2} + x_1 x_2 + \overline{x_1} x_2 = x_1 + x_2$;
 $= x_1 + x_1 x_2 + \dots + x_1 x_2 = x_1 + x_2$;

8.9.3. Các hệ đếm sử dụng trong kỹ thuật số.

+ **Hệ đếm thập phân**: hay hệ đếm cơ số mười là hệ đếm thông dụng mà ta quen dùng hơn cả, gồm mười chữ số từ 0 đến 9. Trong hệ này một số hữu tỷ A có thể biểu diễn dưới dạng số thập phân như sau:

$$(A)_{10(\text{cơ số mười})} = a_n \cdot 10^n + a_{n-1} \cdot 10^{n-1} + \dots + a_0 \cdot 10^0 + b_1 \cdot 10^{-1} + \dots + b_m \cdot 10^{-m} = (a_n a_{n-1} \dots a_0 b_1 \dots b_m)_{10}$$

+ **Hệ đếm nhị phân** hay hệ đếm cơ số hai: chỉ sử dụng hai số là 0 và 1. Một số được biểu diễn dưới dạng số nhị phân như sau:

$$(A)_2 = (C_k C_{k-1} \dots C_0 d_1 d_2 \dots d_m)_2 = (C_k \cdot 2^k + \dots + C_0 \cdot 2^0 + d_1 \cdot 2^{-1} + \dots + d_m \cdot 2^{-m})_{10}$$

Ví dụ $(A)_2 = 1101(13)$, $1011 = 1 \cdot 2^3 + 1 \cdot 2^2 + 0 \cdot 2^1 + 1 \cdot 2^0 + 1 \cdot 2^{-1} + 0 \cdot 2^{-2} + 1 \cdot 2^{-3} + 1 \cdot 2^{-4} = (13.6875)_{10}$

+ Các hệ đếm dùng trong kỹ thuật số cho trong bảng 8.3

8.10. CÁC PHẦN TỬ LOGIC .

8.10.1. Các phần tử logic cơ bản.

Các thuật toán logic cơ bản vừa nêu ở phần trên có thể được thực hiện bằng các mạch khoá đã xét ở §8.3. Các mạch này có thể thực hiện trên các linh kiện rời hoặc IC. Người ta quy ước logic dương hoặc âm tùy theo sự tương ứng hai mức của khoá với hai mức logic 0 hoặc 1.

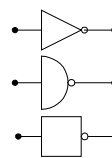
Ở logic dương thì mức cao U_H của khoá ứng với mức logic 1, mức thấp U_L ứng với mức logic 0. ở logic âm thì quy ước ngược lại.

a) Phần tử đảo (phủ định) NO.

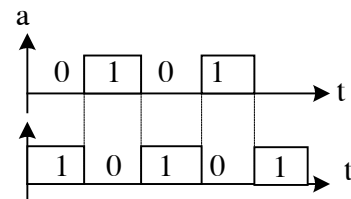
Phần tử phủ định được xây dựng để thỏa mãn hàm (8.41):

Bảng 8.3

Hệ 10	Hệ 2	Hệ 8	Hệ 16	Hệ 10	Hệ 2	Hệ 8	Hệ 16
0	0000	00	00	8	1000	10	08
1	0001	01	01	9	1001	11	09
2	0010	01	01	10	1010	12	0A
3	0011	02	02	11	1011	13	0B
4	0100	04	04	12	1100	14	0C
5	0101	05	05	13	1101	15	0D
6	0110	06	06	14	1110	16	0E
7	0111	07	07	15	1111	17	0F



Hình 8.29. Các dạng ký hiệu của phần tử NO



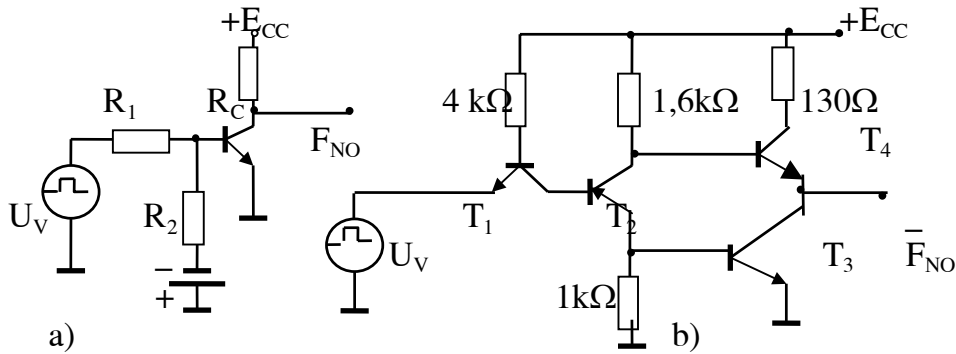
Hình 8.30. Đồ thị điện áp của phần tử NO

$$F_{NO} = \bar{a} = \begin{cases} 1 & \text{Nếu } a = 0 \\ 0 & \text{Nếu } a = 1 \end{cases} \quad (8.41)$$

Nó thường có ba dạng ký hiệu như ở hình 8.29. Nó thực hiện phép đảo $F_{NO} = \bar{a}$. Từ đó có bảng trạng thái 8.4 và giản đồ điện áp hình 8.30. Sơ đồ nguyên lý của phần tử đảo trình bày trên hình 8.31a,b. Mạch điện hình 8.31a là một phần tử đảo đơn giản dùng một khoá tranzisto. Nếu đầu vào có xung dương, tức là ở mức 1 thì tranzisto sẽ thông và bão hoà, điện áp ra collector ở mức thấp (≈ 0). Nếu đầu vào không có xung-mức 0 thì tranzisto ở trạng thái ngắt, điện áp ra collector ở mức cao ($\approx E_{CC}$). Hình 8.31b là một mạch đảo hoàn chỉnh trong IC tích hợp TTL (công nghệ tranzisto-tranzisto-logic)*.

Bảng 8.4

a	$F_{NO} = \bar{a}$
0	1
1	0



Hình 8.31 a) mạch NO đơn giản b) mạch NO trong IC tích hợp TTL.

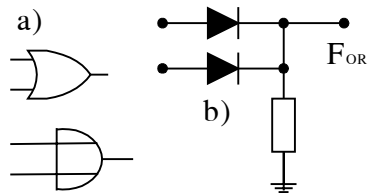
Mạch có T_1 mắc bazơ chung, T_2 là tầng đảo pha phân tải, T_3 - T_4 làm việc ngược pha nhau ở chế độ khoá. Nguyên lý làm việc của sơ đồ như sau: Lúc đầu vào **b). Phần tử "hoặc"-OR.**

Phần tử này thực hiện phép cộng logic (8.42)

$$F_{OR} = a_1 + a_2 + \dots + a_n = \begin{cases} 1 & \text{khi có ít nhất một biến } a_i \text{ bằng 1} \\ 0 & \text{khi tất cả các biến } a_i \text{ bằng 0} \end{cases} \quad (8.42)$$

Phần tử OR có ký hiệu hai dạng như ở hình 8.32a và sơ đồ nguyên lý như ở hình 8.32b. Bảng 8.5 là bảng trạng thái của mạch.

*Các IC số (logic) được chế tạo theo các công nghệ bán dẫn như: TTL: tranzisro-tranzisrologic, RTL: điện trở-tranzisto-logic, DTL: diot-tranzisto-logic, CMOS. là 0 thì cực E của T_1 được đấu đất qua nguồn tín hiệu, T_1 thông, $U_{C1} = U_{B2}$ ở mức thấp làm T_2 bị khoá, không có dòng qua điện trở R_E của T_2 nên T_3 khoá; trong khi đó $U_{C2} \approx E_{CC}$ nên T_4 thông, điện áp đầu ra ở mức cao ($\approx +E_{CC}$), $F_{NO} = 1$. Khi có xung tác động thì mạch làm việc hoàn toàn ngược lại, $F_{NO} = 0$. Việc dùng hai tranzisto cho phép nâng cao hơn mức điện áp đầu ra so với sơ đồ dùng điện trở R_C vào chỗ của T_4 và tăng khả năng chịu tải.



Hình 8.32 Ký hiệu và sơ đồ nguyên lý của phân tử OR

Bảng 8.5

a	b	F _{OR}
0	0	0
0	1	1
1	0	1
1	1	1

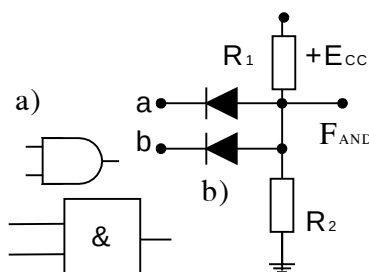
Xét sơ đồ nguyên lý hình 8.32b để nhận ra: khi $a=b=0$ thì không có dòng qua điện trở R, $U_{ra}=0$ nên $F_{OR}=0$. Khi có xung ở một hoặc cả hai đầu vào, tức $a=1, b=0$ hoặc $a=0, b=1$ hoặc $a=b=1$ thì diot D_1 hoặc D_2 hoặc cả hai diot thông, có dòng qua R, điện áp

ra ở mức cao $F_{OR}=1$. Khi có nhiều đầu vào mà không dùng đến thì chúng cần được đấu đất để chống nhiễu.

c). Phân tử "và" tức AND.

Phân tử này thực hiện phép nhân logic (8.43) Mạch AND thường gặp nhất là mạch có hai biến đầu vào a, b, ký hiệu như trên hình 8.33a, ứng

với bảng trạng thái 8.6. Hình 8.33b là một sơ đồ nguyên lý của mạch AND đơn giản dùng khóa diot. Khi tín hiệu đầu vào ở mức "0" thì cả hai diot đều



Hình 8.33 Ký hiệu và sơ đồ nguyên lý của phân tử AND

Bảng 8.6

a	b	F _{AND}
0	0	0
0	1	0
1	0	0
1	1	1

thông đầu ra xuống đất, $F_{AND}=0$. Khi $a=0, b=1$ thì D_1 thông hoặc $a=1, b=0$ thì D_2 thông nên $F_{AND}=0$. Chỉ khi $a=b=1$ thì cả hai diot đều ngắt nên điện áp ra ở mức "1":

$$F_{AND} = \frac{E \cdot R_2}{R_1 + R_2}$$

Với mạch hình 8.33b có thể sử dụng nhiều đầu vào. Nếu đầu vào nào không dùng đến cần nối với dương nguồn để diot luôn ngắt.

8.10.2. Các phân tử logic phức hợp. Đó là các mạch thực hiện từ hai phép tính logic trở lên.

Trong thực tế người ta kết hợp các mạch dao "ĐẢO", "VÀ", "HOẶC" thành các mạch logic "VÀ-ĐẢO", "HOẶC-ĐẢO".

a) Mạch "và-đảo"- NAND.

Mạch NAND hai biến có bảng trạng thái 8.7 và các dạng ký hiệu cùng giản đồ thời gian hình 8.34a, b.

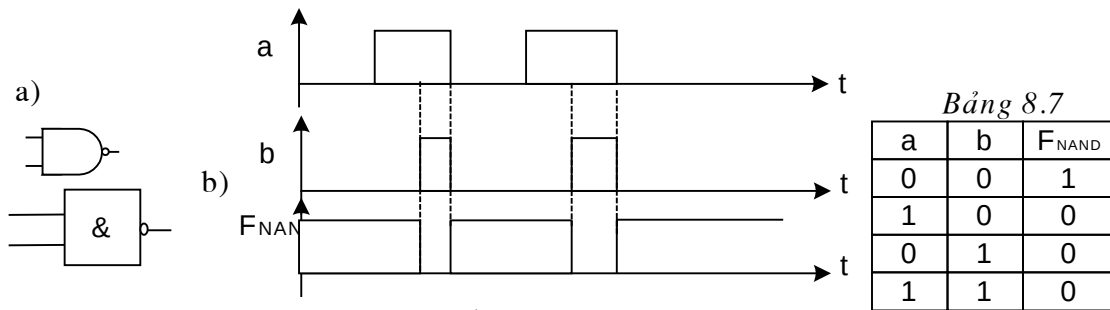
Mạch NAND nhiều đầu vào thực hiện hàm logic sau:

$$F_{NAND} = \overline{a \cdot b \cdot c \dots} = \begin{cases} 0 & \text{khi tất cả các biến vào } a, b, c, \dots \text{ bằng } 1 \\ 1 & \text{khi có ít nhất một biến bằng } 0 \end{cases} \quad (8.44)$$

Đây là hàm ngược lại của hàm(8.43).

Mạch hình 8.35a là một mạch năng chế tạo theo công nghệ TTL.Tranzisto T_M mắc bazơ chung ,có ba cực emitor tạo thành ba đầu vào a,b,c. Khi $a=b=c=1$ thì lối vào có mức dương cao, T_M ở trạng thái ngắt,điện thế colecto của nó ở mức cao nên T_2 thông và bão hoà, mức ra nhận giá trị 0.Nếu có ít nhất một lối vào có giá trị thì lối vào đó sẽ đấu cực emitor của T_M xuống đất, T_M thông làm ngắt T_2 nên lối ra ở mức cao $F_{NAND}=1$.

Mạch hình 8.35b cũng phát triển từ mạch vừa xét với việc thay thế T_2 bằng một



Hình 8.34Ký hiệu và giản đồ điện áp của phần tử AND

mạch ra đẩy kéo T_3 - T_4 và tăng đảo pha phân tải T_2 . Nhờ T_3 - T_4 mắc đẩy kéo mà tang được khả năng chịu tải.Khi T_2 mở T_3 mở T_4 ngắt thì D_2 ngắt tách T_4 khỏi mạch ra($F_{NAND} \approx 0$,cỡ +0,1V) . Để điều khiển tăng ra có thể dùng thêm U_{dk} .Khi $U_{dk}=0$ thì T_M thông $\rightarrow T_2$ khoá $\rightarrow T_3$ khoá và T_4 cũng khoá vì D_1 thông. Khi $U_{dk}=1$ thì sơ đồ làm việc bình thường với hai đầu vào a và b. Như vậy U_{dk} là tín hiệu cho phép ($U_{dk}=1$) hay không cho phép($U_{dk}=0$) mạch NAND làm việc.

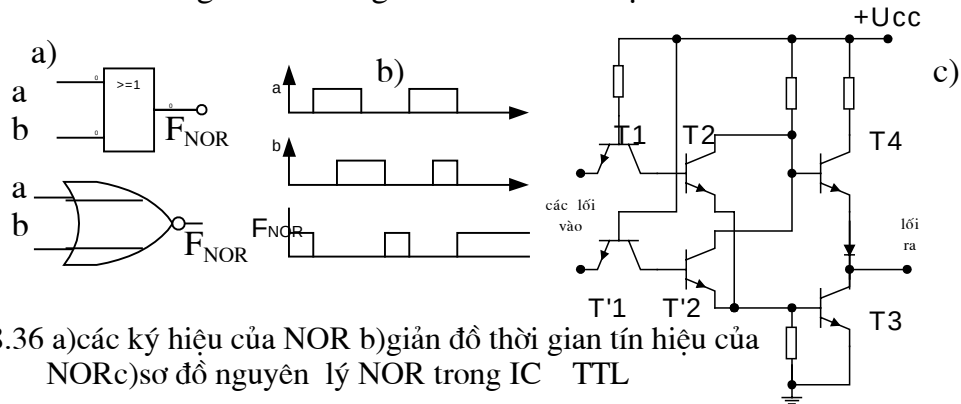
Mạch NAND là phần tử cơ sở của họ IC TTL vì từ sơ đồ cơ sở này người ta xây dựng nên các sơ đồ thực hiện những hàm phức tạp hơn (sơ đồ nửa tổng,các trigơ...) bằng cách thêm vào một vài mạch phụ như tầng đệm ,mạch mở rộng lối vào v.v...

b)Mạch“hoặc-đảo”-

NOR. Mạch NOR thực hiện hàm logic:

$$F_{NOR} = \overline{a + b + c + \dots} = \begin{cases} 1 \text{ khi tất cả các biến vào là 0.} \\ 0 \text{ trong các trường hợp còn lại.} \end{cases} \quad (8.46)$$

Mạch NOR hai biến đầu vào có bảng trạng thái 8.7 và có các ký hiệu như ở hình 8.36 a. Hình 8.36b là giản đồ thời gian của các tín hiệu.



Hình 8.36 a) các ký hiệu của NOR b) giản đồ thời gian tín hiệu của NOR c) sơ đồ nguyên lý NOR trong IC TTL

Hình 8.36 c trình bày sơ đồ nguyên lý của một mạch NOR trong IC TTL. Mạch này là biến tướng của mạch hình 8.35b. Thật vậy, $T_1-T_2-T_3-T_4$ và $T'_1-T'_2-T'_3-T'_4$ lập thành hai mạch NO. Điện áp ra là U_{CE} của T_4 chỉ ở mức cao, $F_{NOR}=1$ khi T_3 thông, T_4 ngắt. Đó là trường hợp đầu vào a và b ở mức thấp $a=b=0$, emitter của T_1 và T'_1 đấu đất qua nguồn tín hiệu nên chúng đều thông, dẫn đến T_2 và T'_2 đều ngắt. T_2 ngắt nên T_3 thông, T'_2 ngắt nên T_4 ngắt. Các trường hợp khác điện áp ra đều ở mức thấp hơn mức U_H , $F_{NOR}=0$.

Bảng 8.8

a	b	F_{NOR}
0	0	1
0	1	0
1	0	0
1	1	0

8.10.3 Các thông số cơ bản của IC logic.

Ngày nay tuyệt đại đa số các mạch logic sử dụng trong thực tế là các IC logic. Chúng được đặc trưng bởi các thông số sau.

a) Mức logic: Mức cao 1 ở đầu ra $+E \geq U_{ra"1"} \geq 2,4 \text{ V}$

Mức thấp 0 ở đầu ra $0,4 \text{ V} \geq U_{ra"0"} \geq 0 \text{ V}$

Mức cao 1 ở đầu vào $+E \geq U_{v"1"} \geq 2 \text{ V}$

Mức thấp 0 ở đầu vào $0,8 \text{ V} \geq U_{v"0"} \geq 0 \text{ V}$

b) Nguồn nuôi: Các IC số thường được nuôi bằng nguồn $5 \text{ V} \pm 5\%$. Trong một khoảng thời gian ngắn nguồn có thể tăng lên tới 7 V , vì vậy đầu vào của các cổng bỏ trống cần được đấu với đất hoặc dương nguồn một cách thích hợp.

c) Độ tác động nhanh: Tốc độ chuyển mạch hay độ tác động nhanh của của phần tử logic được tính bằng thời gian trễ trung bình τ_{TB} khi tín hiệu chuyển qua phần tử đó. Nguyên nhân gây ra sự chậm trễ là do không thể loại bỏ các điện dung ký sinh của IC khi chế tạo cộng với tốc độ hữu hạn của các hạt dẫn trong các chất bán

dẫn.

$$\tau_{TB} = \frac{1}{2} (t^+ + t^-) \quad (8.47)$$

t^+ - thời gian trễ sườn trước khi chuyển từ "0" sang "1".

t^- - thời gian trễ sườn sau khi chuyển từ mức "1" về mức "0".

Theo τ_{TB} người ta chia ra các loại sau:

Tác động cực nhanh: $\tau_{TB} < 10^{-8} \text{ s.}$
 Tác động nhanh: $3 \cdot 10^{-8} \text{ s} > \tau_{TB} > 10^{-8} \text{ s.}$
 Tác động trung bình : $3 \cdot 10^{-7} \text{ s} > \tau_{TB} > 3 \cdot 10^{-8} \text{ s}$
 Tác động chậm: $\tau_{TB} > 3 \cdot 10^{-7} \text{ s}$

d) Công suất tiêu thụ. Mức tiêu thụ năng lượng của một IC được đánh giá bằng công suất trung bình P_{TB} :

$$P_{TB} = \frac{1}{2} (P^+ + P^-) \quad (8.48)$$

P^+ - công suất tiêu thụ ở trạng thái thông.

P^- - công suất tiêu thụ ở trạng thái cấm.

e) Khả năng sử dụng : khả năng này thể hiện ở số đầu vào và số đầu ra .Các IC số thường có 2÷6 đầu vào, 4÷10 đầu ra. Nếu có các bộ khuếch đại đệm ở đầu ra thì số đầu ra có thể lên tới 20÷50.

8.11. CÁC PHẦN TỬ LOGIC THÔNG DỤNG.

8.11.1. Phần tử trùng dấu (phần tử tương đương).

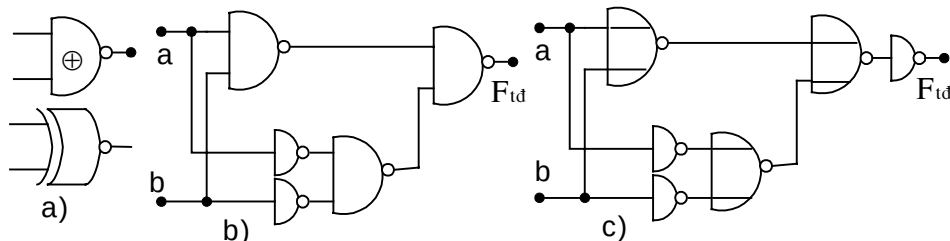
Phần tử trùng dấu so sánh hai tín hiệu có trùng nhau hay không. Nó cho mức ra 1 nếu các tín hiệu vào giống nhau, bằng 0 nếu các tín hiệu vào khác nhau, thực hiện hàm logic:

$$F_{TD} = \bar{a}\bar{b} + ab \quad (8.49)$$

Có thể xây dựng hàm tương đương theo cách biến đổi hàm sau :

$$F_{TD} = \bar{a}\bar{b} + ab = \bar{F}_{TD} = \overline{ab + \bar{a}\bar{b}} = \overline{a\bar{b} + \bar{a}b} = \overline{(a + b) + (\bar{a} + \bar{b})} \quad (8.50)$$

Biểu thức (8.50) ứng với bảng 8.9. Hình 8.37a là các ký hiệu của phần tử trùng dấu . Theo (8.49) có thể dễ dàng xây dựng phần tử trùng dấu trên NAND hoặc trên NOR như hình 8.37 b, c.



Hình 8.37. a) Ký hiệu b, c) PTTĐ xây dựng trên NAND và NOR

8.11.2. Phần tử khác dấu (cộng modun 2).

Phần tử cộng modun 2 thực hiện hàm logic:

$$F_{KD} = a\bar{b} + \bar{a}b = a \oplus b = \begin{cases} 1 \text{ khi } a \neq b \\ 0 \text{ khi } a = b \end{cases} \quad (8.51)$$

Biểu thức (8.51) ứng với bảng trạng thái 8.10. Phần tử khác dấu có ký hiệu ở hình 8.38.

Để dàng thấy rằng $F_{TD} = F_{KD} = a \oplus b$, từ đó có thể tạo ra mạch khác dấu từ mạch đồng dấu (từ sơ đồ hình 8.37b,c).

Ví dụ từ mạch hình 8.37b thêm một

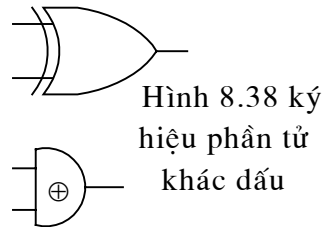
cổng đảo vào sau cổng G_3 hoặc thay cổng G_3 bằng một cổng AND sẽ được mạch khác dấu.

8.11.3. Phần tử nửa tổng.

Phần tử nửa tổng thực hiện phép tính logic với hai biến vào a và b và hai đầu ra S,P:

$$\begin{cases} S = a \oplus b \\ P = a.b \end{cases} \quad (8.52)$$

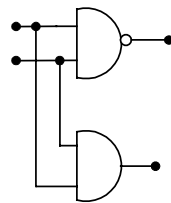
Phần tử nửa tổng có bảng trúc-hình 8.39



Hình 8.38 ký hiệu phân tử khác dấu

Bảng 8.10

a	b	F_{KD}
0	0	0
0	1	1
1	0	1
1	1	0



Hình 8.39 phân tử nửa tổng

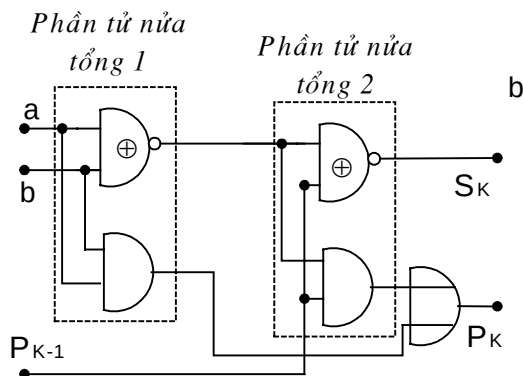
Bảng 8.11

a	b	S	P
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

trạng thái 8.11 và Cấu

8.11.4 Phần tử tổng toàn phân ba đầu vào

Phần tử này hai đầu vào biến a,b, một đầu nhớ nhíp trước tới và hai đầu ra thực hiện cộng modun 2 và có nhớ cho nhíp sau. Hệ phương trình hàm ra rút gọn có dạng:



Hình 8.40. Phân tử tổng toàn phân 3 đầu vào 2 đầu ra

Bảng 8.12

a_k	b_k	P_{k-1}	P_k	S_k
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

$$\left. \begin{aligned} S_K &= [a_k \oplus b_k] \oplus P_{K-1} \\ P_K &= a_K b_K + [a_k + b_K] P_{K-1} \end{aligned} \right\} \quad (8.53)$$

Bảng 8.17 thỏa mãn hệ phương trình (8.52), từ đó xây dựng mạch nửa tổng toàn phần

$$\left. \begin{aligned} S_K &= [a_k \oplus b_k] \oplus P_{K-1} \\ P_K &= a_K b_K + [a_k + b_K] P_{K-1} \end{aligned} \right\} \quad (8.53)$$

Bảng 8.12 thỏa mãn hệ phương trình (8.52), từ đó xây dựng mạch nửa tổng toàn phần hình 8.40.

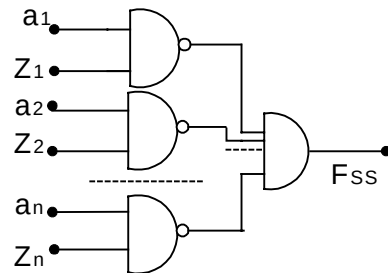
8.11.5 Phần tử so sánh hai số nhị phân.

Thực hiện so sánh hai số nhị phân:

$$S_N = (s_n \dots s_3 s_2 s_1 s_0) \quad \text{và} \quad Z_N = (z_n \dots z_3 z_2 z_1 z_0)$$

Kết quả phép so sánh cho ra là hoặc $S_N = Z_N$ hoặc $S_N > Z_N$ hoặc $S_N < Z_N$.

a) phép so sánh bằng nhau: Hai số S_N và Z_N bằng nhau khi các bit tương ứng của chúng bằng nhau $s_i = z_i$. Để so sánh từng bit với nhau phải dùng một mạch như ở hình 8.41. Ở đây phải tiến hành so sánh các bit bằng các mạch NAND, kết quả so sánh đưa tới mạch AND. $F_{SS} = 1$ khi $S_N = Z_N$, $F_{SS} = 0$ khi $S_N \neq Z_N$.



Hình 8.41. Mạch so sánh 2 số bằng nhau

b) Phép so sánh vận năng hai số một bit

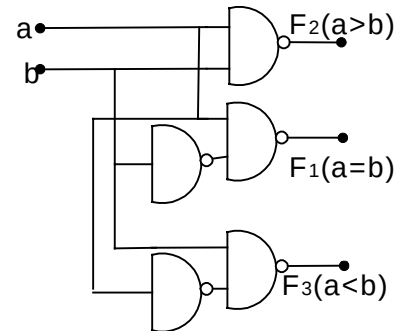
Bảng 8.13

Phần tử thực hiện phép so sánh (hình 8.42) gồm một mạch đồng dấu để cho ra $F_1 = 1$ khi a và b giống nhau, $F_1 = 0$ khi

a	b	F_1 a=b	F_2 a=b	F_3 a<b
0	0	0	1	0
0	1	0	0	1
1	0	1	0	0
1	1	0	1	0

$a \neq b$; ở đầu ra F_2 là phép AND của a và $\bar{b}$, khi $a = b$ hoặc $a < b$ ($a = 0, b = 1$) thì $F_2 = a \cdot \bar{b} = 0$; khi $a > b$

($a = 1, b = 0$) thì $F_2 = 1$; đầu ra $F_3 = a \cdot b = 1$ khi $a > b$, $F_3 = 0$ khi $a = b$ hoặc $a < b$. (xem bảng 8.18)



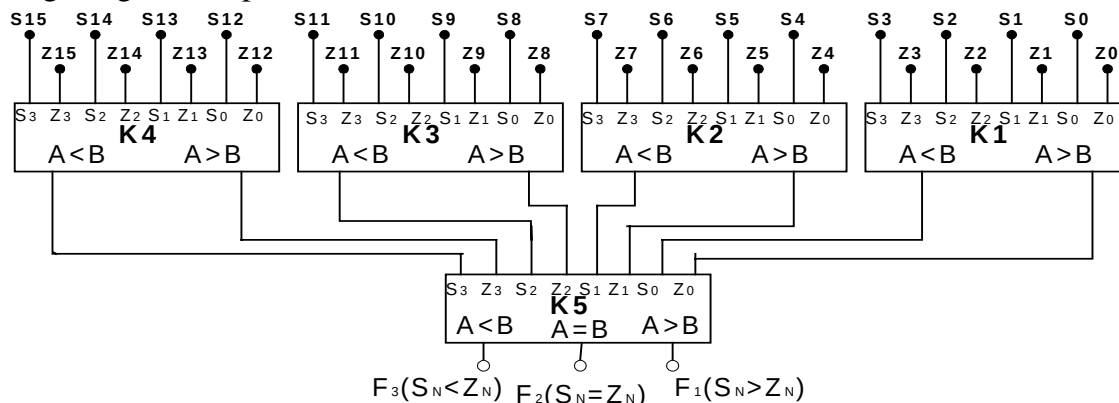
Hình 8.42. Mạch so sánh 2 số một bit

c) So sánh hai số nhị phân nhiều bit S_N và Z_N . Việc so sánh có thể thực hiện theo các cách sau:

-So sánh lần lượt các cặp bit từ $s_n - z_n$ đến $s_0 - z_0$, gọi là so sánh nối tiếp. Bắt đầu với hai bit nhị phân cấp cao nhất s_n và z_n . Nếu cho kết quả $F_{2(n)} = 1$ (tức $s_n = z_n$) thì tiếp tục so sánh hai bit kế đó là s_{n-1} và z_{n-1} ... Nếu kết quả so sánh s_n và z_n cho ra $F_{1(n)}$ hoặc

$F_{3(n)}$ bằng 1 thì đó là kết quả chung của phép so sánh S_N và Z_N . Nhược điểm của phương pháp này là tốc độ so sánh chậm.

-Phương pháp thứ hai thực hiện so sánh đồng thời từng nhóm 4 bit ,gọi là so sánh song song -nối tiếp.



Hình 4.43 Mạch so sánh 2 số nhị phân 16 bit

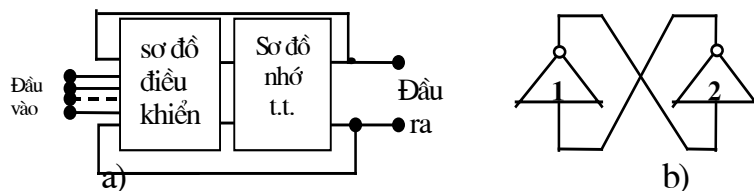
Phương pháp thứ hai có tốc độ cao nên được dùng nhiều hơn trong thực tế. Người ta chế tạo các IC số thực hiện phép so sánh từng nhóm 4 bit như SN7485, MC14585...

Hình 8.43 là một mạch so sánh hai số nhị phân 16 bit theo phương pháp thứ hai. 16 bit được chia thành 4 nhóm 4 bit so sánh đồng thời trong các bộ $k_1 \div k_4$. Kết quả các phép so sánh này được đưa tới bộ so sánh k_5 . Đầu ra của k_5 cho ra kết quả cuối cùng của phép so sánh.

Trên đây ta đã xét các phần tử logic cơ bản và thông dụng. Từ những phần tử đó người ta lập nên các sơ đồ chức năng để tạo nên các mạch số phức tạp. Ta xét các sơ đồ chức năng đó.

8.12. TRIGƠ SỐ.

Trước khi phân tích các loại trigơ số ta xét qua nguyên lý hoạt động của trigơ có cấu trúc bằng các phần tử logic. Triger xây dựng từ các phần tử logic, cũng có hai



Hình 8.44 a) sơ đồ cấu trúc trigơ b) sơ đồ hai trạng thái ổn định mắc hai phần tử NO

trạng thái cân bằng bền; tại một thời điểm nhất định trigơ nhận sẽ ở một trong hai trạng thái đó. Bộ NO cũng có hai trạng thái: tùy thuộc vào mức tín hiệu vào là 0 hay 1 mà lối ra

của NO có thể là 1 hay 0. Tuy nhiên NO không phải là trigơ vì nó luôn cần duy trì tín hiệu ở đầu vào để giữ nguyên trạng thái. Ở trigơ, với một tổ hợp tín hiệu nào đó đặt trigơ vào một trạng thái xác định thì ngay cả khi không duy trì tổ hợp tín hiệu

đó, trigơ vẫn giữ nguyên trạng thái. Muốn chuyển trigơ sang trạng thái mới cần có một tổ hợp tín hiệu mới tiếp theo. Như vậy là trigơ có khả năng “nhớ” trạng thái của nó. Đó là cái khác của trigơ so với NO. Từ phân tích trên ta thấy cấu tạo của trigơ phải gồm hai phần: phần nhớ trạng thái và phần điều khiển (hình 8.44a). Phần điều khiển dùng để xác định và điều khiển trạng thái của trigơ.

Xét hoạt động của mạch gồm hai phần tử NO (đảo) đầu tráo đầu đuôi như ở hình 8.44.b. Khi mắc nguồn cho sơ đồ thì ngẫu nhiên sơ đồ sẽ nhận một trong hai trạng thái có thể. Giả sử trạng thái đó là ra của NO_1 là mức 0, ra của NO_2 là mức 1. Trạng thái này sẽ duy trì cho tới khi ngắt nguồn. Sau khi ngắt nguồn ta lại nối nguồn trở lại, sơ đồ có thể ở trong trạng thái cũ hoặc trong trạng thái ngược lại. Nếu sơ đồ đối xứng một cách lý tưởng thì xác suất để xuất hiện một trạng thái xác định là 0,5. Sơ đồ vừa xét trên là sơ đồ không điều khiển, nó nhớ trạng thái một cách ngẫu nhiên.

Muốn thay đổi trạng thái của mạch theo ý muốn cần đưa thêm vào sơ đồ mạch điều khiển để phân biệt tín hiệu đặt lên lối vào và để chuyển (thường gọi là lật) trạng thái của trigơ theo ý muốn.

Trigơ có hai lối ra cơ bản Q và $\bar{Q}$ (ứng với hai vế của sơ đồ hai trạng thái ổn định) và một số lối vào nào đó. Trigơ số được xây dựng khá nhiều loại, ta bắt đầu xét từ Trigơ RS không đồng bộ là loại cơ bản nhất để tạo nên các trigơ số phức tạp khác.

8.12.1. Trigơ RS.

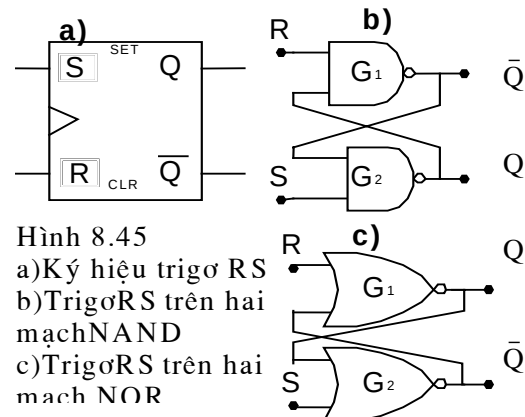
a) Trigơ RS không đồng bộ:

Trigơ RS không đồng bộ có ký hiệu như trên hình 8.45a. Nó có thể được cấu tạo từ hai cổng NAND hoặc hai cổng NOR.

Hình 8.45b là hai trigơ RS tạo trên hai cổng NAND, ứng với hệ logic:

$$\left. \begin{aligned} \bar{Q} &= R \cdot Q \\ Q &= \bar{R} \cdot \bar{Q} \end{aligned} \right\} \quad (8.54)$$

Mạch có đầu vào S đầu vào xác lập (set - xác lập 1), R đầu vào xóa (reset - xác lập 0); hồi tiếp từ đầu ra của cổng này đến đầu vào của cổng kia. Mạch có bảng trạng thái 8.14. Giả sử xuất phát thì $R=1, S=0$ (Hình 8.46) nên $Q=1$ và $\bar{Q}=0$. Tại thời điểm t_2 xung R ở lối vào của G_1 kết thúc, ở lối vào nội bộ là $Q=1$ nên nó chuyển trạng thái $\bar{Q}=1, Q=0$. Khi $t=t_3$ thì R lại trở về mức 1, nhưng $Q=0$ nên nó giữ nguyên trạng thái. Thời điểm t_4 thì S nhảy xuống mức 0 nên

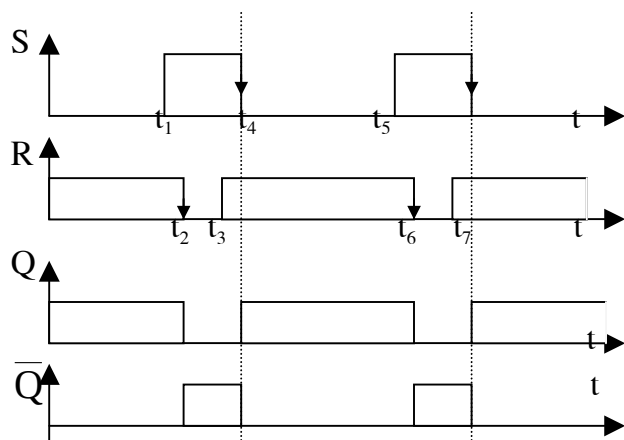


Hình 8.45
a) Ký hiệu trigơ RS
b) Trigơ RS trên hai mạch NAND
c) Trigơ RS trên hai mạch NOR

Bảng 8.14

R_n	S_n	Q_{n+1}
0	0	Q_n
1	0	0
0	1	1
1	1	Cấm

Hình 8.46. Đồ thị tín hiệu giải thích nguyên lý làm việc của trigơ hình 8.45b



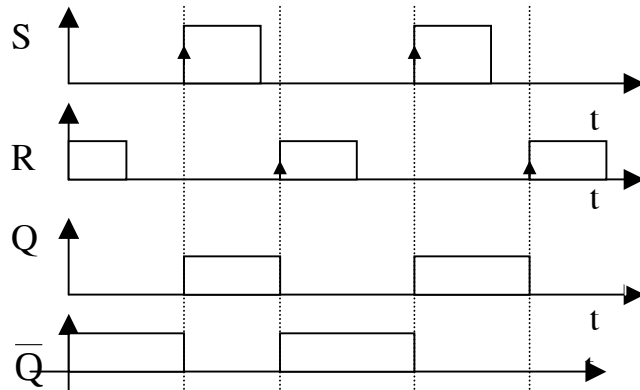
lỗi ra của G2 là $Q=1$, mạch chuyển trạng thái : $Q=1, \bar{Q}=0$. Như vậy mạch chuyển trạng thái ứng với các sườn sau của xung tác động ngoài.

Mạch trigơ hình 8.45c xây dựng trên hai cổng NOR có bảng trạng thái 8.15. và đồ thị tín hiệu hình 8.47. Xét tương tự như trên nhưng chú ý rằng đầu ra của NOR

Bảng 8.15

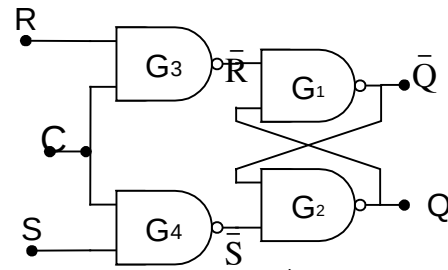
R_n	S_n	Q_{n+1}
0	0	Cấm
1	0	0
0	1	1
1	1	Q_n

Hình 8.47. Đồ thị tín hiệu giải thích nguyên lý làm việc của trigơ hình 8.45c



chỉ bằng 1 khi cả hai đầu vào đều bằng 0, sẽ thấy trigơ chỉ chuyển trạng thái ứng với sườn trước của các xung tác động.

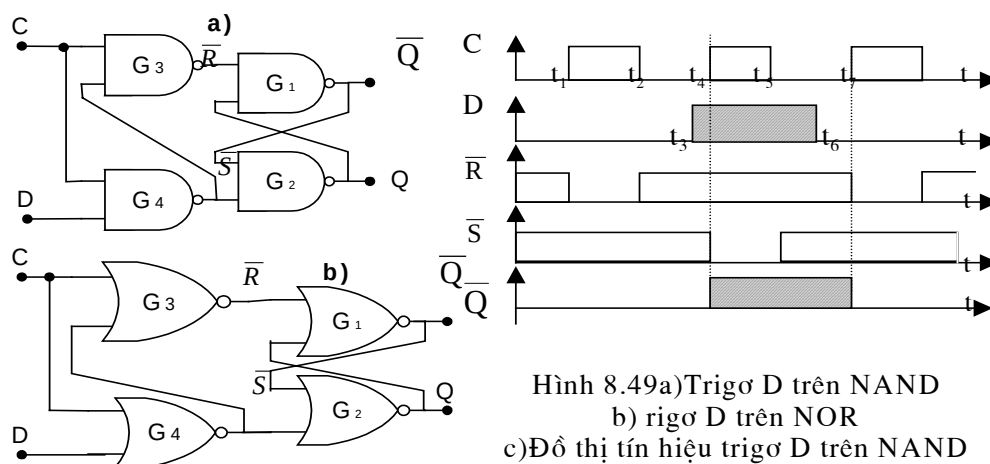
b) Trigo RS đồng bộ: Các trigơ RS dùng để nhớ thông tin nhị phân. Ta muốn rằng trigơ phải phản ứng với những tín hiệu tác động tại những thời điểm xác định. Những thời điểm này được xác định bởi tín hiệu đồng bộ C. Hình 8.48 là trigơ đồng bộ tĩnh xây dựng trên bốn cổng NAND: hai cổng G_1 - G_2 lập thành trigơ không đồng bộ như vừa xét trên, hai cổng G_3 - G_4 lập thêm một lối vào phụ C cùng với hai lối vào R-S. Khi $C=0$ thì $\bar{R}=\bar{S}=1$, theo bảng 8.14 trigơ nhớ trạng thái trước đó. Còn khi $C=1$ thì nó hoạt động bình thường như một trigơ không đồng bộ như đã xét trên. Như vậy C như là một tín hiệu đồng bộ hay xung nhịp.



Hình 8.48. Trigo đồng bộ

8.12.2. Trigo giữ chậm(delay)-hay trigơ D.

Trigo loại này có một đầu vào tín hiệu D, một đầu vào đồng bộ C. Tín hiệu đầu ra Q bị trễ (giữ chậm lại) một nhịp của tín hiệu đồng bộ C. Hình 9.49 là hai sơ đồ trigơ D xây dựng trên NAND và NOR. Xét nguyên lý làm việc sơ đồ hình 8.49a. Trạng thái khởi đầu vì $C=D=0$ nên $\bar{R}=\bar{S}=1$, giả sử trigơ ở trạng thái $Q=0, \bar{Q}=1$. Tại thời điểm t_1 (hình 8.49c) có xung nhịp $C=1$ thì cả hai đầu vào G_3 đều là 1 nên $\bar{R}=0$ mạch giữ nguyên trạng thái. Khi xung này kết thúc ($t=t_2$) thì $\bar{R}$ lại là 1, mạch như lúc xuất phát. Khi $t=t_3$ có xung tín hiệu vào D nhưng không có xung nhịp nên mạch vẫn ở trạng thái trên. Khi $t=t_4$ có cả xung nhịp và xung tín hiệu thì mạch chuyển

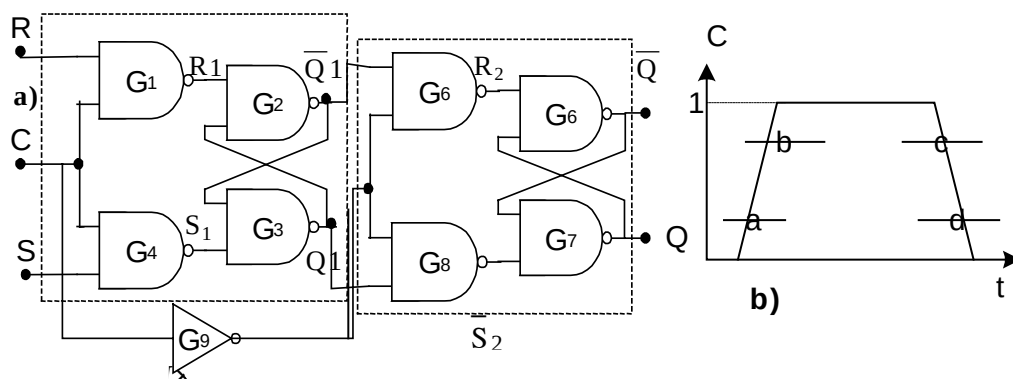


mạch thái : đầu ra của G4 là $\bar{S}=0$, ra của G4 vẫn là $\bar{R}=1$, nên $\bar{Q}=0, Q=1$. Kết thúc xung nhịp khi $t=t_5$ thì $\bar{S}$ trở lại giá trị 1, nhưng $\bar{Q}=0$ nên mạch giữ nguyên trạng thái. Khi xuất hiện xung nhịp $C=1 (t=t_6)$ thì đầu ra của G2 là $Q=0$, mạch chuyển trạng thái. Như vậy từ xung đầu và D có độ rộng t_6-t_3 ta nhận được xung trễ ở đầu ra Q có độ rộng t_7-t_4 , bằng chu kỳ T của xung nhịp.

Phân tích tương tự cho mạch hình 8.49b chú ý tới tính chất của NOR sẽ nhận được cùng kết quả.

8.12.3. Trơ chính-phụ M-S (main-sub).

Để ghi -đọc tín hiệu được an toàn ở trơ người ta tiến hành khoá đầu vào của nó khi đọc tín hiệu ở đầu ra và khoá đầu ra khi ghi tín hiệu vào đầu vào (chánh tác động của xung nhiễu). Muốn vậy lập một trơ chính M từ G_1 đến G_4 và một trơ phụ S từ G_5 đến G_8 như ở hình 8.50. Chúng được điều khiển bởi cùng một nguồn xung nhịp nhưng ngược pha nhau nhờ công G_9 . Nhờ vậy mà khi xung C có sườn trước > mức a thì xung cực tính âm đã đủ khoá chắc chắn trơ phụ, xung lớn hơn mức b (hình 8.50b) tín hiệu được ghi vào trơ chính. Ở sườn sau của xung khi C giảm xuống quá



Hình 8.50. Cấu trúc của trơ MS

mức c thì trigơ chính bị khoá, cách ly nó với lối vào; khi C giảm xuống dưới mức d thì trigơ phụ mở, tín hiệu được chuyển sang trigơ phụ.

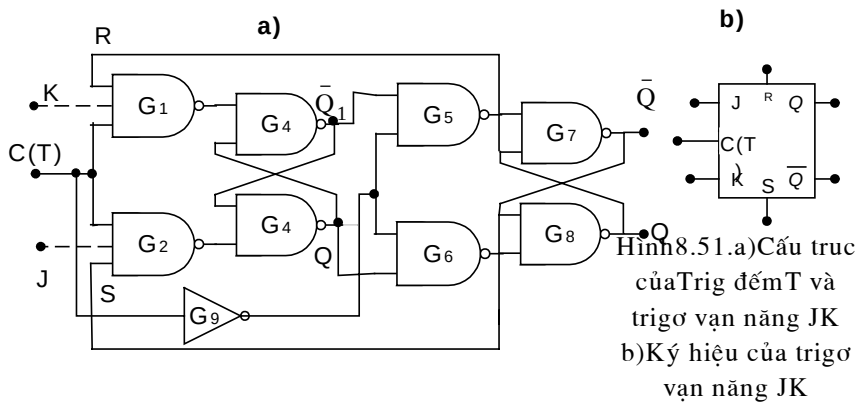
8.12.4. Các trigơ đếm. Từ trigơ MS cách lập thêm hai vòng hồi tiếp $Q=R, S=\bar{Q}$ sẽ được trigơ đếm T như ở hình 8.51 (trigơ chia tần.). Khi lập thêm hai của phụ ở các cổng G_1, G_2 sẽ có trigơ JK vạn năng. Trigơ sẽ có năm lối vào: C (hoặc T) - xung nhịp, hai lối vào điều khiển J, K, hai lối vào R, S xác lập 0 và 1. Nhờ vòng hồi tiếp $S=\bar{Q}, R=Q$ Tín hiệu ra bị đảo qua mỗi sườn âm của xung nhịp (hình 8.52), ứng với bảng trạng thái 8.16. Tại lối ra sẽ xuất hiện dãy xung có tần số bằng một nửa tần số của xung nhịp C.

Phương trình đặc trưng của trigơ đếm có dạng:

$$Q_{n+1} = [T\bar{Q} + \bar{T}Q]n \quad (8.55)$$

Phương trình đặc trưng của trigơ JK: $Q_{n+1} = [J\bar{Q} + \bar{K}Q]n \quad (8.56)$

Các phương trình trên cho phép xác định trạng thái nhịp $n+1$ của trigơ khi biết các biến đầu vào và trạng thái hiện tại của trigơ.

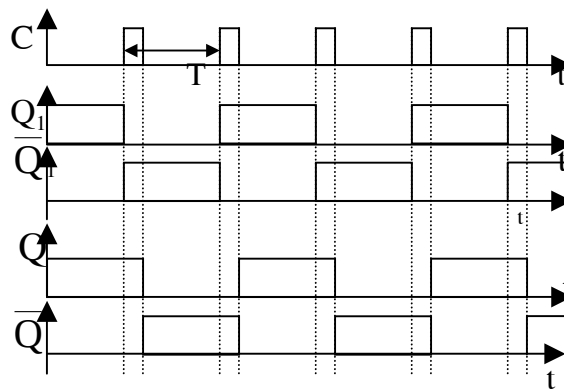


Hoàn toàn tương tự như trigơ RS nếu coi đầu J như đầu xác lập R, đầu K như đầu xoá S, sẽ có bảng trạng thái 8.17. Từ bảng này ta thấy, nếu $J=K=0$ thì tín hiệu ra giữ nguyên trạng thái đã có Q_n . Khi $J \neq K$ thì tín hiệu ra phụ thuộc

Bảng 8.16

C_N	Q_{N+1}
0	Q_N
1	$\bar{Q}_N$

Hình 8.52 Đồ thị giải thích nguyên lý làm việc của trigơ đếm

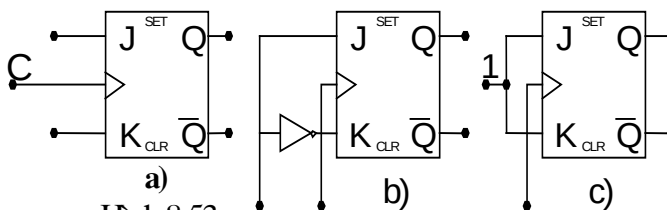


theo J. Khi $J=K=1$ thì tín hiệu ra thay đổi theo mỗi nhịp đếm, tức là thay đổi theo

mỗi sườn âm của xung nhịp. Trơ JK được gọi là vạn năng vì từ nó dễ dàng tạo ra trơ đếm T, delay D, RS đã xét. Ví dụ hình 8.53a có trơ sử dụng trơ JK như một trơ RS đồng bộ với $R=J, S=K$. Hình 8.53b tạo trơ D từ trơ JK với việc mắc thêm một cổng đảo. Ở mạch hình 8.53c nếu duy trì mức 1 ở JK sẽ được một trơ đếm.

Bảng 8.17

J_n	K_n	Q_{n+1}
0	0	Q_n
0	1	0
1	0	1
1	1	$\overline{Q}$

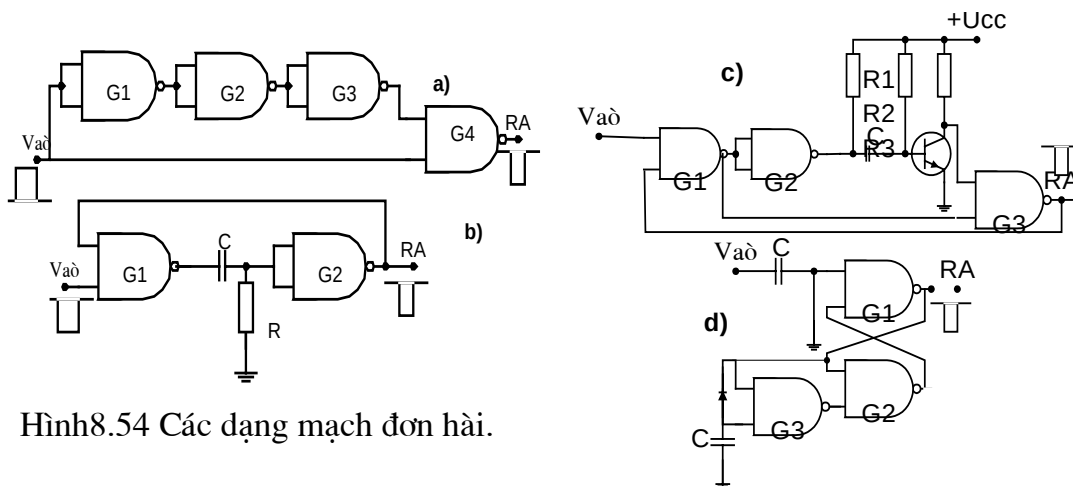


Hình 8.53

Trong các trơ JK nếu sử dụng hai cổng vào G_1, G_2 là loại nhiều đầu vào thì sẽ có trơ JK nhiều đầu vào. Khi dùng nếu đầu vào nào không đến thì chúng được đấu với mức 1 để chống nhiễu

8.13 MẠCH ĐƠN HÀI .

Mạch đơn hài là mạch tạo ra các xung vuông có độ dài xác định từ các xung vuông đầu vào ,tức là làm co hoặc giãn xung đầu vào. Hình 8.54a là một mạch đơn hài cấu tạo từ các cổng TTL. Độ dài của xung ra được xác định bởi thời gian trễ của



Hình 8.54 Các dạng mạch đơn hài.

các cổng 1,2,3 và là một đại lượng không đổi. Độ trễ của tín hiệu được xác định bởi độ trễ của cổng 4. Mạch này không kinh tế. Mạch hình 8.54b có thể giãn hoặc co xung tùy ý với độ rộng của xung ra xấp xỉ bằng $t_{Xra} \approx RC$, không phụ thuộc vào độ rộng xung vào. Hồi tiếp được thực hiện từ đầu ra của cổng 2 đến đầu vào của cổng 1; cổng 1 chỉ thay đổi trạng thái khi cổng 2 chuyển trạng thái. Trong hình 8.53c, ba cổng liên kết qua một transistor, độ rộng xung ra $t_{Xra} \approx 0,8R_2C$. Giá trị của điện trở R_2 được xác định từ tham số h_{21e} của transistor, cỡ vài chục $K\Omega$.

Mạch hình 8.54b có thể giãn hoặc co xung tùy ý với độ rộng của xung ra xấp xỉ bằng $t_{Xra} \approx RC$, không phụ thuộc vào độ rộng xung vào. Hồi tiếp được thực hiện từ đầu ra của cổng 2 đến đầu vào của cổng 1; cổng 1 chỉ thay đổi trạng thái khi cổng 2 chuyển trạng thái. Trong hình 8.53c, ba cổng liên kết qua một tranzisto, độ rộng xung ra $t_{Xra} \approx 0,8R_2C$. Giá trị của điện trở R_2 được xác định từ tham số h_{21e} của Sơ đồ này có tính chống nhiễu cao. Sơ đồ đơn hài hình 8.54d sử dụng trigơ RS, nó cho dạng xung ra khá đẹp. ở trạng thái đầu đầu vào của cổng 1 là mức 1, đầu ra là mức không, do vậy cả hai lối vào của cổng 3 và lối vào nội bộ của cổng 1 đều là mức 0, lối ra của cổng 2 là mức 1, đặt lên lối vào nội bộ của cổng 1.

8.14. MẠCH ĐA HÀI TỰ DAO ĐỘNG SỐ.

Có thể dùng các mạch cổng để xây dựng các mạch đa hài tự dao động với cấu trúc khá đơn giản. Hình 8.55a là một mạch đa hài có một đầu vào điều khiển. Xung đầu ra đối xứng có độ rộng $t_x = RC$ và có độ rộng 1:1. Nếu lối vào là 1 thì sẽ có xung lối ra, nếu lối vào là 0 thì sẽ không có dao động. Việc điều khiển như vậy chỉ thích hợp trong một khoảng nào đó của R , ra khỏi khoảng đó sơ đồ sẽ mất ổn định.

Trong sơ đồ đa hài hình 8.55b thì C quyết định độ rộng của xung, R quyết định độ rộng của xung. Mạch đa hài đơn giản hình 8.55c đơn giản với hai mạch cổng, có thể có thể tạo tần số từ vài Hz đến vài Mhz. Tần số được xác định:

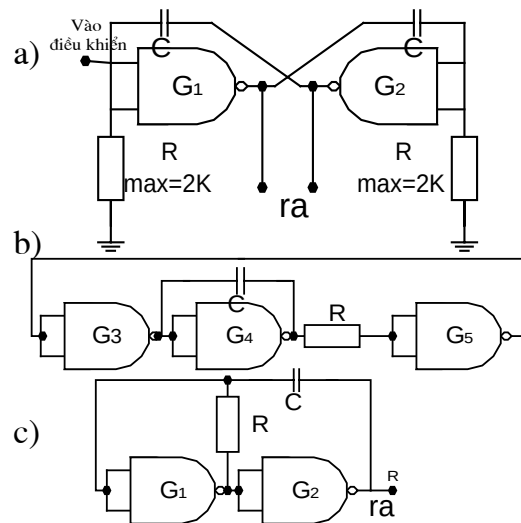
$$f = \frac{1}{3RC} \quad (8.57)$$

Trong đó R biến đổi trong khoảng hẹp, còn C biến đổi trong khoảng rộng.

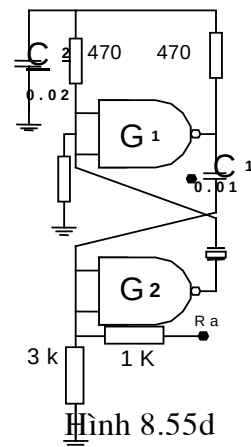
Mạch hình 8.56d có mắc thêm thạch anh 100 KHz để tăng thêm độ ổn định. ở đây tần số của dao động quyết định bởi tần số của thạch anh, tụ C_2 để khử các dao động ký sinh ở tần số cao.

8.15. BỘ ĐẾM.

Người ta tạo ra các bộ đếm thuận (đếm cộng xung hay đếm tiến), đếm nghịch (đếm trừ xung hay đếm lùi) hoặc đếm thuận – nghịch bằng cách ghép thích hợp các trigơ đếm.



Hình 8.55.2, a, b



Hình 8.55d

Một bộ đếm tổng quát có thể đếm được (n-1) xung, còn xung thứ n đưa nó về trạng thái ban đầu; ta nói dung lượng của bộ đếm là (n-1) hay bộ đếm modun n. Trơ chính là bộ đếm modun 2, là bộ đếm cơ sở để tạo ra bộ đếm modun bất kỳ và số lượng xung đếm được trong bộ đếm tính trong hệ nhị phân.

Bảng 8.18

8.15.1. Các bộ đếm nhị phân.

Nếu ghép N trơ đếm liên tiếp nhau ta sẽ tạo được một bộ đếm modun 2^N hay dung lượng đếm tối đa là $2^N - 1$. Tuy nhiên vì nhiều lý do công nghệ và kỹ thuật khác nhau người ta ghép liên tiếp tới 4 trơ, $N=4$. Đặc biệt nếu biểu diễn số dưới dạng mã nhị thập phân BCD thì phương pháp ghép này sẽ tạo nên một decac đếm cơ sở, cho phép tạo ra các bộ đếm dung lượng bất kỳ bằng cách ghép nối thích hợp. Với $N=4$ (modun $2^4=16$) thì dung lượng bộ đếm là 15 xung, ứng với bảng trạng thái 8.18 và đồ thị thời gian hình 8.56.

Từ bảng trạng thái 8.18 ta có một số nhận xét quan trọng sau đây đối với các bộ đếm cộng xung:

1. ột trơ bất kỳ chỉ chuyển trạng thái khi trơ cấp thấp hơn kề nó chuyển từ 1 về 0.
2. Một trơ bất kỳ chỉ chuyển trạng thái khi tất cả các trơ cấp thấp hơn nó đã ở trạng thái 1.

Nhận xét thứ nhất cho phép cho phép ta xây dựng các bộ đếm không đồng bộ (kiểu nối tiếp), nhận xét sau cho phép xây dựng các bộ đếm đồng bộ (kiểu song song) với các đặc điểm và tính chất khác nhau. Với các bộ đếm lùi (đếm trừ xung) thì các nhận xét trên là ngược lại. Ta xét một số bộ đếm thông dụng.

a) Bộ đếm nhị phân kiểu nối tiếp (không đồng bộ).

Hình 8.57 là bộ đếm nối tiếp modun 16 cấu trúc từ bốn trơ JK dạng MS (trên các phân tử NAND) $F_0 \div F_3$ ứng với bảng 8.17. Đặc điểm của bộ đếm này là:

1. Xung cần đếm đưa vào tuần tự tại lối vào đồng bộ C của trơ đầu tiên F_0 . Các trơ cấp cao hơn được mắc với đầu ra Q của trơ cấp thấp hơn kề với nó.
2. Trước khi đếm thì xung xoá R phải xuất hiện trước dãy xung đếm để thiết lập trạng thái ban đầu $F_0=F_1=F_2=F_3=0$.

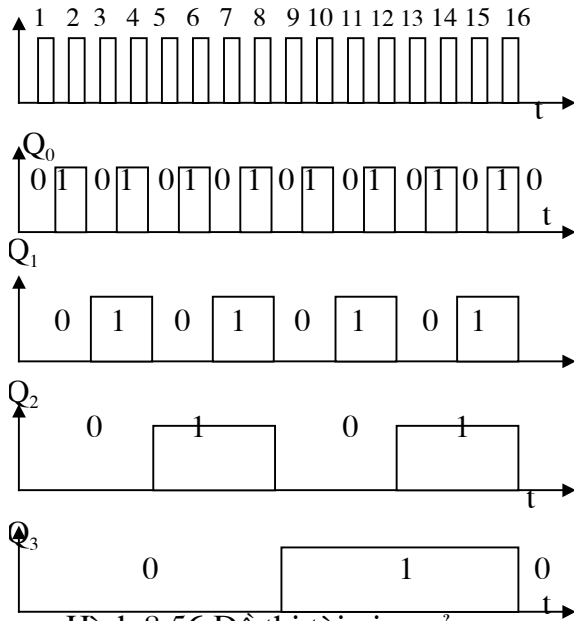
Số xung vào	Trạng thái trơ đếm			
	(2^3)	(2^2)	(2^1)	(2^0)
	F_3	F_2	F_1	F_0
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10	1	0	1	0
11	1	0	1	1
12	1	1	0	0
13	1	1	0	1
14	1	1	1	0
15	1	1	1	1
16	0	0	0	0

3. Các trigơ $F_0 \div F_3$ sẽ chuyển trạng thái của nó khi các xung đưa vào của đồng bộ C của nó chuyển từ 1 về 0; muông vậy tất cả các cửa JK đều phải ở mức 1.

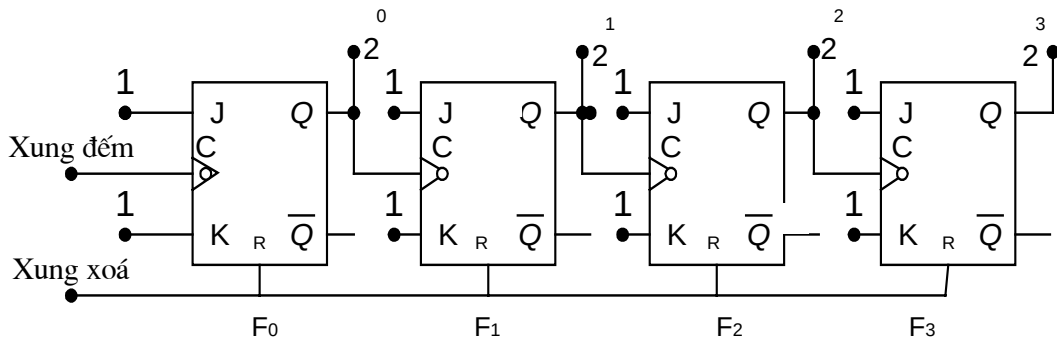
4. Nếu dùng trigơ các $F_0 \div F_3$ là loại trigơ cấu tạo từ NOR chuyển trạng thái theo sườn dương của xung (từ 0 sang 1) thì bộ đếm cấu trúc như hình 8.57 sẽ là bộ đếm lùi (trừ xung). Muốn chuyển sang đếm tiến (cộng xung) cần nối các đầu ra $\bar{Q}_i$ tới đầu vào c_{i+1} của trigơ tiếp theo.

5. Mỗi ô trigơ F_i thực hiện chia đôi tần số của dãy xung vào.

6. Muốn tăng dung lượng đếm cần tăng số trigơ, khi dùng n trigơ sẽ đếm được 2^{n-1} xung; tuy nhiên sẽ có sự tích



Hình 8.56. Đồ thị thời gian của tín hiệu trong bộ đếm cơ sở



Hình 8.57. Bộ đếm nối tiếp

lũy trữ giữa dãy xung vào và dãy xung ra làm giảm tốc độ đếm.

b) Bộ đếm nhị phân song song (đồng bộ)

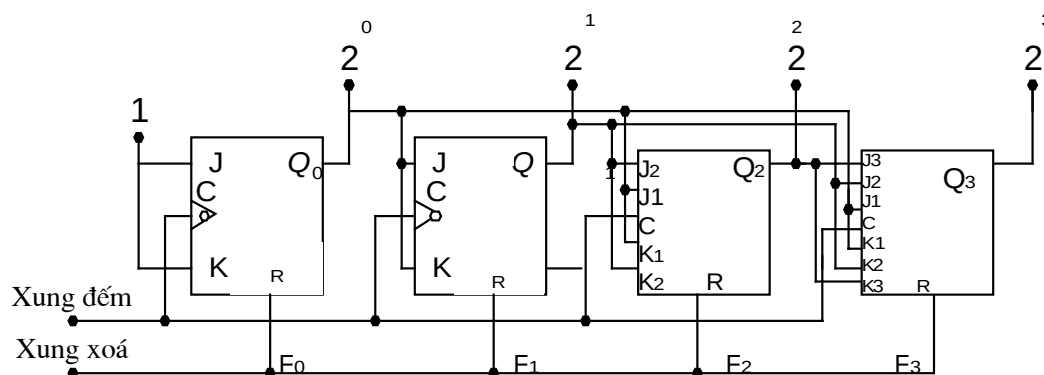
Hình 8.58 là cấu trúc của một bộ đếm nhị phân đồng bộ bốn bit dùng trigơ JK kiểu MS ($F_0 \div F_3$). Mạch này có một số đặc điểm sau:

1. Trong các bộ đếm nối tiếp xung đếm chỉ đưa tới vào nhịp của F_0 nên có hiện tượng tích lũy với các trigơ phía sau và yêu cầu chu kỳ của xung đếm phải lớn hơn thời gian trễ của các trigơ $T_d > \sum t_{trễ}$, nên tốc độ làm việc bị hạn chế. Trong bộ đếm song song các xung đếm đồng thời được đưa vào các cửa vào nhịp của các trigơ, các lỗi

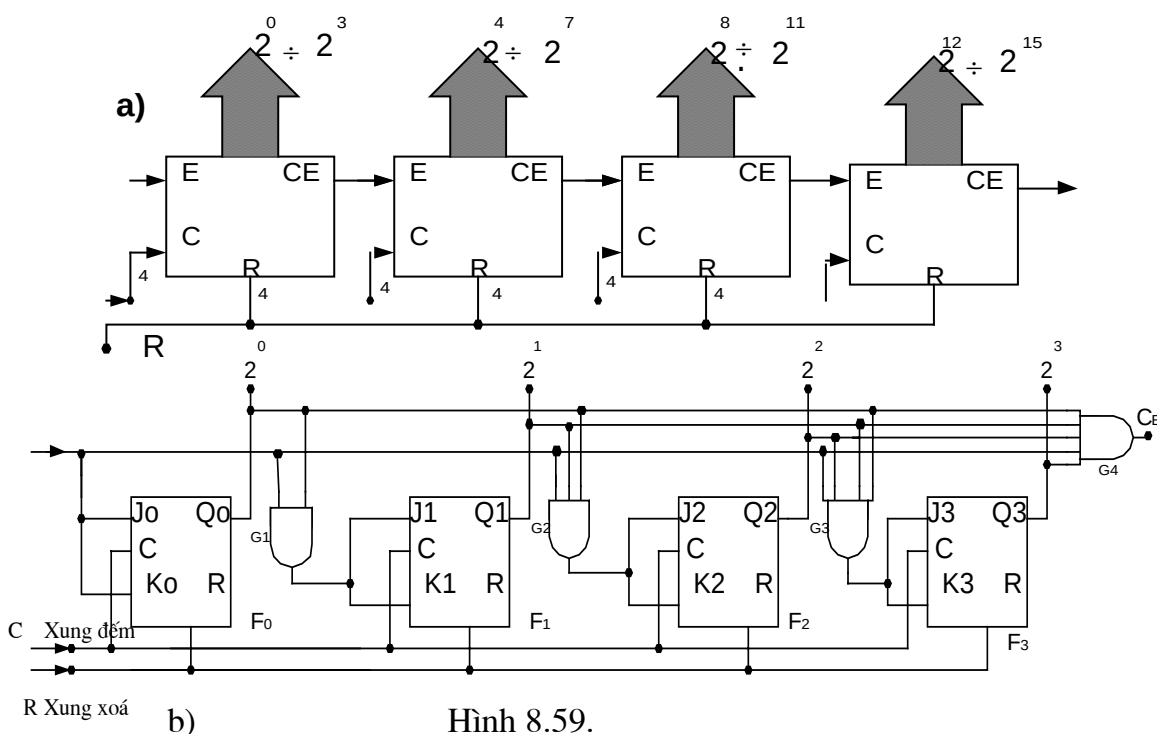
vào JK được dùng để điều khiển quá trình lật của các trigơ tương tự như ở bảng 8.18 đã nêu trên nên thời gian trễ chỉ bằng thời gian trễ của một trigơ.

2.Theo bảng 8.18 thì F_0 lật ứng với mỗi xung nhịp(nhịp đếm)đặt tới,muốn vậy với F_0 thì $J=K=1$. F_1 chỉ lật khi có xung đếm và $Q_0=1$. Tương tự F_2 chỉ lật khi có xung nhịp và $Q_0=1, Q_1=1$; F_3 chỉ lật khi có xung nhịp và $Q_0=1, Q_1=1, Q_2=1$. Các cửa JK được nối với Q_0, Q_1, Q_2 để thực hiện các điều kiện trên.

3.Khi cần đếm với dung lượng lớn hơn người ta ghép thêm các trigơ vào sau F_3 và ghép thành từng nhóm 4bit một (vì số lượng đầu JK có hạn)



Hình 8.58. Bộ đếm song song



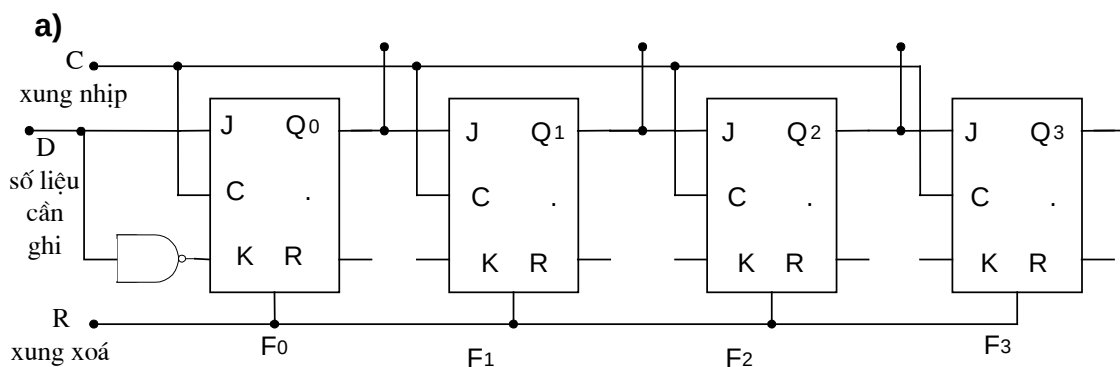
Hình 8.59.

Điều kiện tạo các tín hiệu điều khiển J,K và tạo tín hiệu nhớ CE là cần có đầu vào E khống chế cả nhóm:

$$\left. \begin{array}{l} C_E = Q_0 \cdot Q_1 \cdot Q_2 \cdot Q_3 \cdot E \\ J_3 = K_3 = Q_0 \cdot Q_1 \cdot Q_2 \cdot E \\ J_2 = K_2 = Q_0 \cdot Q_1 \cdot E \\ J_1 = K_1 = Q_0 \cdot E \\ J_0 = K_0 = E \end{array} \right\} \quad (8.58)$$

Điều kiện (8.58) kết hợp với $C=1$ chính là điều kiện làm việc bình thường của bộ đếm song song 4 bit hình 8.58; chỉ khác là khi bị đầy ($Q_0=Q_1=Q_2=Q_3=1$) sẽ tạo ra tín hiệu C_F để đưa tới decac đếm 16 cao hơn.

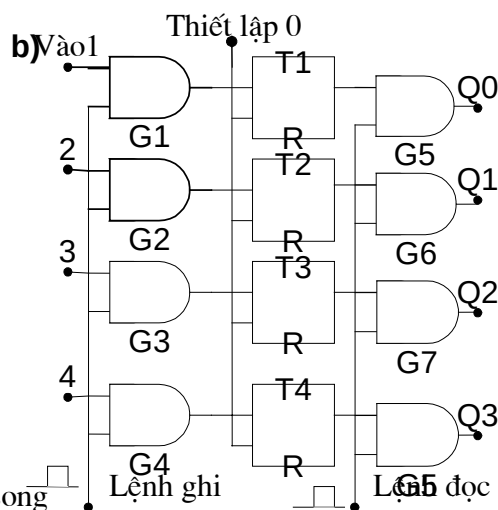
Các thông tin nhị phân có thể tồn trữ nhờ các trigơ có vai trò như một ô nhớ nhị phân. Đầu nhiều trigơ D như hình 8.60a sẽ được một bộ ghi dịch: mỗi khi có xung nhịp đặt vào cửa nhịp thì thông tin vào cửa D sẽ được dịch từ một ô sang ô



Bảng 8.19

Nhip	Q0	Q1	Q2	Q3
0	0	0	0	0
1	1	1	1	1
2	2	2	2	2
3	3	3	3	3
4	4	4	4	4
5	5	5	5	5
6	6	6	6	6
7	7	7	7	7

Hình 8.60.

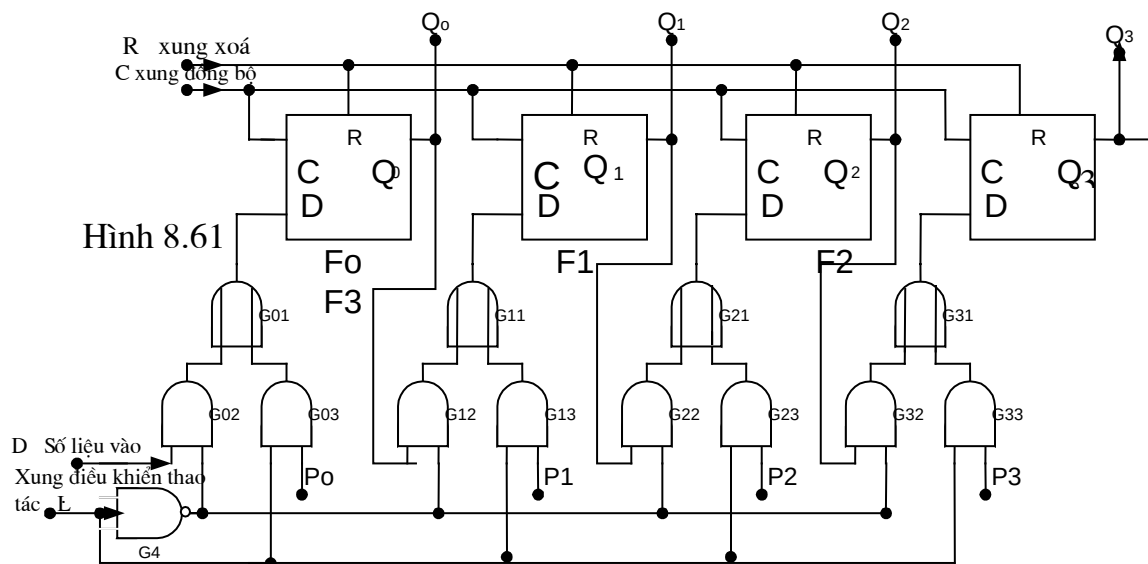


tiếp theo. Đây là phương pháp ghi nối tiếp thông tin vào các ô nhớ. Trong sơ đồ ghi dịch 4 bit này với khả năng ghi và nhớ 4 bit nhị phân cho phép lấy thông tin ra đồng thời tại $Q_0 \div Q_3$ theo kiểu song song sau 4 nhịp ghi nối tiếp hoặc lấy ra lần lượt tại Q_3 các thông tin ghi vào trước đó 4 nhịp. (Bảng 8.19)

Ngoài ra có thể lập mạch ghi dịch để ghi song song (đồng thời) vào các ô nhớ như ở hình 8.60b. Các cổng $G_1 \div G_4$ để điều khiển việc ghi thông tin vào khi có lệnh (xung) ghi. Các cổng $G_5 \div G_8$ để đọc thông tin ra khi có lệnh (xung) đọc. Các thao tác ghi-đọc đều thực hiện đồng thời với 4 bit thông tin. Sơ đồ này không cho phép dịch thông tin giữa các ô nhớ trên cả thanh ghi 4 bit.

Có thể kết hợp các ưu điểm của cả hai cách ghi dịch nối tiếp và song song để sử dụng linh hoạt các ưu điểm của mỗi cách, đồng thời có thể chuyển các bit thông tin nối tiếp thành song song và ngược lại. Hình 8.61 là một bộ ghi dịch như vậy với 4 trigơ D và các cổng logic phụ. Số liệu có thể đưa vào nối tiếp ở lối vào D hay song song $P_0 \div P_3$ tùy theo xung điều khiển L và xung nhịp C. Khi $L=0$ thì với xung nhịp C tín hiệu sẽ được dịch phải 1 bit hướng $F_0 \rightarrow F_3$. Khi $L=1$ thì nhờ xung nhịp C thông tin $P_0 \div P_3$ sẽ được đưa đồng thời và $F_0 \div F_3$ nhờ nhóm các mạch logic phụ G_0, G_1, G_2 và G_3 . Việc lấy ra cũng có thể song song ở $F_0 \div F_3$ hay tuần tự theo từng nhịp ở đầu ra D.

Hình 8.61 là mạch ghi dịch kết hợp ,cho phép phát huy hết ưu điểm củ mỗi loại sơ đồ trên.



8.17. BỘ BIẾN ĐỔI MÃ VÀ GIẢI MÃ.

Các bộ biến đổi mã thực hiện việc chuyển đổi cách biểu diễn của một số nhị phân ở dạng này sang dạng khác, nhờ đó quá trình gia công xử lí, ghi nhớ hay hiển thị kết

quả thông tin được thuận lợi hơn. Trong phần này sẽ đề cập tới một số dạng biến đổi và giải mã điển hình nhất.

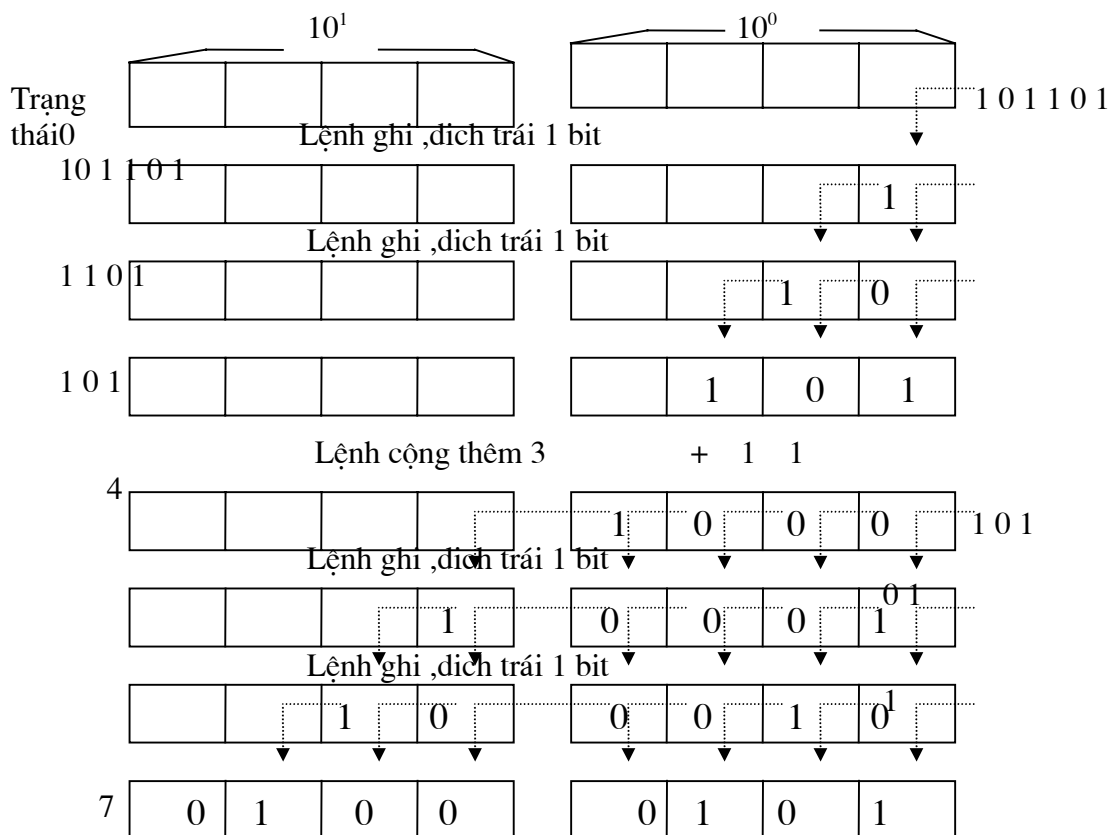
8.17.1 Bộ biến đổi mã nhị phân - mã thập phân (8421 - BCD)

Các số nhị phân lớn hơn 2^4 có độ dài (số bit) lớn hơn 4 thường khó đọc. Theo thói quen thập phân thông thường, người ta dùng mã nhị - thập phân (BCD) trong đó mỗi số thập phân riêng rẽ được biểu diễn nhị phân bằng một số từ có độ dài 4 bit gọi là 1 decac. Như vậy một số thập phân hàng chục bao gồm 1 decac có độ dài tổng cộng 8 bit, hàng trăm gồm 3 decac có độ dài 12 bit...

Ví dụ các số thập phân: $(45)_{10}$ gồm 2 decac; $(218)_{10}$ gồm 3 decac có thể biểu diễn bằng mã BCD là:

0100	0101;	0010	0001	1000
$4 \cdot 10^1$	$5 \cdot 10^0$	$2 \cdot 10^2$	$1 \cdot 10^1$	$8 \cdot 10^0$

Biểu diễn nhị phân thuần túy của số $(45)_{10}$ là $(101101)_2$. Bộ đổi mã nhị phân sang mã thập phân có nhiệm vụ thực hiện chuyển kí hiệu ví dụ: từ số 101101 ở biểu diễn nhị phân của 45 sang 10000101 là biểu diễn của 45 ở hệ thập phân có thể dùng các bộ ghi dịch đã xét ở 3.93 để thực hiện việc biến đổi mã này với các nhận xét sau đối với các cấp biểu diễn của các số thập phân và nhị phân:



Hình 8.62. Trạng thái của các trigơ của bộ ghi dịch qua 7 nhịp xung điều khiển biến đổi mã $(101101)_2 \rightarrow (0100\ 0101)_{BCD}$

- Dịch 1 bit từ phải sang trái trong 1 decac tương đương với phép nhân với 2^1 trong hệ nhị thập phân.
- Dịch 1 bit từ phải sang trái giữa 2 decac (2 nhóm) tương đương với một phép cộng thêm 2 trong hệ thập phân ($8 \rightarrow 10$). Đặc điểm này trong hệ nhị thập phân tương đương với thêm 6 vào số nhị phân sau khi dịch hay thêm 3 vào nó trước khi dịch.
- Để loại trừ khả năng xuất hiện trong 1 decac số lớn hơn 9, việc cộng thêm 3 trước khi chuyển 1 số qua decac cao được tiến hành sớm hơn khi số trong decac thấp không quá $(5)_{10}$ hay $(0101)_{BCD}$.

Ta làm rõ các thao tác trên qua ví dụ sau với $(N)_{10} = (45)_{10}$

$$N = (45)_{10} = 1.2^5 + 0.2^4 + 1.2^3 + 1.2^2 + 0.2^1 + 1.2^0 = (101101)_2$$

Kết quả sau 7 nhịp điều khiển thể hiện qua bảng hình 6.62 đối với trạng thái của các trigơ trong bộ ghi dịch số $(45)_{10} = (101101)_2$ đã được ghi vào thanh ghi dịch 8 bit với 4 bit già thể hiện decac hàng chục và 4 bit trẻ thể hiện decac trong hàng đơn vị $(45)_{10} = (0100\ 0101)_{BCD}$ là biểu diễn của nó trong hệ nhị thập phân.

8.17.2 Bộ biến đổi mã nhị phân sang mã "1 từ n".

- Mã "1 từ n" cho tương ứng đơn trị mỗi số thập phân M từ 0 tới $(n - 1)$ với 1 hàm logic ở dạng một mintec là biểu diễn của M trong hệ đếm nhị phân. Các trạng thái ra của bộ biến đổi mã nhị phân 8421 sang mã "1 từ 16" được cho trên bảng hình 8.63
Từ bảng hình 8.63 có thể viết hệ các hàm ra $y_0 \div y_{15}$ dạng

Hình 8.63 bảng chỉ trạng thái của bộ giải mã 8421 - "1 từ 16"

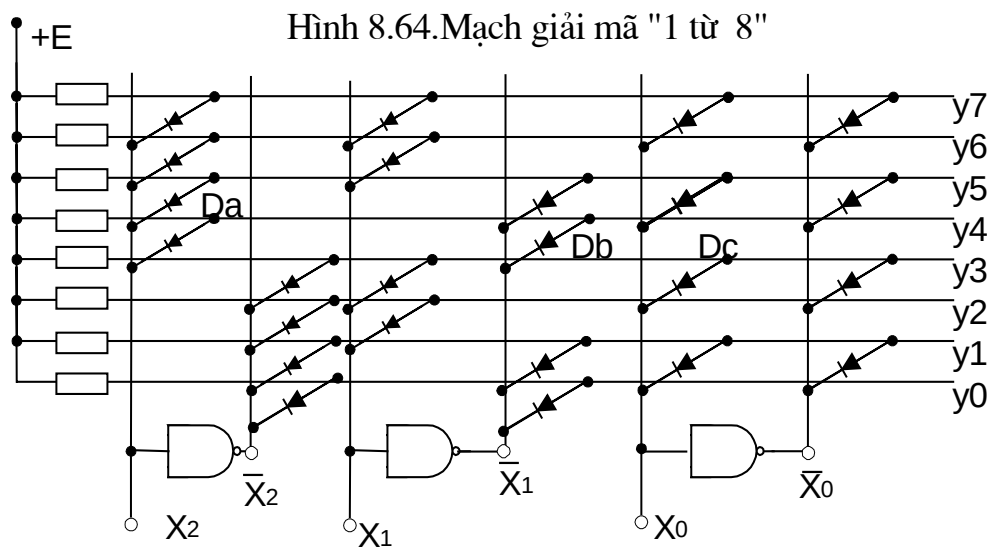
M	$2^3\ 2^2\ 2^1\ 2^0$				$y_0\ y_1\ y_2\ y_3\ y_4\ y_5\ y_6\ y_7\ y_8\ y_9\ y_{10}\ y_{11}\ y_{12}\ y_{13}\ y_{14}\ y_{15}$													
	x_3	x_2	x_1	x_0														
0	0	0	0	0														
1	0	0	0	1														
2	0	0	1	0														
3	0	0	1	1														
4	0	1	0	0														
5	0	1	0	1														
6	0	1	1	0														
7	0	1	1	1														
8	1	0	0	0														
9	1	0	0	1														
10	1	0	1	0														
11	1	0	1	1														
12	1	1	0	0														
13	1	1	0	1														
14	1	1	1	0														
15	1	1	1	1														

$$\left. \begin{aligned} y_0 &= \bar{x}_3 \bar{x}_2 \bar{x}_1 \bar{x}_0 & y_{14} &= x_3 x_2 x_1 \bar{x}_0 \\ y_1 &= \bar{x}_3 \bar{x}_2 \bar{x}_1 x_0 \dots\dots\dots & y_{15} &= x_3 x_2 x_1 x_0 \end{aligned} \right\} \quad (8.59)$$

- Có thể thực hiện các hàm (8.59) bằng một ma trận các diot điện trở cấu trúc kiểu chữ nhật, hình thang hay hình tháp. Để tiện sử dụng các ma trận giải mã được chế tạo dưới dạng IC (ví dụ SN7442/SN7445).

Hình 8.64 là một mạch giải mã giản đơn xây dựng trên diot ứng với một tổ hợp xác định của các biến x_2, x_1, x_0 , chỉ có một đầu ra y_j tương ứng có mức 1 (nhờ sự điều khiển các diot thích hợp có anot nối với hàng J chuyển sang trạng thái ngắt). Tính đơn trị của y được đảm bảo vì lúc đó các hàng $j \neq i$ đều có ít nhất là 1 diot thông

làm cho đầu ra i ở mức thấp ($y_i=0$) khi $i \neq j$. Chỉ số j chính là biểu diễn thập phân của của tổ hợp của tổ hợp lối vào $x_3 x_2 x_1$ (biểu diễn nhị phân của j). Ví dụ trên hình 8.64



thì khi $x_2=1, x_1=0, x_0=1$ thì các diot Da, Db, Dc ứng với hàng y_5 nhất và $y_5=1$, các hàng còn lại có ít nhất 1 diot thông nên $y_i=0$ với $i \neq 5=j$.

- Trong trường hợp chỉ sử dụng 10 tổ hợp đầu tiên trong bảng (3.12) ta nhận được bảng trạng thái của bộ giải mã BCD, mã "1 từ 10". Lúc đó hệ các hàm ra có dạng:

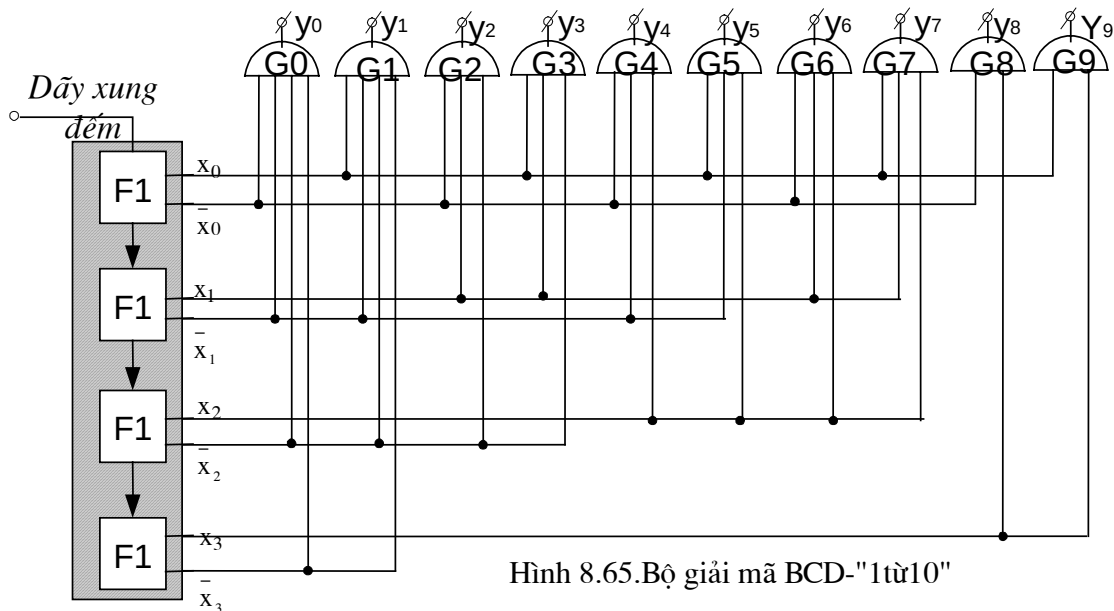
$$\left. \begin{aligned} Y_0 &= \overline{x_3 x_2 x_1 x_0} \\ Y_1 &= \overline{x_3 x_2 x_1 x_0} \\ &\dots\dots\dots \\ Y_9 &= \overline{x_3 x_2 x_1 x_0} \end{aligned} \right\} \quad (8-60)$$

Để thực hiện các hàm (8-60), có thể dùng một bộ đếm nhị phân BCD với 4 bit

(xem Đ.8.15) kết hợp với các cửa AND, như thể hiện trên hình 8.65.

ở đây cần lưu ý hệ hàm (3-60) đã được đưa về dạng tối thiểu bằng phương pháp Cacho có sử dụng 6 tổ hợp thừa ở cuối trong bảng (H.63):

$$\left. \begin{array}{ll} Y_0 = \overline{x_3} \overline{x_2} \overline{x_1} \overline{x_0} ; & Y_5 = x_2 \overline{x_1} x_0 \\ Y_1 = \overline{x_3} \overline{x_2} x_1 \overline{x_0} ; & Y_6 = x_2 x_1 \overline{x_0} \\ Y_2 = \overline{x_3} x_1 \overline{x_0} ; & Y_7 = x_2 x_1 x_0 \\ Y_3 = \overline{x_2} x_1 x_0 ; & Y_8 = x_3 \overline{x_0} \\ Y_4 = x_2 \overline{x_1} \overline{x_0} ; & Y_9 = x_3 x_0 \end{array} \right\} \quad (8-61)$$



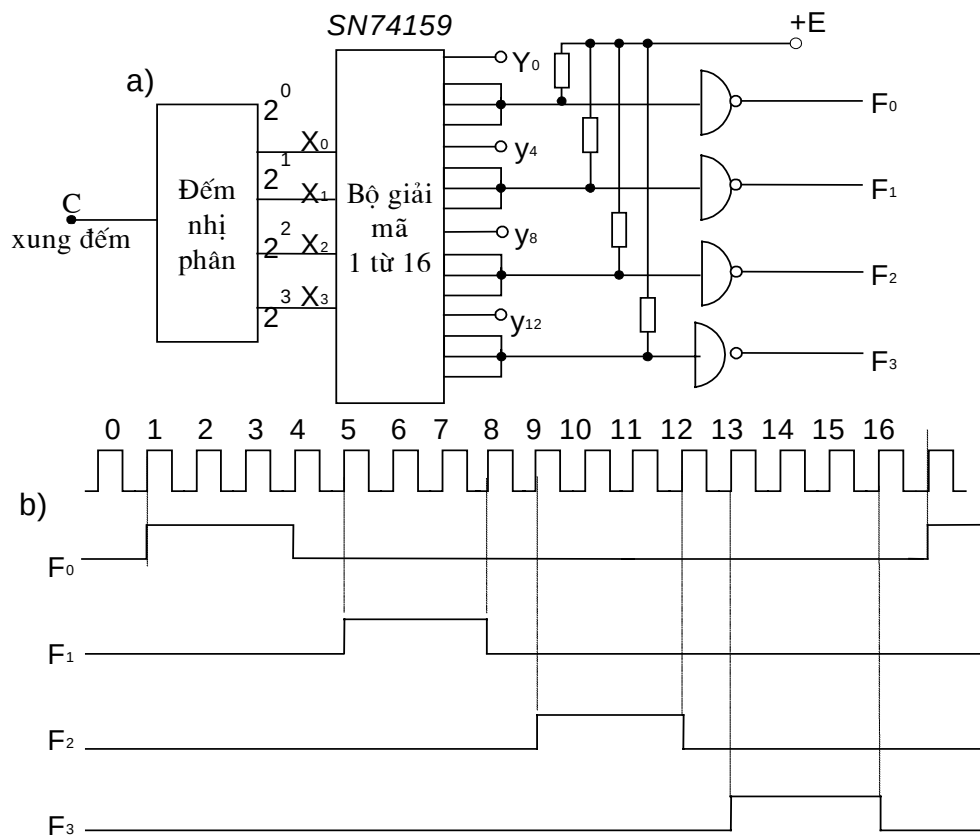
Hình 8.65. Bộ giải mã BCD- "1 từ 10"

- Bộ giải mã "1 từ n" được dùng đặc biệt thuận lợi trong việc điều khiển các thao tác trình tự khi được ghép nối tiếp sau bộ đếm nhị phân (xem h.6.66).

Tất cả các tổ hợp của biến vào được tạo ra một cách tuần tự trong bộ đếm nhị phân. Tại đầu ra của bộ giải mã "1 từ n", mỗi thời điểm chỉ có 1 đầu ra có giá trị 1. Do vậy sự kiện cần điều khiển để xảy ra vào lúc t_j nào đó có thể tạo bởi y_j tương ứng, còn nếu cùng 1 sự kiện cần xảy ra ở nhiều thời điểm khác nhau thì chỉ cần hợp các hàm ra y_j nhờ một phần tử OR.

8.17.3 Bộ giải mã nhị phân BCD - mã thập phân 7 thanh.

Bộ chỉ thị 7 thanh ký hiệu được dùng phổ biến để biểu thị kết quả thông tin bằng số thập phân nhờ đặc điểm có cấu tạo các điốt phát quang(LED) hay tinh thể lỏng bố trí như thể hiện trên hình 8.67, có thể hiển thị từ 1 đến 9.

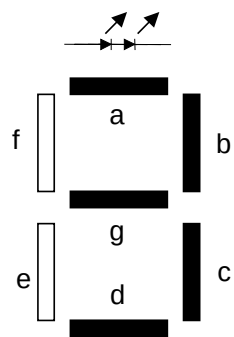


Hình 8.66 a) Bộ tạo xung điều khiển 4 pha liên tiếp cách đều nhau

b) Đồ thị giải thích hoạt động sơ đồ a)

Bảng 8.19

M	Biến vào				Hàm ra						
	A	B	C	D	a	b	c	d	e	f	g
0	0	0	0	0	0	0	0	0	0	0	1
1	0	0	0	1	1	0	0	1	1	1	1
2	0	0	1	0	0	0	1	0	0	1	0
3	0	0	1	1	0	0	0	0	1	1	0
4	0	1	0	0	1	0	0	1	1	0	0
5	0	1	0	1	0	1	0	0	1	0	0
6	0	1	1	0	0	1	0	0	0	0	0
7	0	1	1	1	0	0	0	1	1	1	1
8	1	0	0	0	0	0	0	0	0	0	0
9	1	0	0	1	0	0	0	0	1	0	0



Hình 8.67 LED 7 thanh(đoạn)

Bảng chuyển đổi của bộ giải mã BCD – mã 7 dấu cho trên bảng 8.19; ở đây các biến logic đầu vào ký hiệu là D,C,B,A và các hàm ra là a, b, c, d, e, f và g. Với mạch điều khiển bằng mức logic 0 thì bình thường, các điôt phát quang a, b, .. f, g không

phát sáng khi mức logic ra là "1". Ứng với mỗi tổ hợp nhị phân ở đầu vào, một vài trong số 7 thanh đầu ra nhận được tín hiệu "0" (thấp) kích thích chúng phát sáng và hiện thành hình số thập phân tương ứng. Cấu trúc tổ hợp của bộ giải mã này được xây dựng xuất phát từ hệ các hàm $a \neq g$ sau khi đã được tối thiểu hoá (ở đây không nêu ra). Thường chúng được kết cấu ở dạng một vi mạch có sẵn (SN7446, SN7447, D147...).

8.17.4. Bộ biến đổi mã nhị phân 8421- mã vòng GREY.

Mã Grey là một dạng mã nhị phân có tính đồng đều khoảng cách (chuyển từ 1 số này đến một số tiếp theo luôn chỉ cần thay đổi 1 bit) được sử dụng thuận lợi cho việc lưu giữ thông tin trong các phần tử nhớ một cách tiết kiệm nhất (lưu ý mã Grey không cho phép thực hiện các phép tính số học với nó).

Bảng 8.20 là bảng chuyển đổi của bộ biến đổi mã 8421 – Grey và trạng thái của nó bảng 8.21 (để viết các từ mã Grey, cần dùng bảng chuyển giống bìa Cacno 4 biến bảng , ở mỗi ô đánh số thập phân theo trật tự các ô kề nhau sau đó lần lượt viết

Bảng 8.20

	6	4	4x7	x4	4	48
	00	01	11	10		
x1	00	0	7	8	15	
x1	01	1	6	9	14	
x0	11	2	5	10	13	
x0	10	3	4	11	12	

Bảng 8.21

số thập phân	x ₃	x ₂	x ₁	x ₀	y ₃	y ₂	y ₁	y ₀	số thập phân	x ₃	x ₂	x ₁	x ₀	y ₃	y ₂	y ₁	y ₀
0	0	0	0	0	0	0	0	0	8	1	0	0	0	1	1	0	0
1	0	0	0	1	0	0	0	1	9	1	0	0	0	1	1	0	1
2	0	0	1	0	0	0	1	1	10	1	0	1	0	1	1	1	1
3	0	0	1	1	0	0	1	0	11	1	0	1	1	1	1	1	0
4	0	1	0	0	0	1	1	0	12	1	1	0	0	1	0	1	0
5	0	1	0	1	0	1	1	1	13	1	1	0	1	1	0	1	1
6	0	1	1	0	0	1	0	1	14	1	1	1	0	1	0	0	1
7	0	1	1	1	0	1	0	0	15	1	1	1	1	1	0	0	0

các từ mã với trị $x_0 \div x_3$ ghi ngoài mép các hàng và cột, kết quả thao tác này cho các hàm ra $y_3 \div y_0$ tương ứng).

Việc xây dựng cấu logic bộ chuyển mã xuất phát từ viết bìa cacno cho các hàm

Bảng 8.22

		x_3	x_2	
	00	01	11	10
x_1	00		1	1
x_0	01		1	1
	11		1	1
	10		1	1

		x_3	x_2	
	00	01	11	10
x_1	00	1		1
x_0	01	1		1
	11	1		1
	10	1		1

		x_3	x_2	
	00	01	11	10
x_1	00	1	1	
x_0	01	1	1	
	11	1		1
	10	1		1

		x_3	x_2	
	00	01	11	10
x_1	00			
x_0	01	1	1	1
	11			
	10	1	1	1

ra $x_0 \div x_3$, tối thiểu hoá chúng có kết quả thể hiện trên bảng 8.22.

$$y_3 = x_3 = 0 \oplus x_3$$

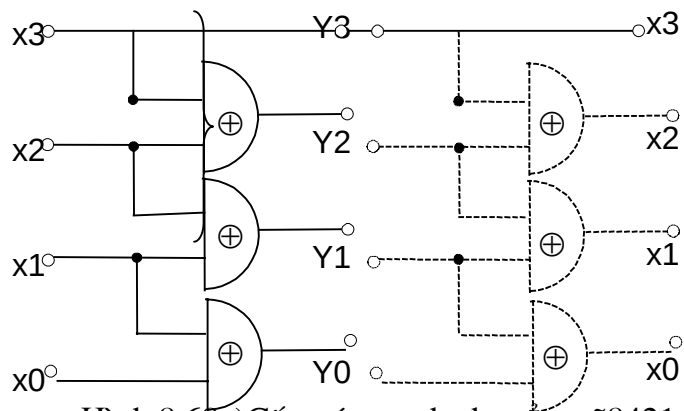
$$y_2 = \overline{x_3} x_2 + x_3 \overline{x_2} = x_3 \oplus x_2$$

$$y_1 = \overline{x_2} x_1 + x_2 \overline{x_1} = x_2 \oplus x_1$$

(8-62)

$$y_0 = \overline{x_1} x_0 + x_1 \overline{x_0} = x_1 \oplus x_0$$

Từ hệ thức (8.62) thấy rõ bộ chuyển mã có cấu trúc gồm 3 bộ cộng modun hai như ở hình 8.68. Lưu ý hệ thức (8-62) về tính chất vòng của phép cộng modun nhị phân, dễ dàng suy ra cấu trúc bộ biến đổi mã ngược lại: từ mã Grey thành mã 8421. (đường đứt nét hình 3.74)



Hình 8.68a) Cấu trúc mạch chuyển mã 8421-Grey thuận và ngược

8.18. BỘ DỒN KÊNH VÀ TÁCH KÊNH.

8.18.1 Bộ dồn kênh

Bộ dồn kênh dùng để hợp liên tiếp các trạng thái logic của nhiều biến và truyền chúng trên một lối ra duy nhất, thực hiện hàm ra (ví dụ với 6 đầu vào, 1 đầu ra)

$$y = \overline{a_1} \overline{a_0} . x_0 + \overline{a_1} a_0 x_1 + a_1 \overline{a_0} x_2 + a_1 a_0 x_3$$

Trong đó a_1, a_0 là hai lối vào của biến địa chỉ. x_0, x_1, x_2, x_3 là các lối vào biến trạng thái. Tùy theo trạng thái của lối vào địa chỉ mà lối ra y sẽ được nối với một trong các lối vào thông tin x_0, x_1, x_2 hoặc x_3 .

Tổng quát với n lối vào địa chỉ $a_0 \div a_{n-1}$, lối ra y sẽ được nối với 1 trong 2^n tín hiệu thông tin ở lối ra.

Hình 8.69 cho cấu trúc của một bộ dồn kênh 4 lối vào thông tin.

Vì có sự tương ứng đơn trị giữa một địa chỉ (một tổ hợp các a_i) với một lối vào thông tin (có chỉ số thập phân của biến vào tương

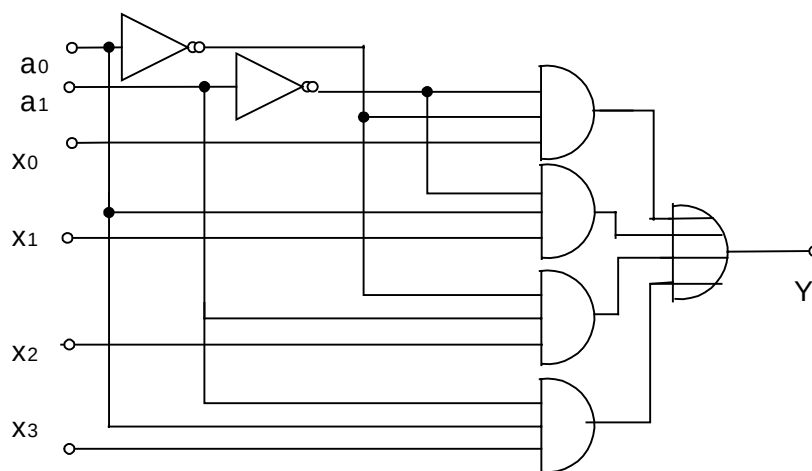
ứng với giá trị nhị phân của tổ hợp a_i) có thể dùng bộ dồn kênh để thực hiện 1 hàm logic bất kỳ của các tín hiệu địa chỉ bằng cách trên các lối vào x_j người ta đặt các tín hiệu cố định tương ứng với giá trị yêu cầu của hàm logic.

Dạng đặc biệt của bộ dồn kênh là sơ đồ có hai lối vào có vai trò của một chuyển mạch điện tử (Hình 8.70b) có điều khiển (h.8.70a). Dạng hình 8.70a có thể thu gọn hơn nhờ việc sử dụng các phần tử logic NAND có tầng ra 3 trạng thái, khi đó nhờ tín hiệu vào đặc biệt điều khiển mà các tầng ra đẩy kéo trở nên “không phân biệt” (trạng thái trở kháng cao) hình 8.70c.

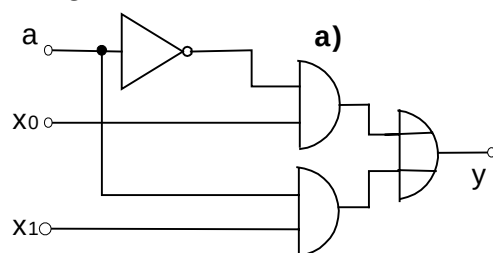
8.18.2 Bộ tách kênh.

Bộ tách kênh thực hiện nhiệm vụ phân phối 1 tín hiệu lối vào cho nhiều địa chỉ khác nhau (còn gọi là bộ chọn kênh).

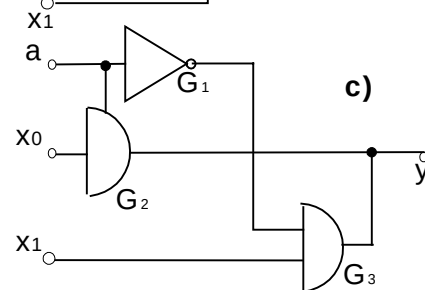
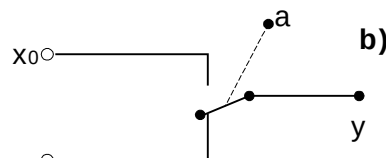
Hình 8.71 đưa ra một cấu trúc của bộ chọn kênh dùng các phần tử AND có 4 lối ra.



Hình 8.69 Bộ dồn kênh 4 lối vào(SN 4153)



Hình 8.70



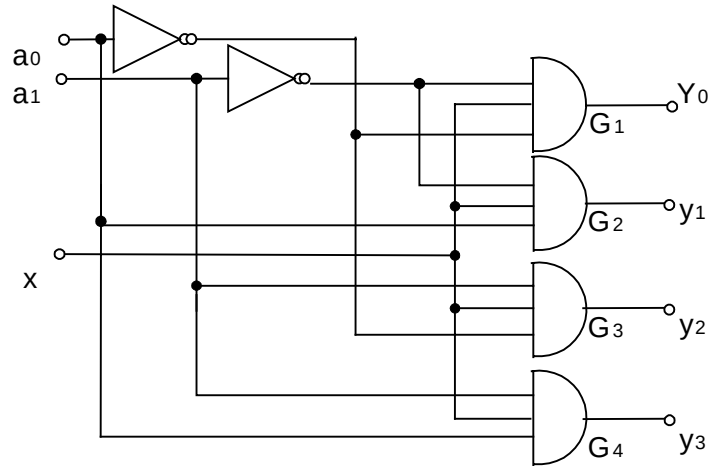
Tín hiệu lỗi vào đưa tới cả 4 cửa logic $G_1 \div G_4$. Tùy tổ hợp tín hiệu địa chỉ a_0 và a_1 mà một trong các cửa mở logic G_1, G_2, G_3 hoặc G_4 mở cho nối thông tin từ lỗi vào tới lối ra có chỉ số tương ứng ($y_3 = x$ khi $a_1 a_0 = 11 \dots$).

Trường hợp đặc biệt khi $x = 1 =$ hằng số, bộ tách kênh làm việc như một bộ giải mã “1 từ n”.

8.19. CÁC BỘ NHỚ BÁN DẪN.

8.19.1 Bộ nhớ RAM

Bộ nhớ RAM là loại bộ nhớ, trong đó nếu có địa chỉ của một từ nào đó thì có thể nhớ vào nó hoặc đọc từ nó được thông tin theo địa chỉ này (bằng cách tiếp cận bất kì).



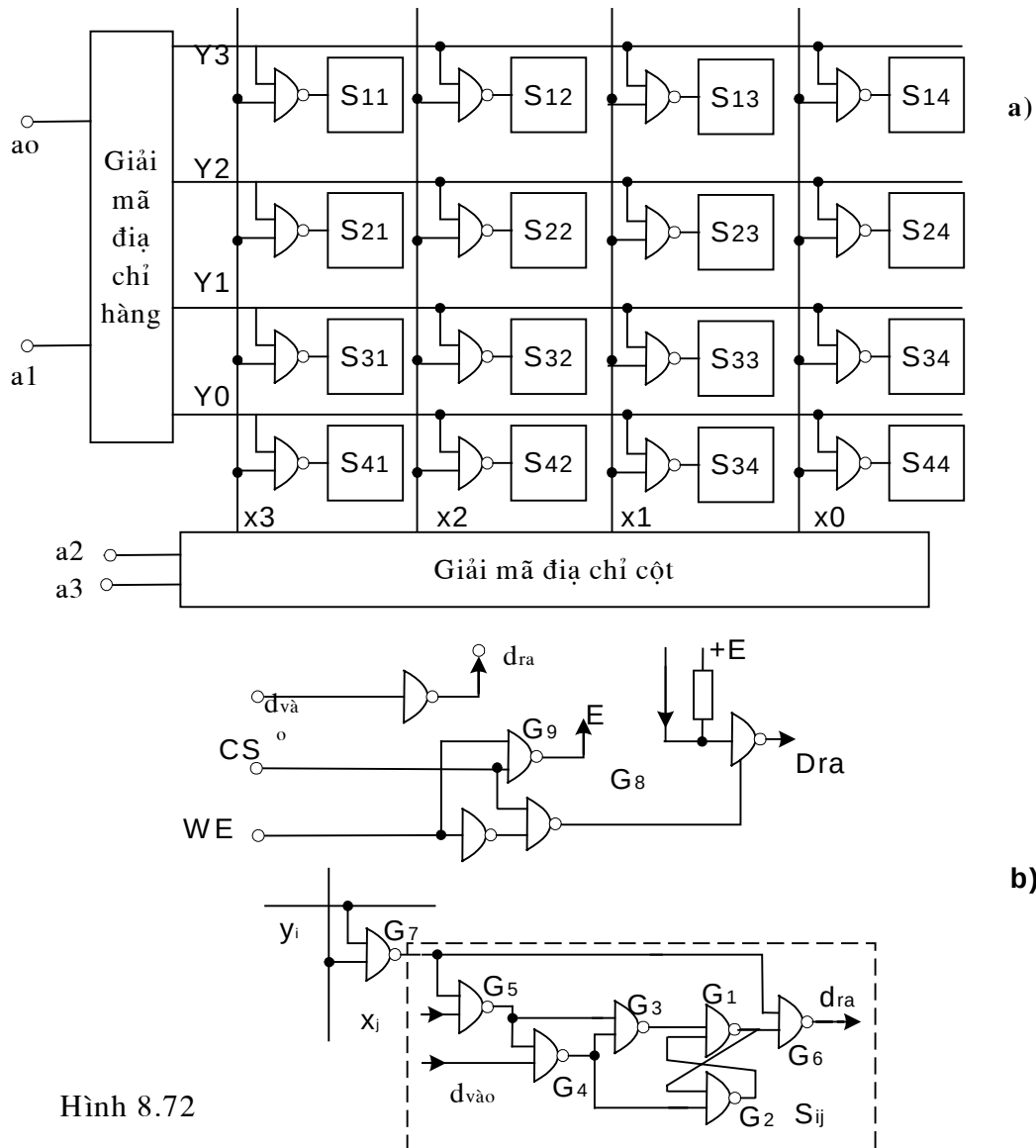
Hình 8.71 Bộ tách kênh (SN74155)

Cấu trúc bên trong của một bộ nhớ RAM dung lượng 16 bit (ví mạch 16×4 bit trong SN 74LS 189; 26×4 bit trong SN 74LS 201; 2024×1 bit trong SN 93425) trình bày trên hình 8.72a và sơ đồ logic 1 mắt nhớ của nó hình 8.72b.

Đây là 1 cấu trúc ma trận vuông (vì lí do công nghệ). Khi muốn tiếp cận vào một mắt nhớ nào đó, người ta cần đặt tín hiệu “1” logic lên hàng và cột tương ứng.

Muốn vậy, vectơ địa chỉ $A = (a_0 \dots a_n)$ sẽ được giải mã tương ứng nhờ bộ giải mã hàng và cột (kiểu “1 từ n”). Ngoài các đầu vào địa chỉ kể trên, RAM còn có một đầu vào thông tin $d_{\text{vào}}$, một đầu ra thông tin d_{ra} , một đầu ghi ω_E , một đầu vào tiếp cận (chọn vở) để tổ chức làm việc ghép giữa một vài RAM khi chúng dùng chung một đường số liệu: lúc $CS = 0$ ứng với một RAM nào đó, lối ra thông tin d_r của nó được chuyển đến trạng thái trở kháng cao và không ảnh hưởng gì tới việc đang truyền số liệu khác trên kênh thông tin chung đang làm việc với một RAM khác có $CS = 1$.

Lúc cần ghi ($\omega_E = 1$), nhờ liên hệ logic phù hợp, lối ra d_{ra} cũng có trạng thái trở kháng cao. Khả năng nối các đầu vào, ra ($d_{\text{vào}}, d_{\text{ra}}$) như vậy cho phép truyền thông tin trên cả hai hướng (ghi và đọc) trên cùng một kênh số liệu chung (BUS số liệu hai hướng). Nhờ phần tử logic G_g mà việc chuyển bộ nhớ vào trạng thái “ghi” sẽ bị cấm lúc $CS = 0$ (do đó phòng ngừa việc ghi sai thông tin vào RAM khi nó chưa được chọn để nhận thông tin). Từ hình 8.72b việc ghi thông tin chỉ xảy ra khi G_5 và G_7 mở ($x_i = y_j = WE = 1$). Còn việc đọc chỉ xảy ra khi G_6 và G_7 mở, đồng thời G_8 mở nhờ $CS = 1$. Các lối ra của tất cả các mắt nhớ đều đấu với nhau theo cách đấu tầng ra - cực colectơ để ngỏ (xem 8.10).

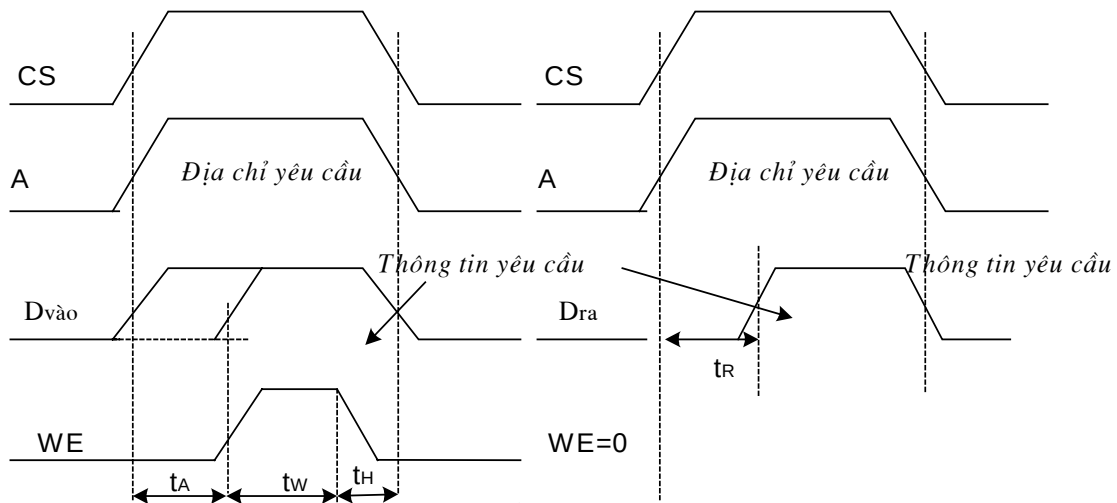


Hình 8.72

Một đặc điểm chung là khi mất nguồn nuôi, thông tin trong RAM bị xoá nên chúng còn được gọi là bộ nhớ phụ thuộc nguồn.

- *Các tính chất động*: Để đảm bảo cho RAM làm việc bình thường cần phải đảm bảo một quan hệ thời gian nào đó giữa các tín hiệu lối vào.

Hình 8.73a và b là giản đồ thời gian của quá trình ghi và đọc thông tin. Xung cho phép ghi W_E đặt vào sau khi đã giải mã địa chỉ xong (sau 1 khoảng thời gian t_A) để ghi tín hiệu độ dài xung W_E không được nhỏ hơn giá trị tối thiểu T_W . Vì số mắt nhớ trong RAM nhiều, thông tin trên lối vào cần lưu ý giữ một thời gian T_H sau khi hết xung ghi.



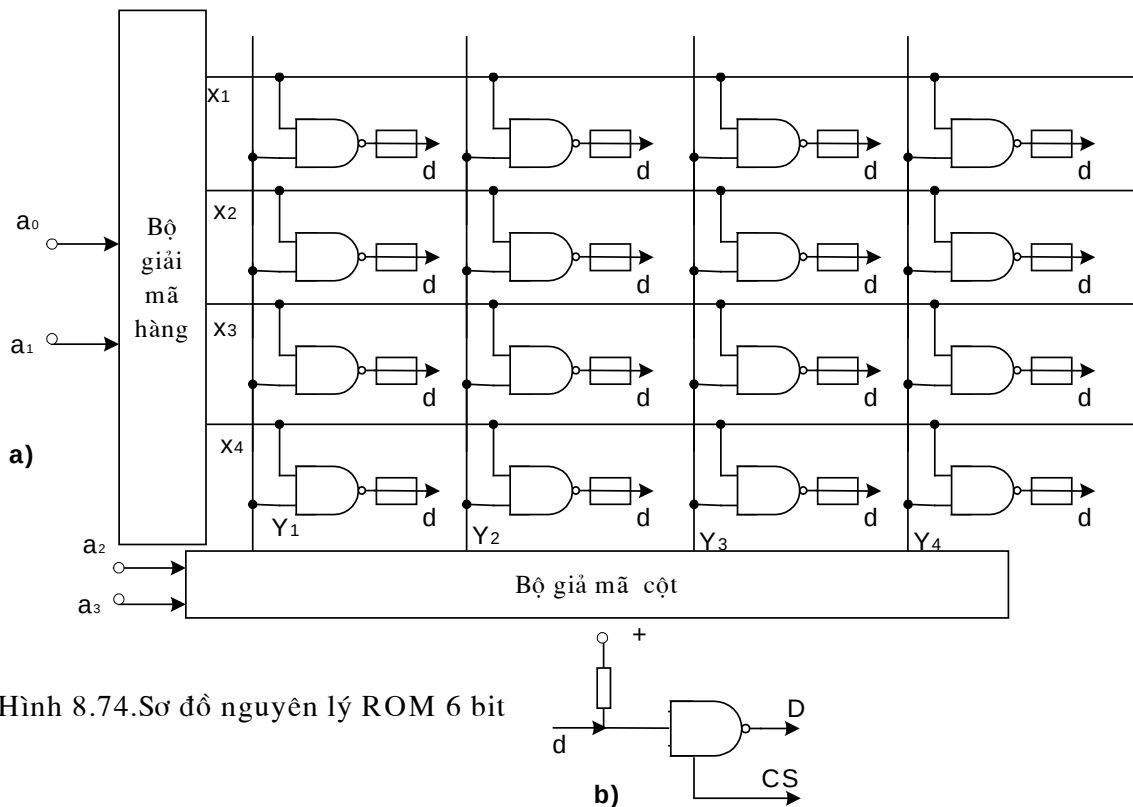
Hình 8.73. đồ thị thời gian của quá trình

a) Ghi thông tin và b) Đọc thông tin

t_A -thời gian giải mã địa chỉ, t_R -thời gian tiếp cận bộ nhớ

t_w -thời gian tối thiểu để ghi trước khi đọc, t_H -thời gian trễ thông tin

Sau khi xác lập địa chỉ, thông tin về việc tìm đúng địa chỉ yêu cầu sẽ xuất hiện sau một khoảng thời gian t_R gọi là thời gian tiếp cận bộ nhớ khi đọc ($10 \div 30$ ns).



Hình 8.74. Sơ đồ nguyên lý ROM 6 bit

8.19.2 Bộ nhớ ROM

Bộ nhớ ROM là loại bộ nhớ chương trình được ghi vào ngay từ khi chế tạo (bộ nhớ cố định -Read Only Memory).

Sơ đồ nguyên lý ROM (ví dụ vi mạch PROM SN74LS288, 32 x 8 bit) được vẽ trên hình 3.80a (loại 6 bit) các bộ giải mã địa chỉ hàng cột giống trong bộ nhớ RAM. Việc ghi mỗi bit thông tin được thực hiện bằng cách giữ nguyên hay phá huỷ cân chỉ tiếp điểm giữa lối ra của phân tử NAND tương ứng và đầu chung d (“1” ứng với giữ nguyên, “0” phá huỷ). Các phân tử NAND ở đây là loại colectơ có cực để ngỏ. Chỉ tranzito ứng với mắt nhớ được sử dụng mới mở d = 1 còn ngược lại d = 0 (hình 3.80b).

Thông tin chứa trong ROM không bị mất khi mất nguồn nuôi.

ROM được chế tạo để thực hiện các công việc cụ thể, đã được chuẩn hoá trong kỹ thuật số ví dụ như bộ biến đổi mã...

Ngoài ra còn có thể ghi lập trình sau khi chế tạo (PROM) công việc ghi chương trình vào PROM do người sử dụng thực hiện (nhờ các máy lập trình đặc biệt). Nếu PROM được chế tạo theo công nghệ MOS thì việc lập trình thực hiện bằng cách phóng các điện tích (là quá trình thuận nghịch) có thể xoá thông tin đã vào PROM bằng tia cực tím, ta có bộ nhớ xoá được (EPROM).

Trên một địa chỉ của PROM của ROM thường ghi một từ độ dài 4 hay 8 bit (chứ không phải một bit như trong RAM), vì thế chúng có vài lối ra thông tin.

Chương9

NGUỒN NUÔI

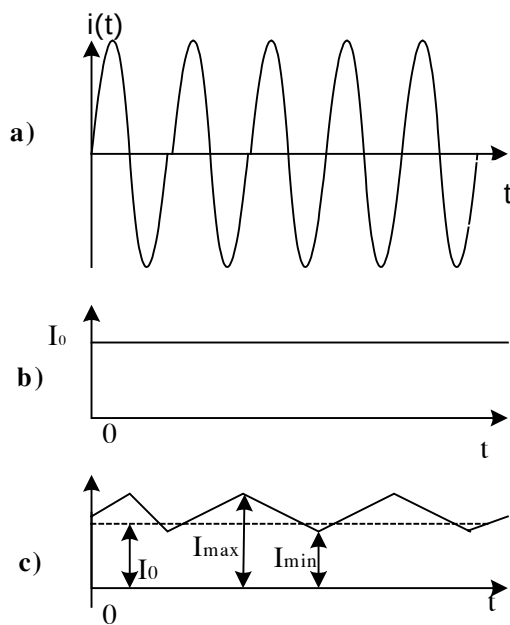
9.1 KHÁI NIỆM CHUNG.

Nguồn nuôi trong các thiết bị điện tử không ngừng được cải tiến theo hướng tăng độ ổn định, công suất, độ bền, giảm kích thước - trọng lượng - giá thành ...

Nguồn nuôi có nhiệm vụ cung cấp năng lượng cho các máy điện tử làm việc, thường phải cấp điện một chiều với dòng ổn định. Thiết bị nguồn được chia thành hai lớp: lớp thiết bị nguồn nuôi sơ cấp và lớp thiết bị nguồn nuôi thứ cấp. Lớp thiết bị nguồn sơ cấp là các thiết bị biến đổi các dạng năng lượng không điện (hoá năng, cơ năng, nhiệt năng, quang năng v.v...) về dạng năng lượng điện. Việc nghiên cứu chúng không thuộc phạm vi của giáo trình này. Lớp các thiết bị nguồn thứ cấp có nhiệm vụ biến đổi năng lượng điện từ dạng này sang dạng khác cho phù hợp với các mạch tiêu thụ nguồn. Đó là các mạch chỉnh lưu, ổn áp, ổn dòng, các mạch biến đổi dòng một chiều thành dòng xoay chiều, biến đổi dòng một chiều mức điện áp này sang dòng một chiều mức điện áp khác. Ở đây cần lưu ý rằng biến áp hoặc các bộ phân áp không phải là thiết bị nguồn thứ cấp vì ở đó chỉ có sự thay đổi “tỷ lệ xích” của điện áp và dòng điện. Các thiết bị nguồn thứ cấp thường lấy năng lượng từ điện lưới 220 V/50 Hz. Trong máy bay, tàu thủy người ta có thể thiết kế mạng điện xoay chiều có tần số 400 Hz.

Yêu cầu kỹ thuật đối với các thiết bị nguồn rất đa dạng. Ví dụ, điện áp ra của các thiết bị nguồn khác nhau có dải biến đổi rất rộng: từ vài phần von tới hàng ngàn von; dòng điện: từ vài miliampe tới hàng trăm Ampe. Cách kết cấu của các thiết bị nguồn cũng rất khác nhau: Mạch nguồn có thể được bố trí là một phần mạch liền khối hoặc tách rời thành khối riêng trong máy, hoặc cũng có thể là một hộp nguồn cơ động riêng hoặc là một tủ nguồn cố định trong phòng máy.

Trước khi đi vào nghiên cứu các mạch nguồn thứ cấp cụ thể chúng ta



Hình 9.1 Các dạng dòng điện nguồn

xét qua các dạng điện áp và dòng điện thường gặp trong các mạch nguồn và các đại lượng đặc trưng của chúng.

Hình 9.1a là dòng điện xoay chiều, luôn biến thiên theo thời gian về cả trị số và dấu. Nếu dòng điện biến thiên theo quy luật hình sin thì nó được đặc trưng bởi các đại lượng:

-Giá trị trung bình trong một chu kỳ

$$I_{TB} = \frac{2}{T} \int_0^{T/2} I_m \left| \sin \frac{2\pi}{T} t \right| dt = 0,637 I_m \quad (9.1)$$

-Giá trị hiệu dụng:

$$I = \sqrt{\frac{1}{T} \int_0^T (I_m \sin \frac{2\pi}{T} t)^2 dt} = \frac{I_m}{\sqrt{2}} = 0,707 I_m \quad (9.2)$$

Dòng một chiều I_0 hình 9.1b không biến đổi theo thời gian mà luôn giữ nguyên giá trị của nó.

Một dạng dòng điện (hoặc điện áp) thường gặp ở đầu ra của các mạch chỉnh lưu-ổn áp là dạng đập mạch hình 9.1c. Nó được đặc trưng bởi hệ số đập mạch K_D :

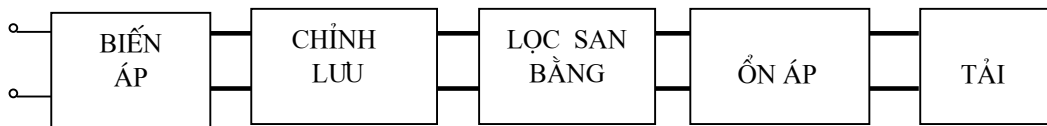
$$K_D = \frac{I_{\max} - I_{\min}}{2I_0} \cdot 100 \% \quad (9.3)$$

Hệ số đập mạch càng nhỏ thì dòng đập mạch càng tiến tới dòng một chiều I_0 . Trong thực tế các dòng đập mạch bao giờ cũng chứa các thành phần hài, trong đó đáng kể nhất là hài bậc một vì nó có biên độ lớn. Do vậy người ta đánh giá méo qua hệ số sóng hài bậc một K_{H1} (hài này gọi là tần số đập mạch):

$$K_{H1} = \frac{I_{1m}}{I_0} \quad (9.4)$$

Yêu cầu đối với hệ số đập mạch được xác định bởi chức năng của chính mạch mà nó cấp nguồn. Ví dụ với các mạch khuếch đại micro trong các thiết bị âm thanh chất lượng cao thì $K_D = 0,01 \div 0,0001\%$; với các bộ khuếch đại công suất thì $K_D = 0,1 \div 0,05\%$.

Sơ đồ khối của một mạch nguồn thông thường có dạng như ở hình 9.2.



Hình 9.2 Sơ đồ khối của các mạch nguồn.

Biến áp có nhiệm vụ phối hợp điện áp, tức là tạo ra điện áp cần thiết để đưa vào bộ chỉnh lưu; mặt khác nó còn có tác dụng ngăn điện áp lưới với máy. Các biến áp thường được chế tạo công nghiệp theo điện áp và công suất tiêu chuẩn. Tuy nhiên có

thể tính toán ,lựa chọn tạo ra một biến áp cho mạch nguồn thích hợp không mấy khó khăn.

Tiếp theo biến áp là mạch chỉnh lưu hay nắn điện để biến dòng xoay chiều thành dòng một chiều. Điện áp ở đầu ra của mạch chỉnh lưu thường có dạng đập mạch ,vì vậy cần qua bộ lọc san bằng để giảm lượng đập mạch.

Tiếp sau đó là mạch ổn áp một chiều rồi đưa ra tải.

Một mạch nguồn thường được đánh giá bằng các chỉ tiêu kỹ thuật sau đây:

1-Điện áp một chiều ở đầu ra của mạch nguồn U_0 (điện áp ra tải).

2-Thành phần một chiều I_0 của dòng ra .

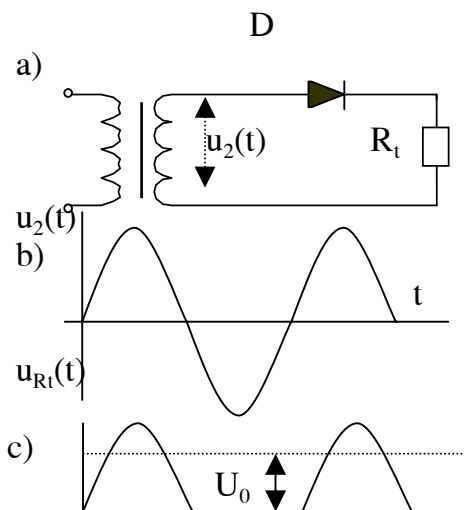
3-Hệ số đập mạch K_D .

4-Trở kháng ra R_{ra} .

Trong chương này ta xét các mạch chỉnh lưu,lọc san bằng,ổn áp,ổn dòng

9.2. CÁC MẠCH CHỈNH LƯU MỘT PHA.

9.2.1.Chỉnh lưu một nửa chu kỳ



Hình 9.3. Chỉnh lưu nửa chu kỳ và giản đồ điện áp

Hình 9.3a Là mạch chỉnh lưu một pha đơn giản(dùng một diot).Để phân tích ta coi biến áp là lý tưởng(không tổn hao),và diot cũng là lý tưởng (điện trở thuận bằng không ,điện trở ngược vô cùng lớn).Nếu điện áp đưa vào có dạng hình sin như ở hình 9.3b thì dễ dàng nhận thấy điện áp ra sẽ là những xung hình sin. Thành phần I_0 được xác định theo biểu thức:

$$I_0 = \frac{1}{2\pi} \int_0^\pi I_m \sin \omega t d(\omega t) = \frac{I_m}{\pi} = 0,318 I_m \approx 0,45 I_m \quad (9.5)$$

Điện áp U_0 ra tải có trị số:

$$U_0 = I_0 \cdot R_t = 0,318 U_m = 0,45 U_2 \quad (9.6)$$

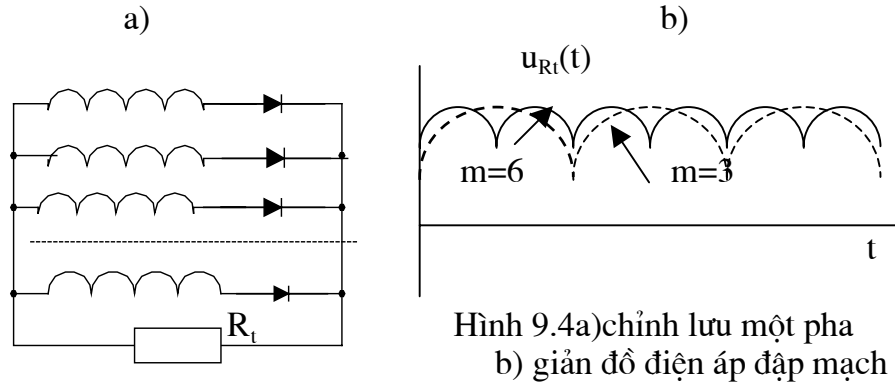
Trong đó điện U_m và U_2 là giá trị biên độ và hiệu dụng của điện áp cuộn thứ cấp của biến áp.

Để chọn diot cần biết dòng I_0 và điện áp ngược đặt lên diot.Trong sơ đồ trên thì:

$$\left. \begin{aligned} I_m &= \frac{U_m}{R_t} = \frac{\pi U_0}{R_t} = 3,14 I_0 \\ U_{ng} &= U_m = 3,14 U_0 \end{aligned} \right\} \quad (9.11)$$

Sơ đồ trên có hệ số đập mạch rất lớn ($K=157\%$!), vì vậy không thể sử dụng nó để cấp nguồn cho các mạch điện tử.

Về mặt lý thuyết, ta xét xem nếu tăng số pha của cuộn thứ cấp của biến áp thì dạng của điện áp chỉnh lưu sẽ thay đổi như thế nào. Hình 9.4 là mạch chỉnh lưu nhiều pha đơn giản và giản đồ điện áp tương ứng.



Hình 9.4a) chỉnh lưu một pha
b) giản đồ điện áp đập mạch

9.2.2. Chỉnh lưu cả chu kỳ.

Với đồ thị hình 9.4b ta thấy khi tăng số pha thì lượng đập mạch giảm, điện áp chỉnh lưu U_0 càng tiến tới giá trị U_m , hệ số đập mạch giảm, tần số đập mạch tăng. Tuy nhiên giải quyết theo cách này thì biến áp sẽ có cấu trúc rất phức tạp. Trong thực tế người ta dùng các sơ đồ chỉnh lưu cả chu kỳ theo mạch cân bằng hoặc mạch cầu.

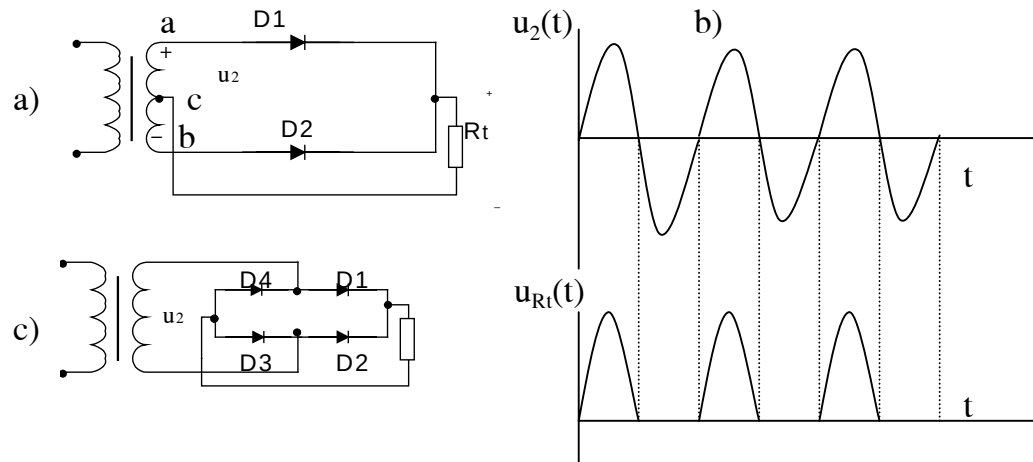
Hình 9.5a là mạch chỉnh lưu cân bằng. Đặc điểm của sơ đồ này là cuộn thứ cấp của biến áp phải có hai cuộn có thông số giống nhau. Chúng tạo thành hai điện áp có biên độ như nhau để đưa vào hai diot. Ở nửa chu kỳ dương (a là +, b là -) thì D_1 thông, D_2 ngắt; dòng điện có chiều $a+ \rightarrow D_1 \rightarrow R_L \rightarrow c$. Ở nửa chu kỳ âm thì D_2 thông, D_1 ngắt, dòng điện có chiều $b+ \rightarrow D_2 \rightarrow R_L \rightarrow c$. Như vậy dòng điện qua tải là dòng một chiều. Giản đồ điện áp trình bày trên hình 9.5b.

Hình 9.5c là mạch chỉnh lưu cầu dùng bốn diot. Trong mạch này nếu các diot D_1 và D_3 thông thì D_2 và D_4 ngắt và ngược lại. Giản đồ điện áp cũng có dạng như hình 9.5b. Như vậy điện áp ngược sẽ đặt lên hai diot ngắt mắc nối tiếp nên mỗi diot chỉ chịu một nửa điện áp ngược. Trong khi đó thì điện áp ngược đặt lên mỗi diot trong các mạch hình 9.3a, 9.4a lớn gấp đôi ($2U_{2m}$).

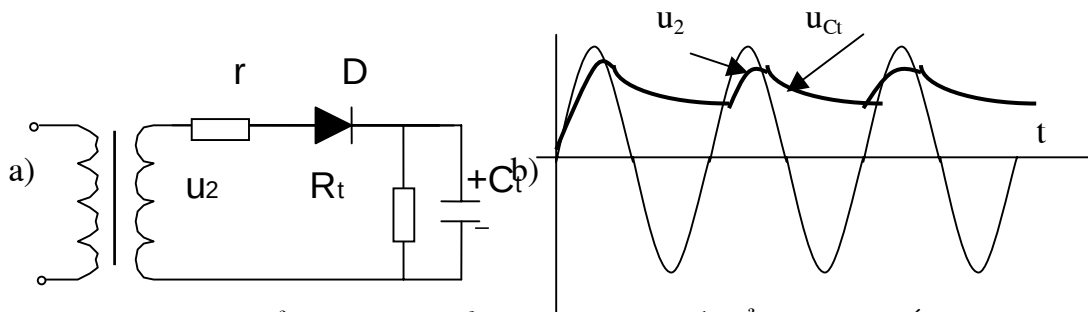
Khi xét các mạch vừa rồi ta đã giả thiết diot và biến áp là lý tưởng. Trong thực tế cần xét đến tổn hao của chúng. Tổn hao đó được đánh giá bằng điện trở tổn hao r như trong mạch hình 9.6. Mặt khác trong thực tế tải thường không phải là điện trở thuần R_L mà là dung kháng. Khi ta mắc mạch vào nguồn điện áp xoay chiều thì trong khoảng thời gian anốt của diot có điện thế dương hơn catốt, diot sẽ thông. Tự điện C_L nạp điện qua điện trở r với hằng số nạp $\tau_{nạp} = r.C_L$ và có chiều như trên hình 9.6a. Tại thời điểm mà giá trị tức thời của điện áp thứ cấp u_2 bằng điện áp trên tụ C_L (điện áp ra) thì diot ngắt, tụ phóng điện qua điện trở tải R_L với hằng số

phóng $\tau_{\text{phóng}} = R_t \cdot C_t$. Vì $R_t \gg r$ nên $\tau_{\text{phóng}} \gg \tau_{\text{nạp}}$ và dòng phóng nhỏ hơn nhiều so với dòng nạp. Điện áp trên tụ C_t (tức điện áp ra) có dạng như trên hình 9.6b.

Có thể chứng minh rằng trong trường hợp $C \rightarrow \infty$ và $R_t \rightarrow \infty$ thì điện áp ra tiến tới U_{2m} . Như vậy mắc thêm tụ điện C_t có tác dụng tăng trị số của điện áp ra (với ngưỡng trên là U_{2m}) và làm giảm hệ số đập mạch. Nhưng trong thực tế thì R_t không thể bằng vô cùng , nên để tăng giá trị U_0 và giảm hệ số đập mạch thì trị số của tụ C_t phải chọn cỡ hàng chục, hàng trăm, thậm trí là hàng ngàn μF (trong các mạch chỉnh lưu



Hình 9.5a) chỉnh lưu cân bằng b) giản đồ điện áp c) chỉnh lưu cầu điện áp thấp). Thông thường cho trước yêu cầu hệ số đập mạch, từ đó xác định giá trị tụ C_t .



Hình 9.6 a) Mạch chỉnh lưu một nửa chu kỳ tính đến tổn hao và mắc tụ lọc san bằng.

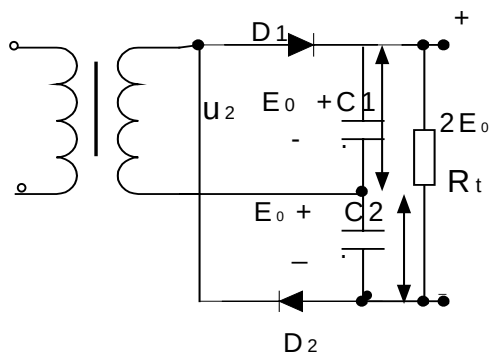
b) Đồ thị điện áp trên tụ C_t

9.2.3. Chỉnh lưu bội áp.

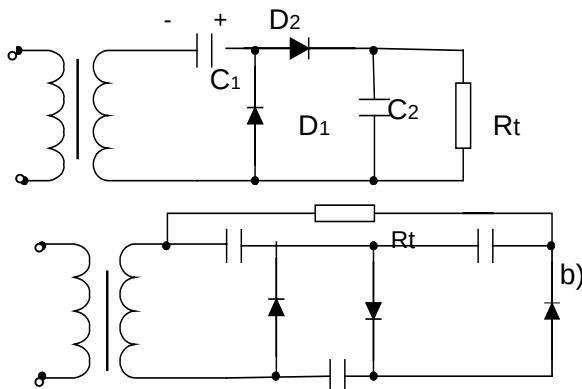
Trong tất cả các sơ đồ đã xét trên điện áp ra trong mọi trường hợp không thể vượt quá mức biên độ của điện áp vào U_{2m} . Trong thực tế nhiều lúc đòi hỏi điện áp ra lớn gấp q lần điện áp của sơ đồ chỉnh lưu một nửa chu kỳ. Lúc đó sử dụng các sơ đồ chỉnh lưu bội (nhân) áp. Xét sơ đồ nhân đôi hình 9.7. Thực chất sơ đồ này là hai sơ

đồ chỉnh lưu một nửa chu kỳ mắc nối tiếp ,điện áp ra của chúng được cộng lại trên tải.Ở bán chu kỳ dương diot D_1 thông ,tụ C_1 nạp điện .Nửa chu kỳ tiếp theo tụ C_2 nạp qua diot D_2 thông. Chiều của các điện áp nạp có dạng như trên hình vẽ.Từ trên hình này ta thấy điện áp trên tải bằng tổng điện áp trên hai tụ điện($2E_0$).Tần số đập mạch bằng hai lần tần số điện áp nguồn.

Hình 9.8a lại có cách mắc nhân đôi điện áp, không phải bằng hai tụ mắc nối tiếp như đã xét ,mà thực hiện như sau .Giả sử trong thời gian nửa chu kỳ thứ nhất điện áp trên cuộn thứ cấp của biến áp có cực tính sao cho diot D_1 thông,tụ C_1 nạp điện đến giá trị E_0 với cực tính như trên hình vẽ;ở nửa chu kỳ tiếp theo diot D_2 thông,điện áp trên tụ C_2 bằng điện áp cuộn thứ cấp cộng với điện áp đã được nạp trên tụ C_1 nên có



Hình 9.7 chỉnh lưu nhân đôi điện áp



Hình 9.8a Chỉnh lưu nhân áp:

a) nhân đôi b) nhân ba

trị số xấp xỉ $2E_0$.Tần số đập mạch bằng tần số nguồn xoay chiều.Tương tự như vậy có thể xây dựng sơ đồ nhân ba(hình 9.8b),nhân bốn,nhân năm.

9.2.4.Lọc san bằng.

Trường hợp đơn giản nhất lọc san bằng là dùng chính tụ C_1 thoả mãn hệ số đập mạch K_d .Lúc đó cần chọn tụ để thoả mãn:

$$K_d = 2 / (2\pi f_{dm} C_1) \quad (9.12)$$

Trị số tụ C_1 thường là tụ hoá từ vài chục μF đến vài ngàn μF . f_{dm} -tần số đập mạch.

Trong trường hợp mắc tụ lọc có trị số khá lớn (tụ càng lớn thì kích thước và giá thành càng tăng)mà hệ số đập mạch vẫn chưa đạt yêu cầu thì phải mắc bộ lọc san bằng giữa tải và mạch chỉnh lưu.Mạch lọc san bằng đơn giản nhất là mạch lọc RC như hình 9.9a.Cần chọn hằng số thời gian $\tau = RC$ thoả mãn yêu cầu hệ số đập mạch đối với tần số đập mạch cơ bản .Hiệu quả san bằng càng lớn nếu như ta chọn mức thoả mãn của bất đẳng thức (9.12)càng cao.

$$R \gg 1 / (2\pi f_{dm} C) \quad (9.13)$$

trong đó f_{dm} -tần số đập mạch của điện áp ra .

Vì vậy thường ở đây người ta tăng giá trị của tụ C. Nếu tăng giá trị của C đến mức khá lớn mà chưa đủ độ san bằng thì cần thay điện trở R bằng cuộn cảm L như ở hình 9.9b. Mạch này lọc san bằng tốt nhưng cuộn cảm có trọng lượng, kích thước đáng kể nên ít được sử dụng trong thực tế.

9.3. CHỈNH LƯU BA PHA.

Các mạch chỉnh lưu đã xét trên là các mạch chỉnh lưu công suất nhỏ, với dòng ra cỡ vài trăm miliampe đến vài ampe, sử dụng trong các thiết bị điện tử. Ở các trạm hoặc các tổng trạm thông tin người ta sử dụng các mạch chỉnh lưu ba pha công suất lớn đặt trong các tủ cấp nguồn. Các mạch chỉnh lưu ba pha không những cho công suất lớn mà còn cho hệ số đập mạch nhỏ, hiệu suất cao.

9.3.1. Chỉnh lưu ba pha đơn giản với tải thuần trở.

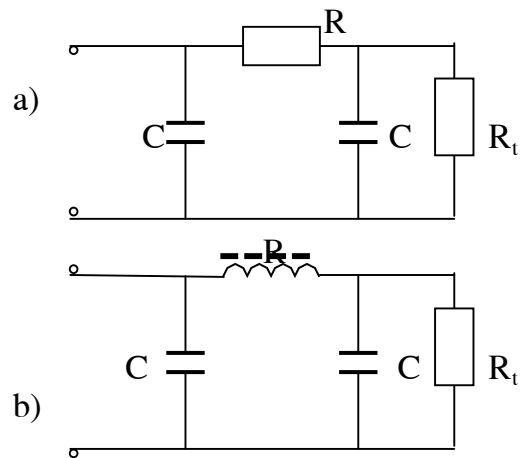
Hình 9.10a là mạch chỉnh lưu ba pha với cuộn sơ cấp đấu hình tam giác, cuộn thứ cấp đấu sao có điểm trung tính là điểm 0. Các diot có catot đấu chung, anốt đấu vào các cuộn dây pha. Diot nào được đấu với cuộn có điện áp dương hơn so với hai cuộn kia thì diot đó sẽ thông, hai diot còn lại sẽ ngắt. Ví dụ trong khoảng thời gian từ t_1 đến t_2 thì diot D_1 thông, điện áp dương u_{2a} đưa tới catot của D_2 và D_3 nên hai diot này ngắt, dòng điện đưa D_1 qua tải R_t về âm nguồn u_{2a} . Trong khoảng thời gian $t_2 \div t_3$ thì D_2 thông, D_1 và D_3 ngắt ...

Từ hình 9.10b) ta thấy chưa cần mắc tụ san bằng mà điện áp ra đã có độ đập mạch nhỏ, tần số đập mạch bằng ba lần tần số của nguồn điện xoay chiều (chu kỳ đập mạch bằng $1/3$ chu kỳ nguồn xoay chiều). Nếu điện áp pha của cuộn thứ cấp là $u_2 = U_{2m} \cos \omega t = \sqrt{2} U_2 \cos \omega t$ thì trị số trung bình U_0 của điện áp ra trên tải là:

$$U_0 = \frac{1}{2\pi} \int_{-\pi/3}^{\pi/3} \sqrt{2} u_2 \cos \omega t d(\omega t) = 1,17 u_2 \quad (9.14)$$

Trị số trung bình của dòng một chiều đi qua tải là:

$$I_0 = \frac{u_0}{R_t} = 1,17 \frac{U_2}{R_t} \quad (9.15)$$

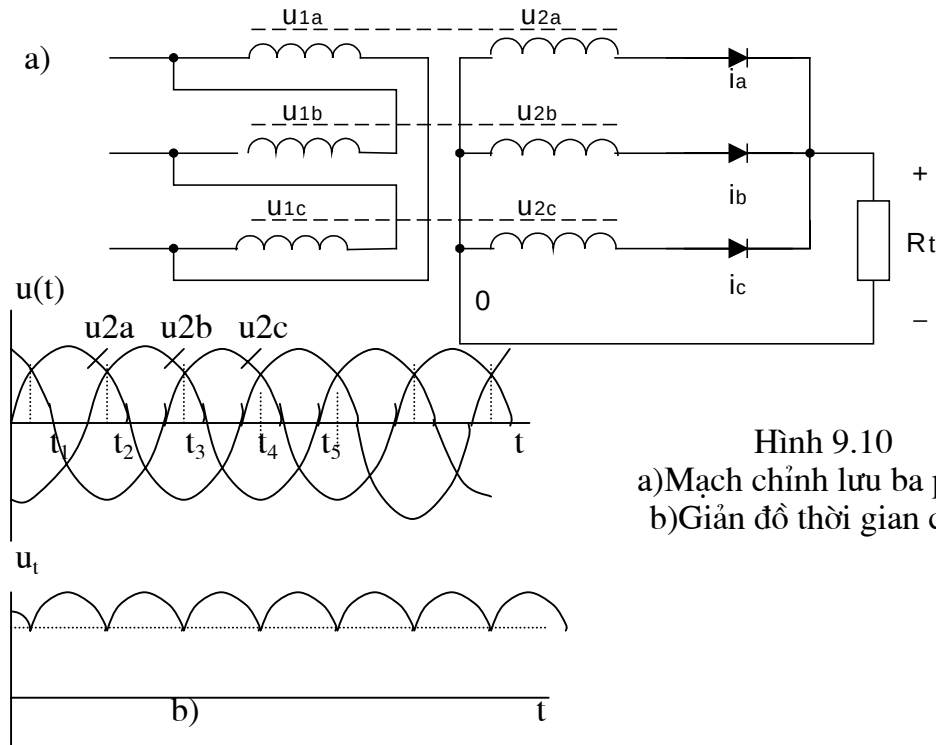


Hình 9.9 Các mạch lọc san bằng
a) lọc RC b) lọc LC

Dòng điện trung bình qua mỗi diot là $I_{DTB}=I_0/3$. Dòng điện cực đại qua mỗi diot là:

$$I_{Dmax}=I_{T\ddot{a}i\ max}=1,21\ I_0 \quad (9.16)$$

Điện áp ngược đặt lên một diot khi nó ở trạng thái ngắt bằng hiệu số giữa điện áp của pha có diot đang thông và điện áp của pha có diot đổ. Điện áp ngược cực đại của



Hình 9.10
a) Mạch chỉnh lưu ba pha 1/2 chu kỳ
b) Giảm đồ thời gian các điện áp.

mỗi diot là :

$$U_{Dng}=\sqrt{3}\sqrt{2}\ U_2=2,5\ U_2 \quad (9.17)$$

Nếu bỏ qua thành phần một chiều của dòng thứ cấp thì dòng điện pha trong một cuộn sơ được xác định gần đúng:

$$i_{1a}=n(i_{2a}-I_0/3) \quad (9.18)$$

n-hệ số biến áp.

Công suất tính toán cho biến áp được xác định theo công thức:

$$P_{BA} = \frac{3U_1I_1+3U_2I_2}{2} = 1,34\ P_0 \quad (9.19)$$

Trong đó P_0 là công suất ở tải $P_0=I_0U_0$

3.9.2.Chỉnh lưu ba pha cầu có tải thuần trở.

Mạch điện hình 9.11a) là mạch chỉnh lưu cầu ba pha có các cuộn sơ cấp đấu hình tam giác (hoặc có thể đấu sao), các cuộn thứ cấp đấu sao, gọi là sơ đồ

Larionop. Sáu diot được chia làm hai nhóm: ba diot thuộc nhóm chẵn có anốt đấu chung, ba diot thuộc nhóm lẻ có catốt đấu chung. Trong một thời điểm luôn có hai diot thông, các diot còn lại đều ngắt. Diot thuộc nhóm chẵn thông nếu anốt của nó được nối với pha có điện áp dương hơn hai pha còn lại; còn diot thuộc nhóm lẻ thông nếu catốt của nó được nối với pha âm hơn hai pha còn lại. Ví dụ trong khoảng thời gian từ t_1 đến t_2 pha u_{2a} dương hơn cả, pha u_{2b} âm hơn cả nên các diot D_2 và D_3 thông, các Diot khác đều ngắt. Trong khoảng $t_2 \div t_3$ thì pha u_{2a} vẫn dương hơn cả, nhưng pha u_{2c} lại âm hơn cả nên D_2 và D_5 thông, các diot khác ngắt.

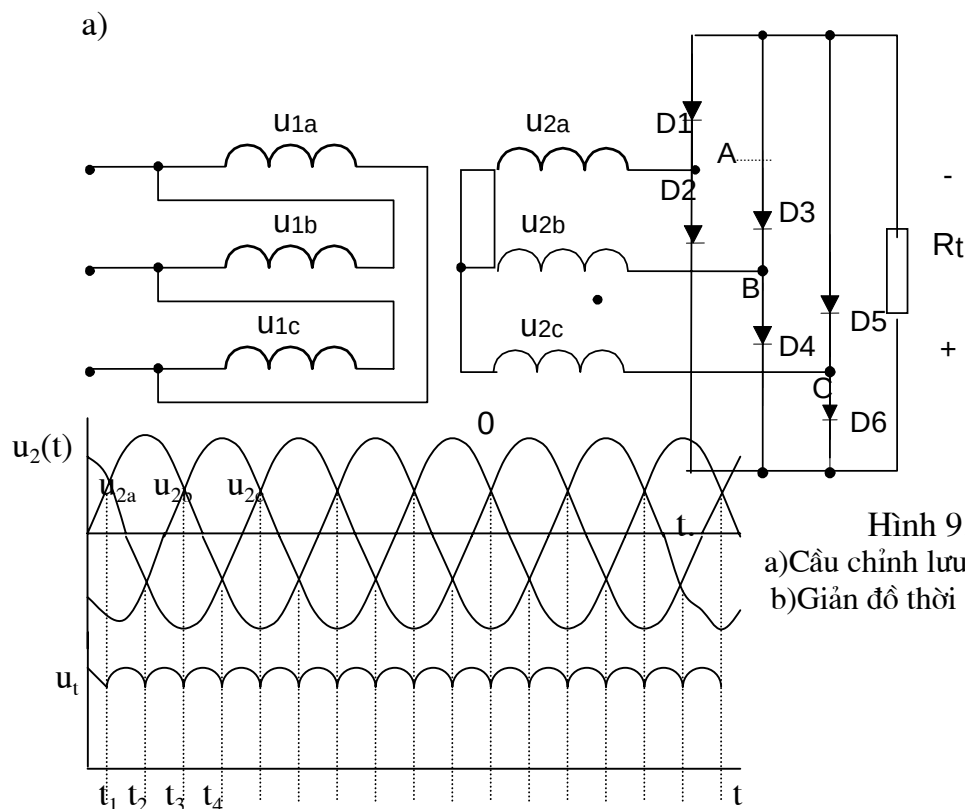
Có thể xác định được các đại lượng sau:

Trị số trung bình của điện áp một chiều U_0 trên tải :

$$u_0 = \frac{\sqrt{2} U_2 \sin(\omega/6)}{\frac{\pi}{6}} = 2,34 U_2 \quad (9.20)$$

Dòng điện trung bình qua tải:

$$I_0 = U_0 / R_t = 2,34 U_2 / R_t \quad (9.21)$$



Hình 9.11

a) Cầu chỉnh lưu ba pha Lariono
b) Giản đồ thời gian các điện áp

Dòng điện trung bình qua mỗi diot:

$$I_D = I_0/3 = 0,78U_2/R_t \quad (9.22)$$

Dòng điện cực đại qua diot và qua tải :

$$I_{D \max} = I_{t \max} = 1,045I_0 \quad (9.23)$$

Điện áp ngược cực đại trên mỗi diot(khi ngắt):

$$U_{Dng} = \sqrt{3} \cdot \sqrt{2} U_2 = 1,045U_0 \quad (9.24)$$

Công suất biến áp ba pha:

$$P_{BA} = 3U_1I_1 = 3U_2I_2 = 1,045P_0 = 1,045U_0I_0 \quad (9.25)$$

Sơ đồ cầu Larionop làm việc tốt hơn chỉnh lưu ba pha 1/2 chu kỳ(Hình 9.10a):

-So sánh(9.20) và (9.14) thì sơ đồ này cho điện áp trung bình ra tải lớn gấp đôi.

-Tần số đập mạch bằng sáu lần tần số điện áp đầu vào.

-Diot chịu điện áp ngược giảm đi một nửa giá trị.

-Công suất biến áp giảm đi một nửa.

9.4.ỔN ÁP MỘT CHIỀU.

Một mạch điện tử bất kỳ sẽ làm việc không tốt khi nguồn một chiều cung cấp cho nó không giữ đúng giá trị danh định .Nguyên nhân của sự thay đổi đó có khá nhiều,nhưng đáng quan tâm nhất là sự thay đổi của điện lưới xoay chiều và sự thay đổi của tải. Một trong những cách để khắc phục sự thay đổi điện áp nguồn điện lưới là sử dụng các máy ổn áp xoay chiều được sản xuất công nghiệp .Tuy nhiên như vậy chưa đủ để máy điện tử làm việc bình thường.Vì vậy cần tạo ra các mạch điện giữ cho điện áp một chiều sau khi chỉnh lưu có giá trị ổn định trong một phạm vi nào đó.Ta gọi các mạch đó là các mạch ổn áp một chiều hay thường gọi tắt là ổn áp.

9.4.1.Các tham số của ổn áp một chiều.

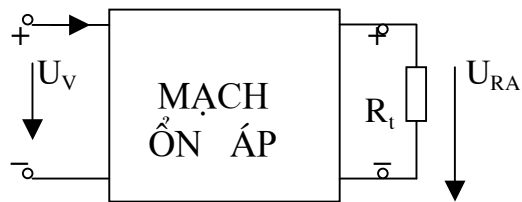
Một mạch ổn áp mô hình như một mạng bốn cực hình 9.12 được đặc trưng bởi các tham số sau đây:

-Hệ số ổn áp ,đó là tỷ số giữa lượng biến thiên điện áp tương đối ở đầu vào và đầu

$$\text{ra: } K_{\text{od}} = \left. \frac{\frac{\Delta U_V}{U_V}}{\frac{\Delta U_R}{U_R}} \right|_{R_t = \text{const}} \quad (9.26)$$

-Hệ số ổn áp đường dây:

$$K_{\text{ô.dây}} = \Delta U_{RA1}/U_{RA} \cdot 100 \% \text{ (khi } U_V \text{ biến thiên } 10\%) \quad (9.27)$$



Hình 9.12 .Mô hình ổn áp như Mạng bốn cực

-Hệ số ổn áp tải:

$$K_{\text{ổ.tải}} = \Delta U_{RA2} / U_{RA} \cdot 100 \% \text{ (khi } \Delta I_t = I_{t \max}) \quad (9.28)$$

-Điện trở động đầu ra đặc trưng cho sự biến thiên của điện áp ra khi dòng ra (dòng tải) thay đổi (lấy theo trị tuyệt đối):

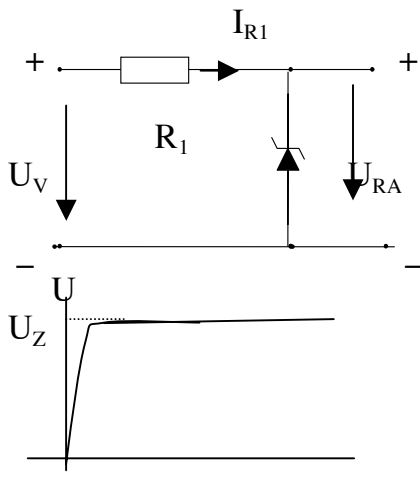
$$R_{RA} = \Delta U_{RA} / \Delta I_t \text{ (khi } U_V = \text{const.)} \quad (9.29)$$

-Hiệu suất η , là tỷ số giữa công suất ra tải và công suất danh định ở đầu vào:

$$\eta = \frac{U_{RA} \cdot I_t}{U_V \cdot I_V} \quad (9.30)$$

9.4.2. Ổn áp một chiều tham số.

Người ta chế tạo các diot Zener-(diot ổn áp) làm việc với đoạn đặc tuyến ngược của diot (xem hình 3.6b-đoạn đặc tính AB) do hiệu ứng đánh thủng của mặt ghép n-p. Trong diot thông thường hiện tượng đánh thủng sẽ làm hỏng diot; trong các diot zener, do được chế tạo đặc biệt nên khi làm việc nếu không chế dòng không vượt quá mức cho phép thì nó sẽ không bị hỏng.



Hình 9.13. Ổn áp tham số

Các tham số:

-Trong sơ đồ làm việc diot luôn ở trạng thái phân cực ngược (hình 9.13a)

Với điện áp ổn định là U_Z .

-Điện trở động:

$$R_Z = dU_Z / dI \quad (9.31)$$

Điện trở động càng nhỏ thì tính ổn định càng cao.

-Điện trở một chiều (tĩnh)

$$R_{Z0} = U_Z / I_Z \text{ tại một điểm trên đặc tuyến.} \quad (9.32)$$

Nguyên lý ổn áp sử dụng ổn áp tham số như sau:

Khi điện áp đầu vào thay đổi một lượng ΔU_V thì diot ổn áp sẽ thay đổi dòng

điện của nó khá lớn và gần như giữ nguyên điện áp sụt trên nó, vì vậy dòng qua điện trở R_1 sẽ gây nên sự biến thiên khá lớn của sụt áp trên R_1 , tức là $\Delta U_{R1} \approx \Delta U_V$, điện áp ra tải hầu như không đổi. Trường hợp điện áp vào không đổi mà trị số tải giảm nhiều (dòng qua tải thay tăng lớn), thì sẽ có sự phân phối lại dòng điện: dòng qua diot giảm làm cho dòng qua điện trở hầu như không đổi nên điện áp ra sẽ ổn định.

9.4.3. Ổn áp một chiều bù tuyến tính.

Mạch ổn áp tham số tuy đơn giản tiết kiệm nhưng có nhược điểm là có độ ổn định không cao, trị số của điện áp ra không thay đổi được tùy ý. Để khắc phục các

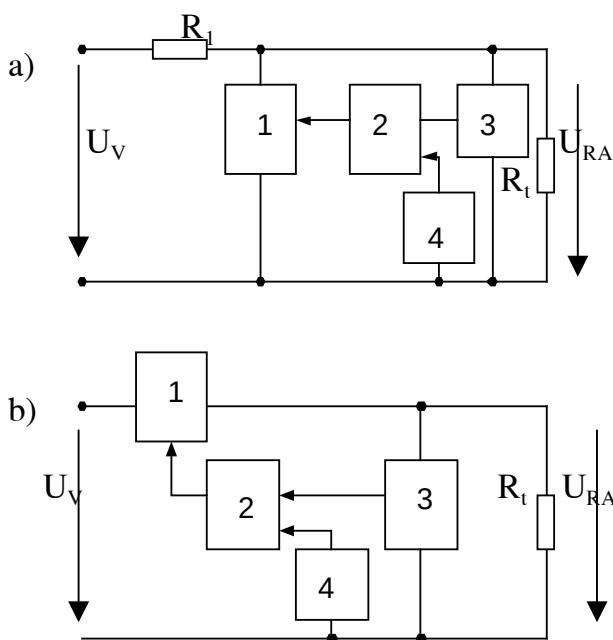
nhược điểm trên người ta xây dựng các mạch ổn áp bù tuyến tính. Ổn áp bù tuyến tính có thể xây dựng theo sơ đồ song song hoặc nối tiếp như ở sơ đồ khối hình 9.15. Đó là một mạch tự hiệu chỉnh có hồi tiếp. Có hai cách xây dựng sơ đồ khối: hình 9.14a- sơ đồ song song, hình 9.14b- sơ đồ nối tiếp.

Trong các sơ đồ trên thì 1- phần tử hiệu chỉnh, 2- phần tử so sánh và khuếch đại, 3- phần tử lấy mẫu, 4- nguồn chuẩn.

Trong sơ đồ song song phần tử hiệu chỉnh mắc song song với tải. Sơ đồ này hoạt động như sau: Phần tử lấy mẫu 3 đem so sánh điện áp đầu ra với nguồn chuẩn 4 ở phần tử so sánh-khuếch đại 2, sai lệch về điện áp sẽ được khuếch đại rồi đưa đến phần tử hiệu chỉnh 1. Phần tử này tự hiệu chỉnh dòng của nó tương tự như diot tham số để điều chỉnh sụt áp trên điện trở R_1 , giữ cho điện áp ra không đổi. Trong sơ đồ nối tiếp hình 9.15b thì phần tử hiệu chỉnh 1 mắc nối tiếp với tải. Phần tử này tự điều chỉnh sụt áp trên nó theo tín hiệu từ đầu ra của phần tử so sánh-khuếch đại 2 để giữ cho điện áp ra ổn định.

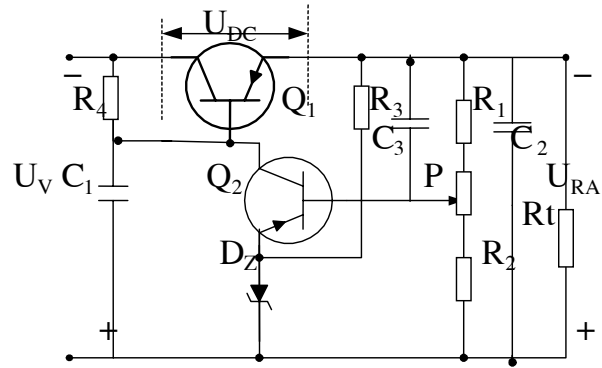
Trong hai cách xây dựng ổn áp trên thì sơ đồ ổn áp song song có dòng tải đi qua điện trở R_1 , dẫn đến tổn hao nhiệt lớn, vì vậy sơ đồ này có hiệu suất thấp hơn. Tuy nhiên sơ đồ này lại có ưu điểm là không gặp nguy hiểm khi quá tải. Sơ đồ nối tiếp cho hiệu suất cao hơn nhưng khi dòng tải tăng quá mức (ví dụ như chấp tải) thì phần tử hiệu chỉnh dễ bị đánh thủng. Trong thực tế thường dùng sơ đồ nối tiếp có mạch bảo vệ quá tải. Các mạch ổn áp bù có hiệu suất không vượt quá 60%. Hình 9.16 là một mạch ổn áp bù mắc nối tiếp có cực tính âm. Khi điện áp ra thay đổi, các điện trở R_1 , R_2 và triết áp P lập thành bộ phân áp, lấy mẫu điện áp ra. Điện áp này (U_{B2}) đem so sánh với điện áp chuẩn U_Z tạo bởi diot ổn áp D_Z và điện trở R_3 . Hiệu số của chúng chính là điện áp bazơ-emítơ của Q_2 (phần tử so sánh-khuếch đại): $U_{BE2} = U_{B2} - U_Z$. Điện áp này điều khiển mạch khuếch đại so sánh Q_2 để lấy ra điện áp ở coléctơ điều khiển Q_1 . Tranzisto Q_1 điều chỉnh mức mở để thay đổi dòng điện áp điều chỉnh U_{DC} để bù lượng biến thiên của điện áp ra là $U_2 = U_1 - U_{DC}$.

Cụ thể sơ đồ ổn áp này làm việc như sau. Giả sử điện áp vào tăng, làm điện áp ra tăng tức thời nên điện áp U_{BE2} tăng (trị tuyệt đối), tức là điện thế bazơ của Q_2 âm



Hình 9.15 Sơ đồ khối của ổn áp bù tuyến tính

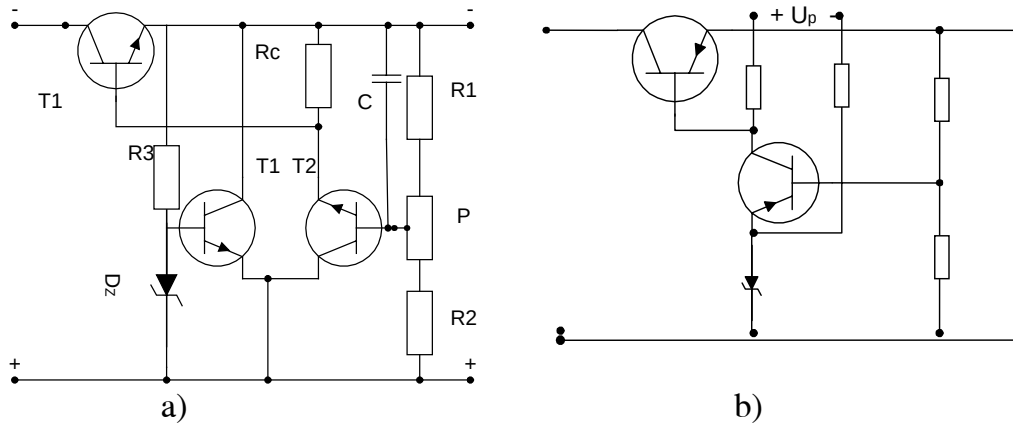
hơn. Điện áp điều khiển bazơ của Q_2 là U_{BE2} cũng âm hơn nên Q_2 thông nhiều hơn, dòng collector của Q_2 tăng, điện áp U_{CE2} giảm. Vì vậy sụt áp trên R_4 tăng lên, làm cho điện thế bazơ của Q_1 dương lên, Q_1 đóng bớt lại; tức là điện áp $U_{DC} = U_{CE1}$ tăng lên, điện áp đầu ra U_2 giảm về giá trị ban đầu. Tương tự như vậy, nếu dòng tải tăng làm cho điện áp ra giảm thì quá trình cũng diễn ra như trên. Trường hợp điện áp vào giảm thì quá trình diễn ra hoàn toàn ngược lại.



Hình 9.16. Ôn áp nối tiếp đơn giản

Có thể xác định được hệ số ổn định của mạch hình 9.16 theo công thức sau:

$$K_{\text{Od}} = \frac{R_4}{R_v \cdot \alpha + R_4 \left[1 + \frac{r_b}{r_e} \left(1 + \frac{[R_1 + (1 - \alpha) P](R_2 + \alpha P)}{r_b \cdot (R_1 + P + R_2)} \right) \right]} \quad (9.33)$$



Hình 7.17 a) ổn áp dùng khuếch đại thuật toán

b) ổn áp có nguồn phụ ổn định

Trong đó $\alpha = 1 + \frac{r_d}{r_v} + \frac{[r_1 + (1 - \alpha) P](r_2 + \alpha p)}{r_b \cdot \beta_1 (R_1 + p + r_2)}$ - gọi là hệ số điều chỉnh, thường

$\alpha = 1,5 \div 2$; R_v, r_b, r_e, r_d - tương ứng là các điện trở đầu vào, điện trở khối bazơ, điện trở emitter của Q_1 , r_d điện trở động của D_z ; còn β_1 là hệ số khuếch đại dòng điện của Q_1 .

Hệ số ổn định có thể đạt tới vài trăm.

Trong mạch vừa xét tụ điện C_1, C_2 tăng độ lọc san bằng và khử các dao động ký sinh, C_3 tăng độ ổn định cho các đại lượng biến đổi chậm theo thời gian.

Trên cơ sở mạch ổn áp hình 9.16 có thể xây dựng các mạch phức tạp hơn để tăng độ của mạch bằng các biện pháp sau đây:

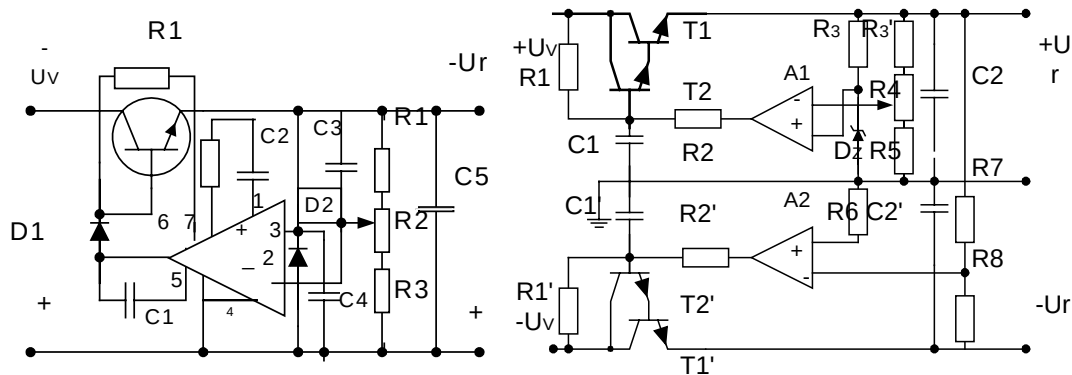
- Tăng độ nhạy của mạch hồi tiếp bằng cách dùng hai hay ba tầng khuếch đại thay cho một tranzisto T_2 , hoặc thay nó bằng các tranzisto mắc Darlington để tăng hệ số β tới $10^3 \div 10^4$.

- Thay cho T_2 khuếch đại bình thường có thể dùng khuếch đại vi sai như ở hình 9.17a. Tầng khuếch đại vi sai T_1-T_2 có độ trôi nhỏ nên độ ổn định của mạch tăng. Điện áp ở đầu ra của mạch khuếch đại vi sai lấy không đối xứng đưa tới phần tử hiệu chỉnh.

- Có thể tăng độ ổn định bằng cách dùng nguồn phụ ổn định để cấp cho mạch khuếch đại-so sánh như ở hình 7.17b

- Dùng khuếch đại thuật toán trong khâu khuếch đại. Vì khuếch đại thuật toán có hệ số khuếch đại lớn và độ ổn định cao nên chất lượng của ổn áp tăng. Mạch điện hình 7.18 a sử dụng khuếch đại thuật toán $\mu A741$ trong khâu khuếch đại.

- Trường hợp cần nguồn đối xứng thì xây dựng mạch như hình 7.18b



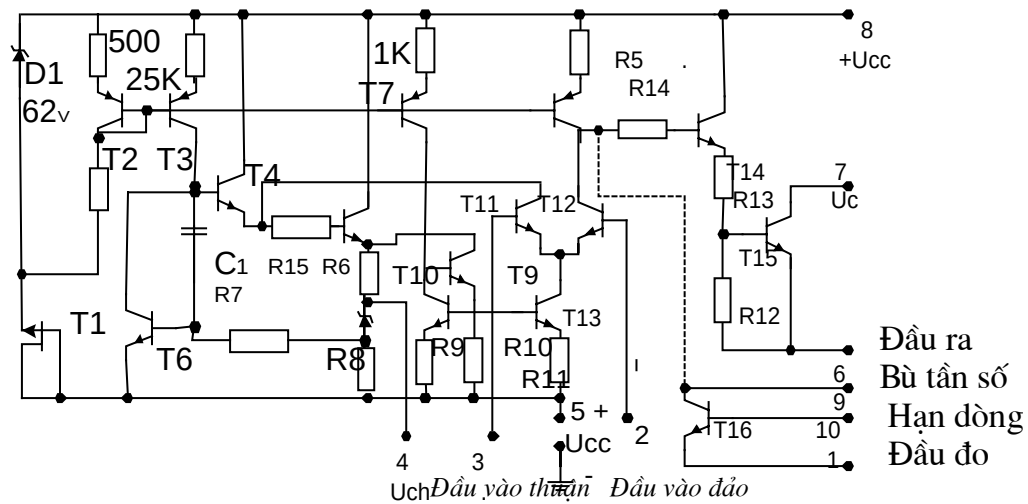
Hình 9.18 a) ổn áp dùng IC tuyến tính b) ổn áp tạo nguồn đối xứng

9.4.4. Các IC ổn áp tuyến tính.

Người ta chế tạo ra các vi mạch ổn áp tuyến tính với giá thành hạ và sử dụng rất tiện lợi. Xét một số vi mạch thông dụng.

Vì mạch $MAA723(\mu A723)$ cho công suất ra tải 400mW với dòng tải 150 mA. Sơ đồ nguyên lý trình bày trên hình 9.19.

Vì mạch này có các cách mắc trình bày trên hình 9.20. Với một số linh kiện mắc ngoài sẽ tạo các mức điện áp khác nhau như ở các hình a, b, c, d, e :



Hình 9.19 Sơ đồ nguyên lý bên trong của IC ổn áp MAA723($\mu A723$)

- cho $U_r' = 2 \div 7V$
- $U_r' = 7 \div 37V$
- $U_r' = -(6 \div 15)V$
- $U_r' = -(9,5 \div 37)V$
- $U_r' < 250V$

Các điện trở R_1, R_2, R_3 chọn theo chỉ dẫn của hãng sản xuất, R_5 là điện trở hạn dòng. Dạng vỏ IC trình bày trên hình 9.20f.

Vi mạch ba chân 78XX và 79XX.

Họ 78XX cho điện áp ra cực tính dương, 79XX - cực tính âm (Hai số cuối chỉ trị số của điện áp ổn định đầu ra):

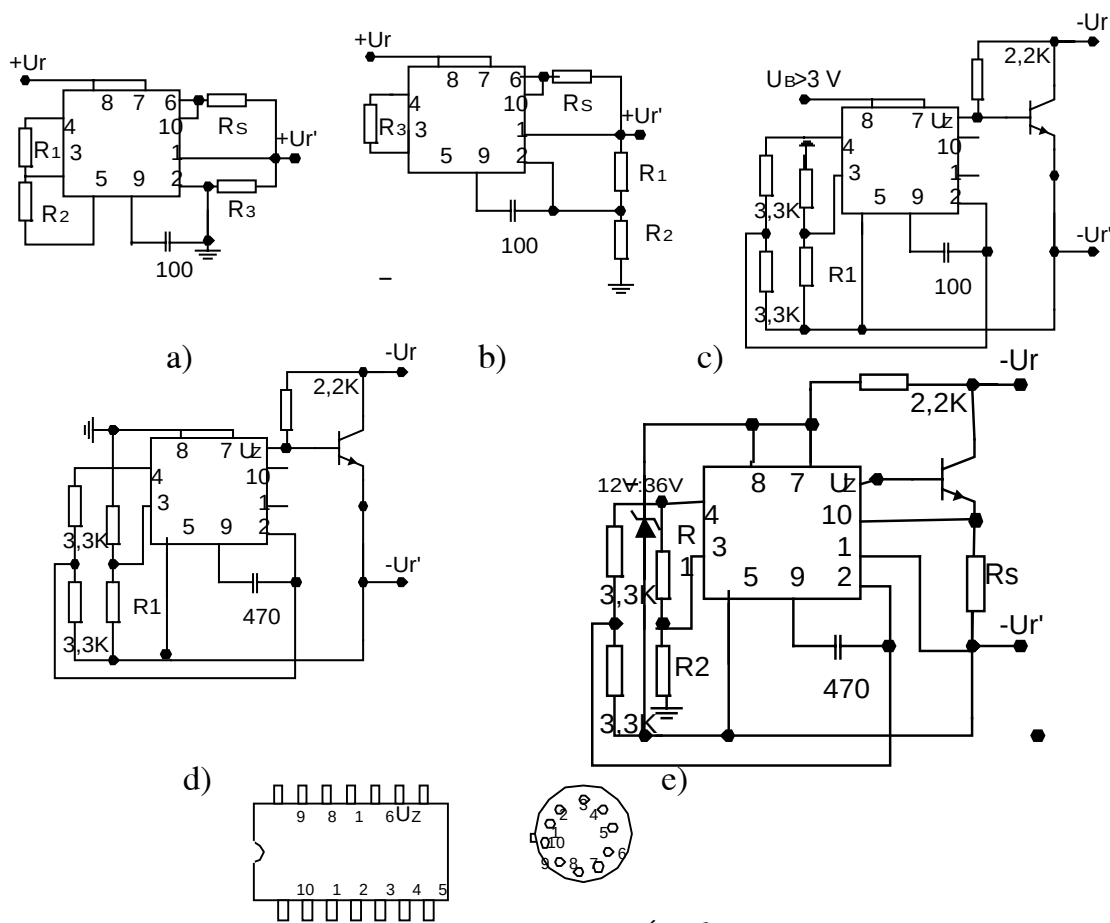
7805, 7806, 7808, 7812, 7815, 7818, 7824 có điện áp ra tương ứng là 5v, 6v, 8v, 12v, 15v, 18v và 24v

7905, 7906, 7908, 7912, 7915, 7918, 7924 có điện áp ra tương ứng là -5v, -6v, -8v, -12v, -15v, -18v và -24v.

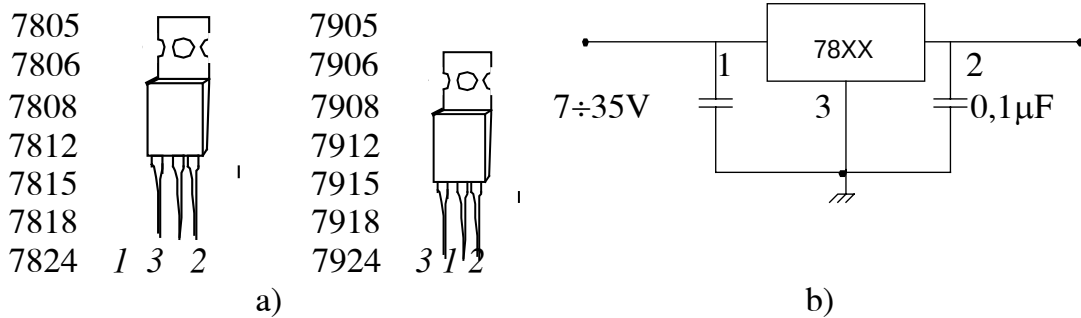
Dạng và cách mắc mạch trình bày trên hình 9.21

Các IC này cho dòng tải cực đại khoảng 1 A. Muốn tăng dòng ta mắc thêm một tranzisto công suất như ở hình 9.22a, lúc này có thể cho dòng tới 5A. Muốn thay đổi điện áp ra ta mắc thêm diot zener như ở hình 9.22b, lúc này $U_r = xx + U_{DZ}$.

Vi mạch LM317. Đây cũng là một loại vi mạch thông dụng ba chân với điện áp ra có thể điều chỉnh được trong khoảng 1,25 v ÷ 25v. Sơ đồ mắc mạch có dạng hình 9.23. Điện áp chuẩn là 1,25 v. Điện áp ra tính theo công thức 9(34).

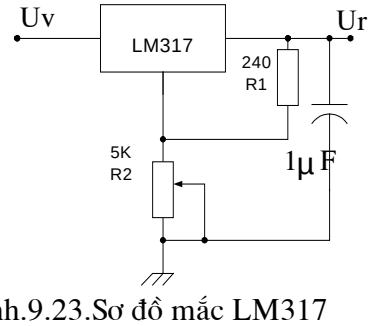
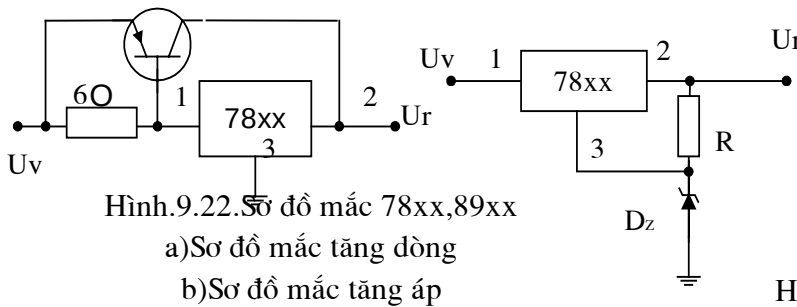


Hình 9.20 Các cách mắc của IC MAA723



Hình 9.21 a) vỏ IC 78XX, 79XX
b) Cách mắc mạch

$$U = 1,25(1 + \frac{R_2}{R_1}) \quad V \quad (9.34)$$



9.4.5. Nguyên lý ổn áp xung.

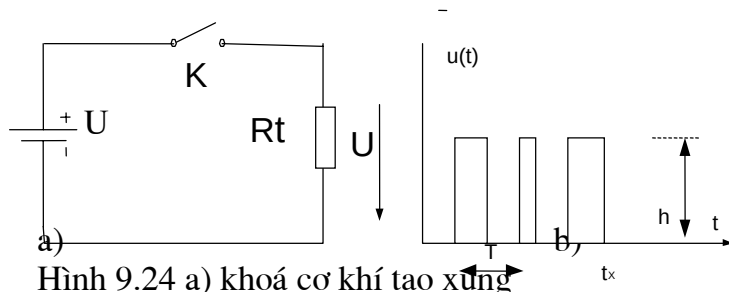
Trong các thiết bị điện tử chất lượng cao người ta sử dụng ổn áp xung. Trong ổn áp xung phần tử hiệu chỉnh không phải làm việc liên tục mà chỉ thông trong khoảng thời gian tồn tại của xung nên tổn hao nhiệt trên nó giảm, hiệu suất cũng như độ bền của mạch tăng.

Xét nguyên lý trên một khoá cơ điều khiển đóng ngắt nguồn liên tục như ở hình 9.24a.

Giá trị trung bình của xung được xác định bằng diện tích xung $h \cdot t_x$ trên độ dài 1 chu kỳ xung:

$$U_{tb} = \frac{U_v \cdot t_x}{T} \quad (9.35)$$

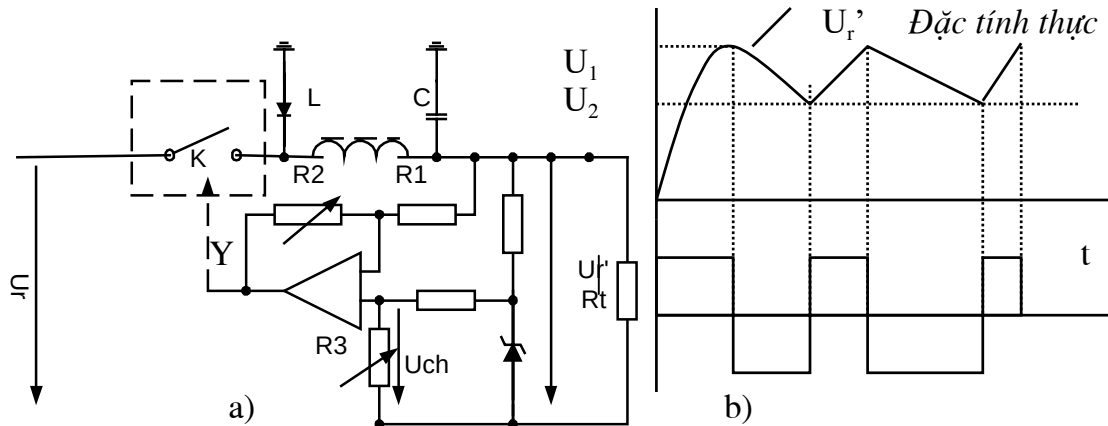
Trong ổn áp xung người ta giữ cho giá trị trung bình U_{tb} của xung không đổi. Từ biểu thức (9.35) ta thấy muốn giữ cho giá trị trung bình của xung không đổi cần cho tỷ số t_x/T biến thiên theo chiều ngược lại với chiều biến thiên của U_v . Như vậy có thể thay



đổi chu kỳ hoặc độ rộng hay độ rộng của xung để

đạt mục đích trên. Trong thực tế người ta sử dụng khoá điện tử trên tranzisro công suất thay cho khoá cơ khí K.

Ta xét nguyên lý xây dựng một mạch ổn áp xung theo sơ đồ khối hình 9.36. Khi thông, khoá K dẫn năng lượng từ nguồn một chiều đến phần tử tích lũy năng lượng (là cuộn cảm và tụ điện). Khi khoá tranzisto ngắt thì phần tử tích lũy cung cấp năng lượng cho mạch tải. Tần số đóng mở của khoá thường chọn trong khoảng 16÷50 KHz để tránh nhiễu âm thanh. Trong dải tần số này tải là cuộn cảm có lõi là pherit là thích hợp nhất. Trong hình 9.24 khoá K mắc nối tiếp với tải. Mạch so sánh thực hiện trên khuếch đại thuật toán là mạch so sánh có trễ. Khi điện áp ra giảm đến mức U_2 thì khoá K thông, nguồn một chiều cấp năng lượng cho mạch, cuộn cảm nạp điện, điện áp trên cuộn cảm tăng, điện áp ra tăng theo. Khi điện áp ra đạt giá trị $U_r' = U_1$ thì khoá

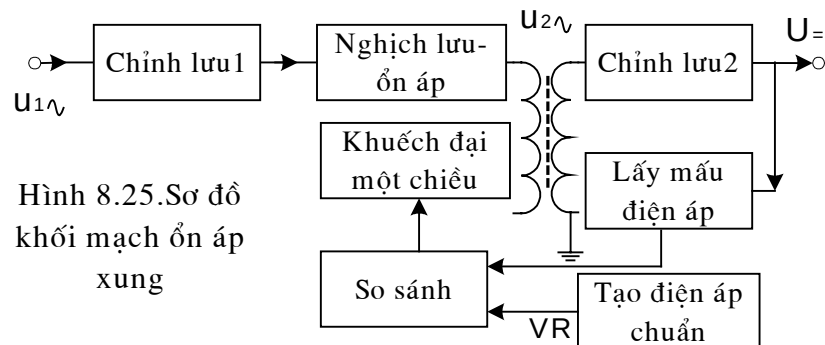


Hình 9.24 a) Một phương án xây dựng ổn áp xung

b) Đồ thị thời gian điện áp ra U_r' và điện áp ở bộ so sánh

ngắt, cuộn cảm phóng điện cùng chiều với tải. Quá trình lặp lại có chu kỳ. Độ gợn sóng bằng hiệu hai điện áp $\Delta U = U_1 - U_2$ (khoảng vài chục mV).

Các mạch ổn áp xung trong thực tế thường được xây dựng theo sơ đồ khối hình 9.25.

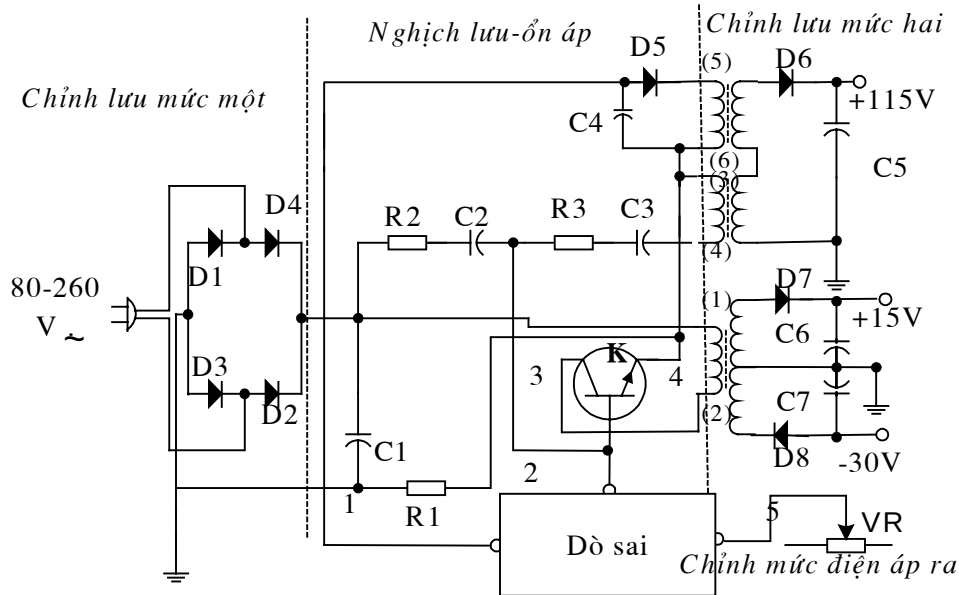


Hình 8.25. Sơ đồ khối mạch ổn áp xung

- Mạch chỉnh lưu 1 chỉnh lưu điện áp xoay chiều của lưới điện thành điện áp một chiều để cấp cho mạch nghịch lưu và ổn áp
- Mạch nghịch lưu biến đổi dòng một chiều thành xung ngắt mở với tần số như trên, có thể coi là dòng xoay chiều hình sin. Năng lượng dòng xoay chiều này sẽ qua biến áp xung chuyển sang mạch thứ cấp.

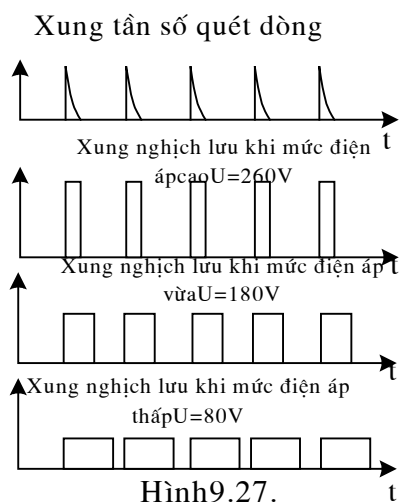
- Mạch chỉnh lưu thứ hai nắn dòng xoay chiều tần số cao,cho tần số đập mạch lớn,lấy ra cả điện áp một chiều cấp cho các mạch trong máy.
- Mạch ổn áp : điện áp một chiều trên được so sánh điện áp ra với một mức điện áp chuẩn; Sai số thông qua mạch dò sai được dùng để điều khiển khoá ngắt mở nhanh hay chậm,tức là điều chế độ rộng của xung tùy theo mức điện áp ra:Mức cao thì thời gian thông của khoá ngắn và ngược lại;tức là giữ cho giá trị trung bình theo (9.35) là không đổi.

Ta xét mạch nguồn ổn áp xung trong máy thu hình màu JVC-210 HM trên hình 8.26 làm ví dụ.



Hình 9.26.Nguồn ổn áp xung .

Mạch nghịch lưu: Điện áp một chiều được cầu D1-D4 chỉnh lưu thành một chiều ,qua tụ lọc C1 dẫn đến cuộn (1)-(2) rồi đến chân 3 của IC dò sai nằm chờ .Nếu khoá K 5 thông thì mới có dòng qua nó và điện trở R_1 . Chính dòng điện qua nạp cho tụ C2 (dòng: $+$ $\rightarrow$ R_2 $\rightarrow$ Bazo khoá K (3) $\rightarrow$ Emitơ (4) $\rightarrow$ R_1 $\rightarrow$ -) mở thông khoá K lần đầu tiên, làm cho dòng cuộn qua cuộn (1 dương +)-(2 âm -) cảm ứng sang (3 dương+)-(4 âm -). Âm ở (4) qua C3-R3 quay về bazơ đóng tranzisto lại. Khoá tắt thì dòng qua (1)-(2) giảm đột ngột về 0, tạo nên điện áp cảm ứng sang (3)-(4) ngược dấu khi trước. Xung dương ở (4) lại thông khoá K và quá trình nghịch lưu tiếp tục. Năng lượng xoay chiều qua biến áp xung qua cuộn thứ cấp và các diot chỉnh lưu thành các điện áp một chiều tương ứng cấp cho các mạch trong máy.



Mạch ổn áp: Khi nguồn vào ở mức cao thì hạ áp trên cuộn (1)-(2) cao nên ghép sang cuộn (5)-(6) cũng cao. Diot D5 chỉnh lưu, đưa lượng một chiều lớn về chân 1 IC đi sai. Mức này được so sánh với ngưỡng lấy ra từ triết áp VR. Kết quả so sánh đem điều khiển tranzisto khoá K thông trong thời gian rất ngắn. Vì vậy năng lượng chuyển sang thứ cấp vẫn ổn định. Khi nguồn thấp thì quá trình diễn ra ngược lại. Trong mạch này, khi nguồn đã ổn định thì người ta đưa xung quét dòng về cường chế mạch nghịch lưu thông - tắt heo nhịp tần số dòng. Như vậy dạng dao động xung ở biến áp xung có dạng như hình 9.27.

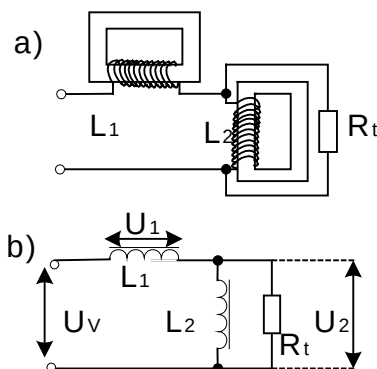
9.5.ỔN ÁP XOAY CHIỀU.

Các thiết bị ổn định điện áp xoay chiều, gọi tắt là ổn áp xoay chiều được thiết kế có công suất từ vài trăm waoat đến hàng chụ Kwoat được bán rộng rãi trên thị trường. Nó được sử dụng để cấp điện áp xoay chiều ổn định (thường là 220V) cho các thiết bị dân dụng hay công nghiệp.

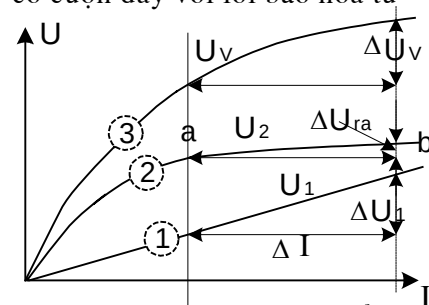
9.5.1. Nguyên lý ổn áp xoay chiều đơn giản

a) Ổn áp theo nguyên lý bảo hoà từ.

Ổn áp theo nguyên lý bảo hoà từ được xây dựng theo sơ đồ hình 9.28a. Ở đây hai cuộn dây lõi từ L_1 và L_2 mắc nối tiếp với cuộn L_1 là cuộn không bão hoà từ, cuộn L_2 là cuộn bão hoà từ. Xét nguyên lý hoạt động trên hình 9.28b. Tải R_t mắc song song với cuộn L_2 , tức điện áp lấy ra tải lấy trên cuộn bão hoà từ. Đặc tuyến Von-Ampe của hai cuộn trình bày trên hình 9.29. Cuộn L_1 không bão hoà từ nên đặc tuyến $U_1(I)$ là đường thẳng (đường 1), cuộn L_2 là cuộn bão hoà từ nên đặc tuyến $U_2(I)$ là đường cong (đường 2) với đoạn ab có dòng tăng nhưng điện áp hầu như không tăng. Vì mắc nối tiếp nên $U_V = U_1 + U_{ra}$. Khi điện áp vào biến động với khoảng ΔU_V thì dòng điện sẽ biến thiên ΔI , điện áp trên hai cuộn biến thiên tương ứng là ΔU_1 và $\Delta U_2 = \Delta U_{ra}$. Vì cuộn L_2 bão hoà nên $\Delta U_{L2} \ll \Delta U_{L1}$, nên ΔU_V



Hình 9.28 ổn áp xoay chiều có cuộn dây với lõi bão hoà từ



Hình 9.29 Đặc tuyến V-A ổn áp xoay chiều có cuộn dây với lõi bão hoà từ

$\approx \Delta U_1$, tức điện áp ra hầu như không đổi (nếu chọn chế độ là việc trong đoạn ab của đặc tuyến cuộn L_2)

b) Ổn áp theo nguyên lý cộng hưởng dòng điện.

Trong sơ đồ hình 9.30a có hai cuộn L_1 và L_K là hai cuộn không bão hoà từ, cùng cuốn trên một lõi từ; cuộn L_2 là cuộn bão hoà từ, cùng với C tạo thành một mạch cộng hưởng song song (cộng hưởng dòng điện) ở tần số của điện áp nguồn U_V . Khi cộng hưởng như vậy thì dòng qua L_2 lớn hơn nhiều so với dòng trong mạch chính. Đặc tuyến Von-Ampe của cuộn L_1 và cuộn L_K là đường 1 và 2 có dạng như nhau - cùng tuyến tính, của cuộn bão hoà L_2 là đường 3. Từ mạch ta có

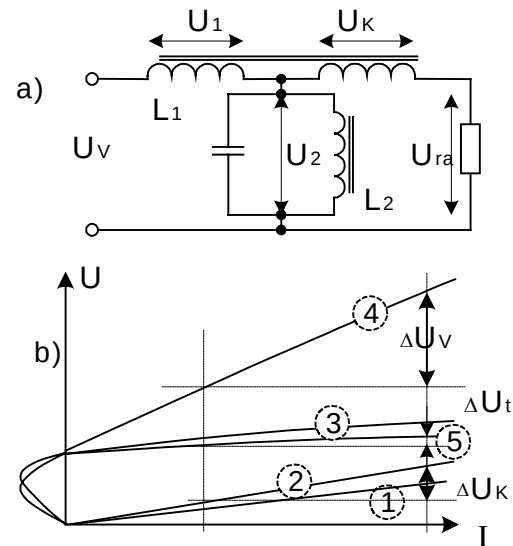
$$U_V = U_1 + U_2 \quad (9.36)$$

$$U_r = U_f = U_2 + U_K \quad (9.37)$$

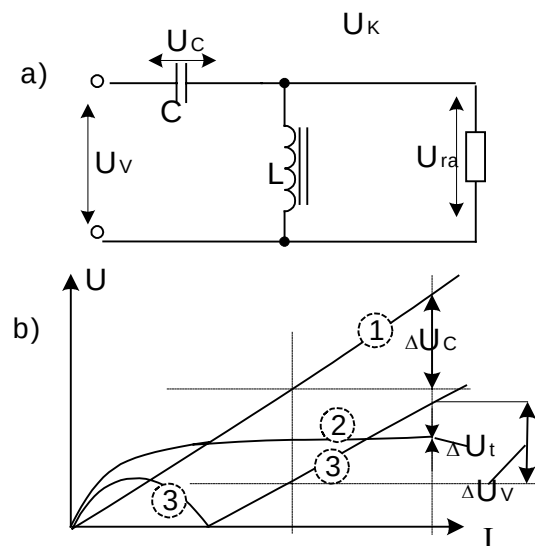
Theo (9.36) sẽ cộng hai đồ thị 1 và 3 theo trục tung sẽ được đường 4. Theo (9.37) sẽ trừ đồ thị 3 và đồ thị 2 theo trục tung sẽ được đường 5. Từ đồ thị ta thấy điện áp ở đầu ra biến thiên một lượng $\Delta U_t \ll U_K$, nghĩa là điện áp ra tải sẽ được ổn định.

b) Ổn áp theo nguyên lý cộng hưởng điện áp.

Mạch hình 9.31a làm việc ở chế độ cộng hưởng điện áp tại tần số của nguồn tác động U_V . Khi cộng hưởng điện áp trên L lớn hơn nhiều lần điện áp tác động. Cuộn L cũng là việc ở chế độ bão hoà từ. Đặc tuyến Von-Ampe của tụ điện C là qua hệ tuyến tính theo đường 1, đặc tuyến của cuộn bão hoà từ L là đường hai. Vì điện áp trên C và L là ngược pha nên lấy đồ thị 1 trừ đi đồ thị 2 theo trục tung sẽ được đồ thị 3 là sự phụ thuộc của điện áp tác động vào dòng điện trong mạch. Với cách làm việc như vậy sẽ cho điện áp ra tải ổn định với $\Delta U_t \ll \Delta U_V$.



Hình 9.30 ổn áp xoay chiều có cộng hưởng dòng điện



Hình 9.31 ổn áp xoay chiều có cộng hưởng điện áp

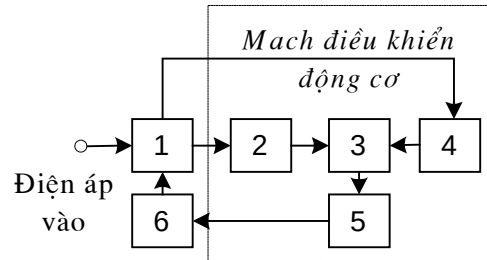
9.5.1. Nguyên lý ổn áp xoay chiều có động cơ tự hiệu chỉnh.

Các mạch ổn áp xoay chiều trình bày trên thường có hiệu quả ổn áp thấp, không cấp được công suất lớn. Để khắc phục nhược điểm này người ta thiết kế các máy ổn áp có động cơ tự động hiệu chỉnh điện áp.

a) Nguyên lý chung.

Nguyên lý hoạt động của mạch được trình bày trên sơ đồ khối hình 9.32, bao gồm các khối

1. Máy biến áp
2. Bộ biến đổi
3. Mạch so sánh
4. Mạch tạo tín hiệu chuẩn
5. Mạch khuếch đại sai lệch
6. Động cơ chấp hành.



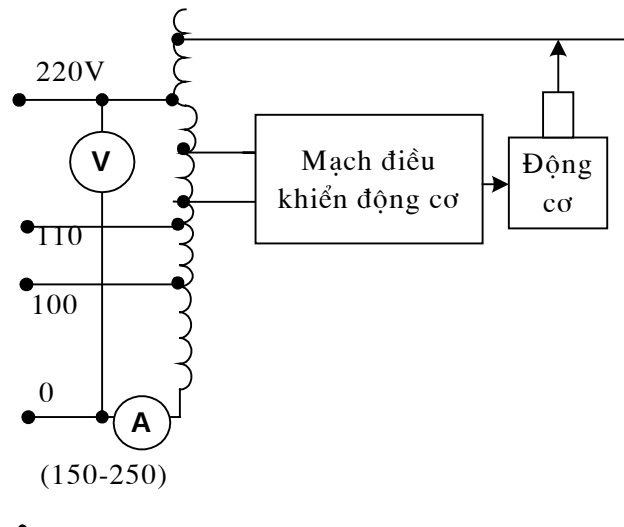
Hình 9.33 Sơ đồ khối ổn áp có động cơ tự động hiệu chỉnh điện áp.

Nguyên lý hoạt động của sơ đồ như sau: Khi điện áp vào thay đổi thì điện áp ở đầu ra của biến áp 1 sẽ thay đổi. Lượng thay đổi này được chuyển thành đại lượng U_X ở mạch 2 để so sánh với tín hiệu chuẩn U_{CH} tạo ra từ mạch 4 để so sánh ở mạch 3. Đầu ra của mạch so sánh là lượng sai lệch $\Delta U = \Delta U_{CH} - \Delta U_X$. Nếu lượng sai lệch ΔU bằng 0 thì toàn mạch đang ở trạng thái chuẩn, cho điện áp ra là giá trị danh định. Khi $\Delta U \neq 0$ thì lượng sai lệch này sẽ được khuếch đại lên ở 5 để làm tăng độ nhạy của sơ đồ, rồi lượng này căn cứ vào trị số và dấu của nó tác động lên mạch điều khiển động cơ 6 để động cơ điều khiển các chấu của biến áp (than quét), cho điện áp ra về giá trị danh định.

b) Sơ đồ nguyên lý.

Sơ đồ nguyên lý trình bày trên mạch hình 9.34 là của ổn áp Lioa 1000 BW, có các khối và hoạt động theo nguyên lý trên. Biến áp cấu tạo lõi hình xuyên chịu mức điện áp vào đến 250V. Biến áp tạo các mức điện áp ra 100V, 110V, 220V; von kế V đo điện áp ra, ampe kế A đo dòng ra tải. Mạch điều khiển motor điều khiển chổi than quét trên các vòng dây của biến áp để dừng ở vị trí thích hợp, như vậy biến áp tự ngẫu sẽ cho điện áp ra danh định.

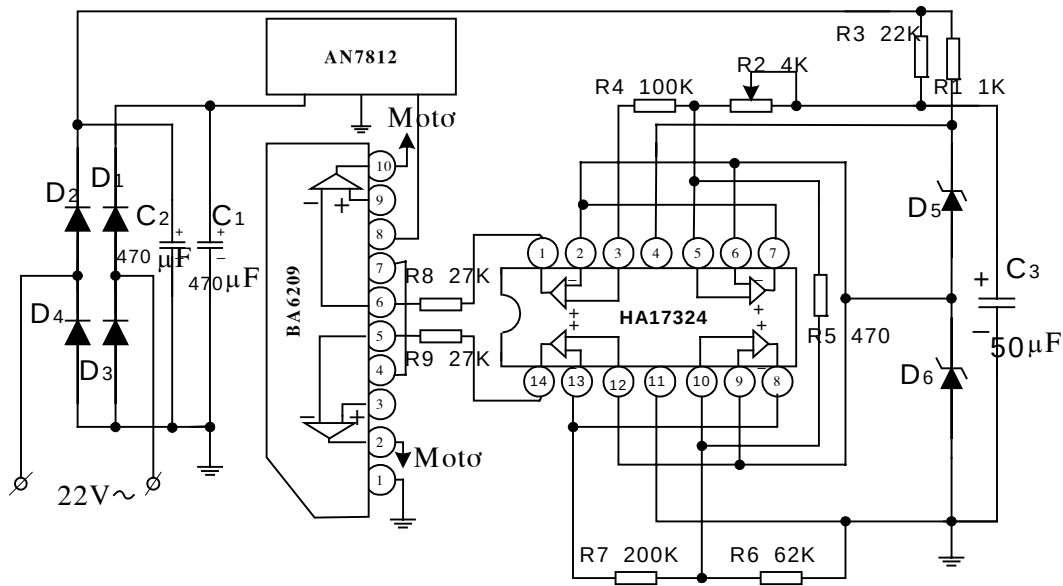
Motor dùng loại 12 V DC quay theo hai chiều tùy theo dấu của



Hình 9.34 Sơ đồ ổn áp có động cơ tự động hiệu chỉnh điện áp.

điện áp điều khiển.

Như vậy chỉ cần xét mạch điều khiển động cơ trên hình 9.35.có thể thấy rõ nguyên lý làm việc của ổn áp .



Hình 9.35 Mạch điều khiển Motor của ổn áp Lioa 1000BW

Nguồn một chiều cấp cho khối điều khiển trích từ một cuộn của biến áp mức 22V,qua cầu nắn D_1 - D_4 ,qua R_1 cấp nguồn cho IC HA17324 và tạo nguồn chuẩn trên cặp diot ổn áp D_5 - D_6 .Mức điện áp chuẩn 6 V DC được đưa vào các chân 2,6,9 và 12 để làm các mức ngưỡng cho các khuếch đại thuật toán tương ứng.Mặt khác nguồn được cấp cho IC ổn áp AN7812 ,lối ra IC này cho 12 VDC ổn định cấp cho IC khuếch đại công suất BA6209.Điện áp lấy mẫu cũng là các thành phần một chiều qua phân áp R_2 , R_3 , R_4 , R_5 , R_6 , R_7 đưa vào các chân 3,5,10,13 là các đầu vào đảo của khuếch đại thuật toán để thực hiện so sánh.Kết quả so sánh đưa ra các chân 1 và 14 tới IC khuếch đại công suất rồi đưa ra ở các chân 2 và 10 của IC này để điều khiển Motor.Motor quay sẽ đặt chổi than vào vị trí tương ứng của biến áp tự ngẫu,cho điện áp ra danh định.